

**VISOKA ŠKOLA ELEKTROTEHNIKE I RAČUNARSTVA STRUKOVNIH
STUDIJA-VIŠER, BEOGRAD**

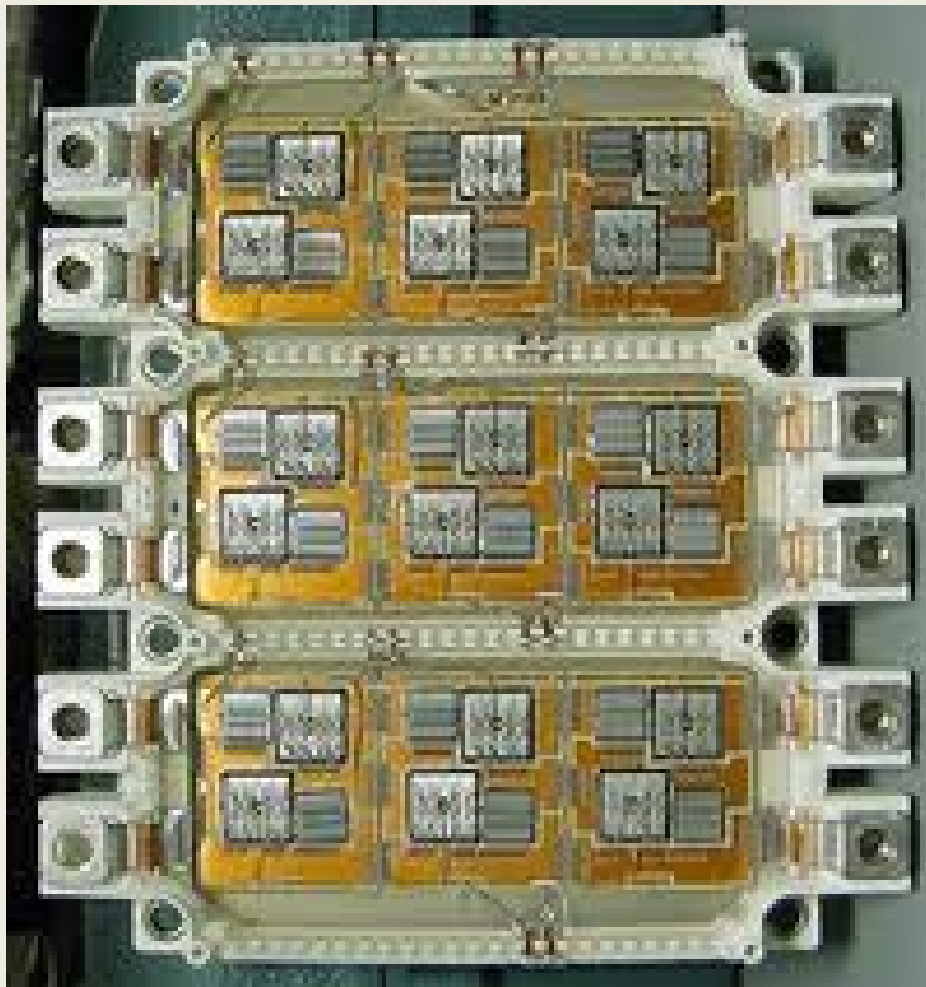
STUDIJSKI PROGRAM: NOVE ENERGETSKE TEHNOLOGIJE

SPECIALISTIČKE STUDIJE

PREDMET: UPRAVLJANJE ELEKTROENERGETSKIM PRETVARAČIMA



IGBT - PREKIDAČ SNAGE

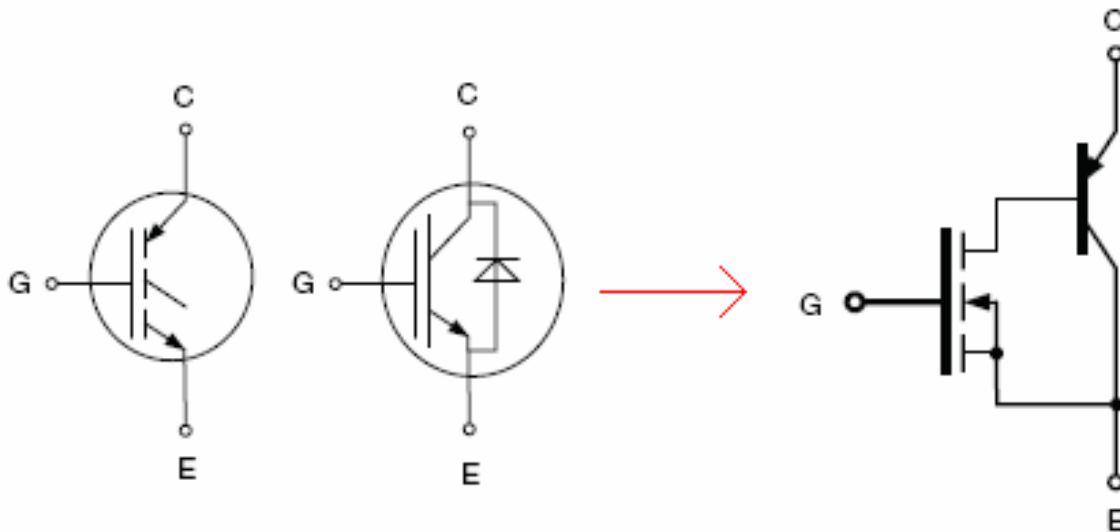


Predmetni profesor:
Dr Željko Despotović, dipl.el.inž

UVOD

- Bipolarni tranzistor sa izolovanim gejtom, *engl. Insulated Gate Bipolar Transistor* (IGBT) je ustvari hibridni element koji kombinuje pozitivne osobine MOSFET-a (tranzistora sa efektom polja i BJT-a (bipolarnog tranzistora)).
- IGBT tranzistori su u suštini elementi sa manjinskim nosiocima, imaju bolju karakteristiku vođenja od MOSFET tranzistora, dok su im konkurentni po ostalim osobinama kao što su:
 - jednostavna pobuda,
 - široka oblast sigurnog rada SOA ("Safe Operating Area"),
 - velika strujna idržljivost (podnošenje strujnih pikova i trajna strujna opteretivost).
- Generalno govoreći, prekidačka brzina IGBT-a je manja u odnosu snažne MOSFET-e.
- Ipak prekidačke karakteristike novih tipova IGBT-a proizvodnje *MOTOROLA, IRF,....* su veoma slične snažnim MOSFET-ima ali sa mnogo boljom karakteristikom provođenja.

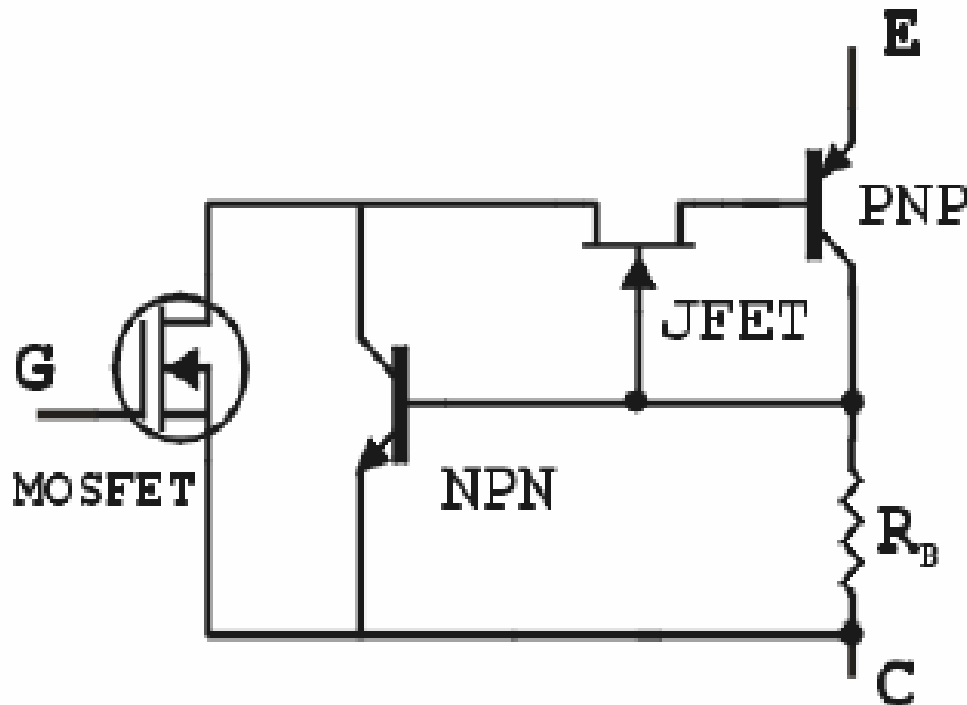
- IGBT, dakle ima sposobnost brzog prekidanja (osobina MOSFET-a) pri relativno velikim strujama i naponima, tipičnim za BJT.
- Osim toga IGBT sa niskim naponima upravljačke elektrode (gejta) imaju sposobnost blokiranja viših napona.
- U prvoj aproksimaciji IGBT se može modelirati kao PNP tranzistor upravlján od strane MOSFET-a.



Simboli za IGBT

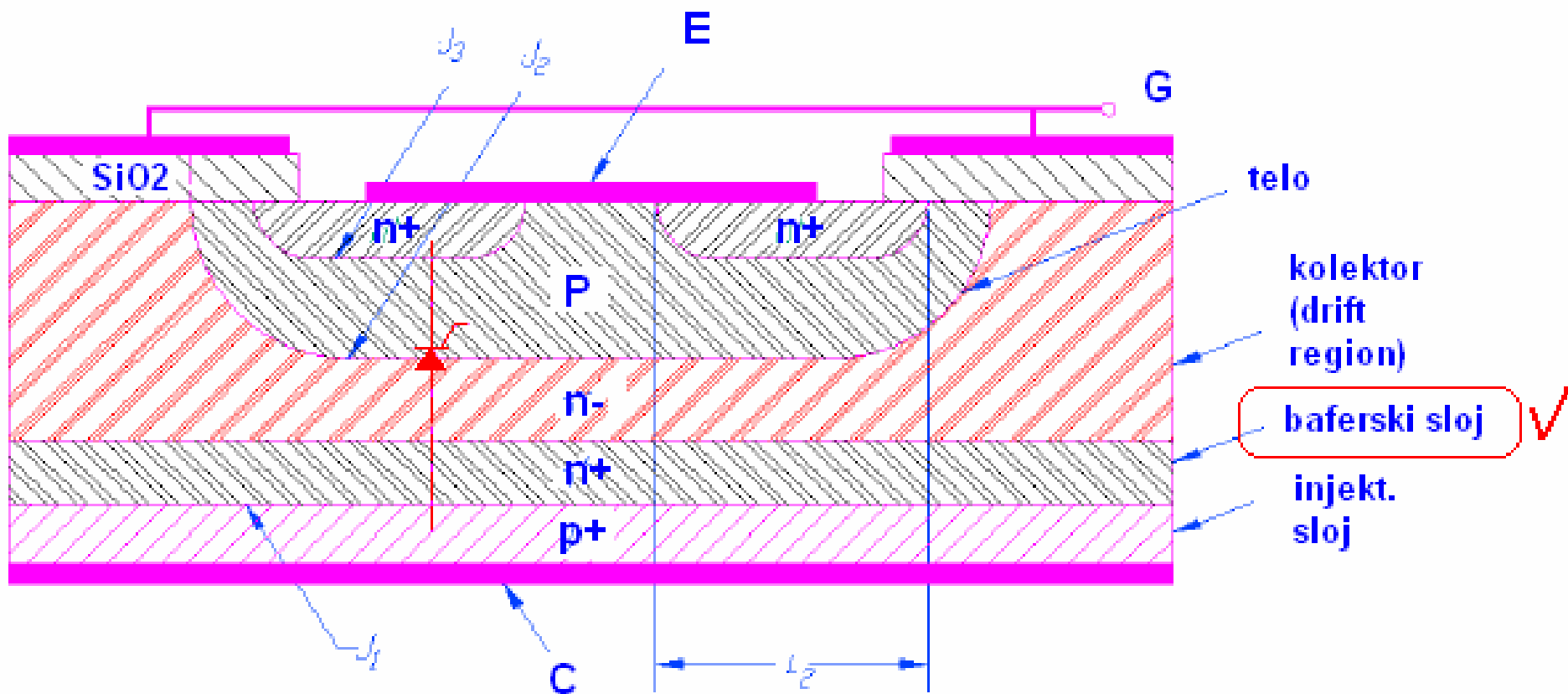
Uprošćeni model

TAČNIJI IGBT MODEL JE MALO SLOŽENIJI



- NPN i PNP tranzistori predstavljaju parazitni TIRISTOR, koji u sebi sadrži regenerativnu povratnu spregu (tzv. regenerativni “*latch-up*” efekat)
- Otpornik R_B ima zadatak da oslabi ovaj efekat, koji je za IGBT nepoželjan
- JFET predstavlja konstrikciju (suženje) struje između dve osnovne strukture (na ovaj način je MOSFET na niskom naponu te stoga ima veoma nizak $R_{ds(on)}$)

STRUKTURA IGBT-a PO SLOJEVIMA i SPOJEVIMA



Neki proizvođači prave IGBT-ove bez baferskog sloja N⁺, tako da u tom slučaju imamo tzv. **NOT PUNCH THROUGH (NPT)** IGBT

Neki proizvođači ubacuju ovaj sloj. Ukoliko ovaj sloj N⁺ postoji, ustvari dobijamo tzv. **PUNCH THROUGH (PT)** IGBT

Šta se ustvari dobija ovim slojem N⁺ ??

Poređenje NPT i PT IGBT tranzistora

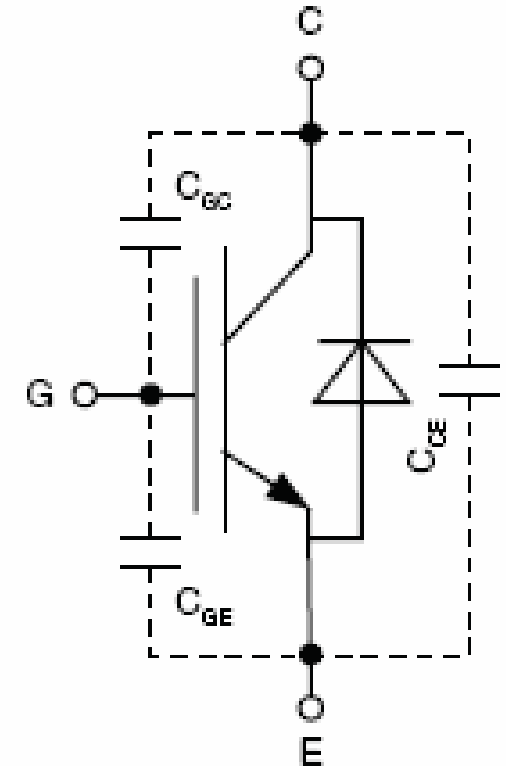
	NPT	PT
PREKIDAČKI GUBICI	OSREDNJI –dugo vreme isključenja izražen "strujni rep" kod isključenja (tailing current) –umeren porast E_{off} sa temperaturom	NISKI –kratak "strujni rep" –značajan porast E_{off} sa temperaturom
GUBICI U STANJU VOĐENJA	OSREDNJI rastu sa temperaturom	NISKI stalni ili blago padaju sa temperaturom
PARALELOVANJE	LAKO opciono sortiranje preporučena podela toplote	TEŠKO moraju se sortirati po $V_{ce(on)}$
RAD u KRATKOM SPOJU	DA	OGRANIČEN veliko pojačanje

ŠTA JE SA UPRAVLJAČKIM ULAZOM NA GEJTU?

- Upravljački ulaz IGBT je isti kao kod MOSFET-a, odnosno ima izrazito kapacitivni karakter
- Stoga ovi elementi u ovom upravljačkom kolu neita u odnosu na BJT imaju mnogo manju potrošnju energije

IGBT i MOSFET kapacitivnosti		
KAPACITIVNOST	IGBT	POWER MOSFET
Ulaz	$C_{iss} = C_{GE} + C_{GC}$	$C_{iss} = C_{GS} + C_{GD}$
Inverzna	$C_{iss} = C_{GC}$	$C_{iss} = C_{GD}$
Izlaz	$C_{oss} = C_{GC} + C_{CE}$	$C_{oss} = C_{GD} + C_{DS}$

- Jedna od važnijih osobina IGBT-a je mogućnost prekidačkog rada na relativno visokim učestanostima (do 20kHz)
- Relativno mali su gubici snage pri ovom radu
- Unutrašnja kapacitivnost (C_{GE}) utiče značajno na ponašanje tranzistora dok je uticaj tzv. Miller-ove kapacitivnosti C_{GC} vrlo mali ili čak zanemariv.



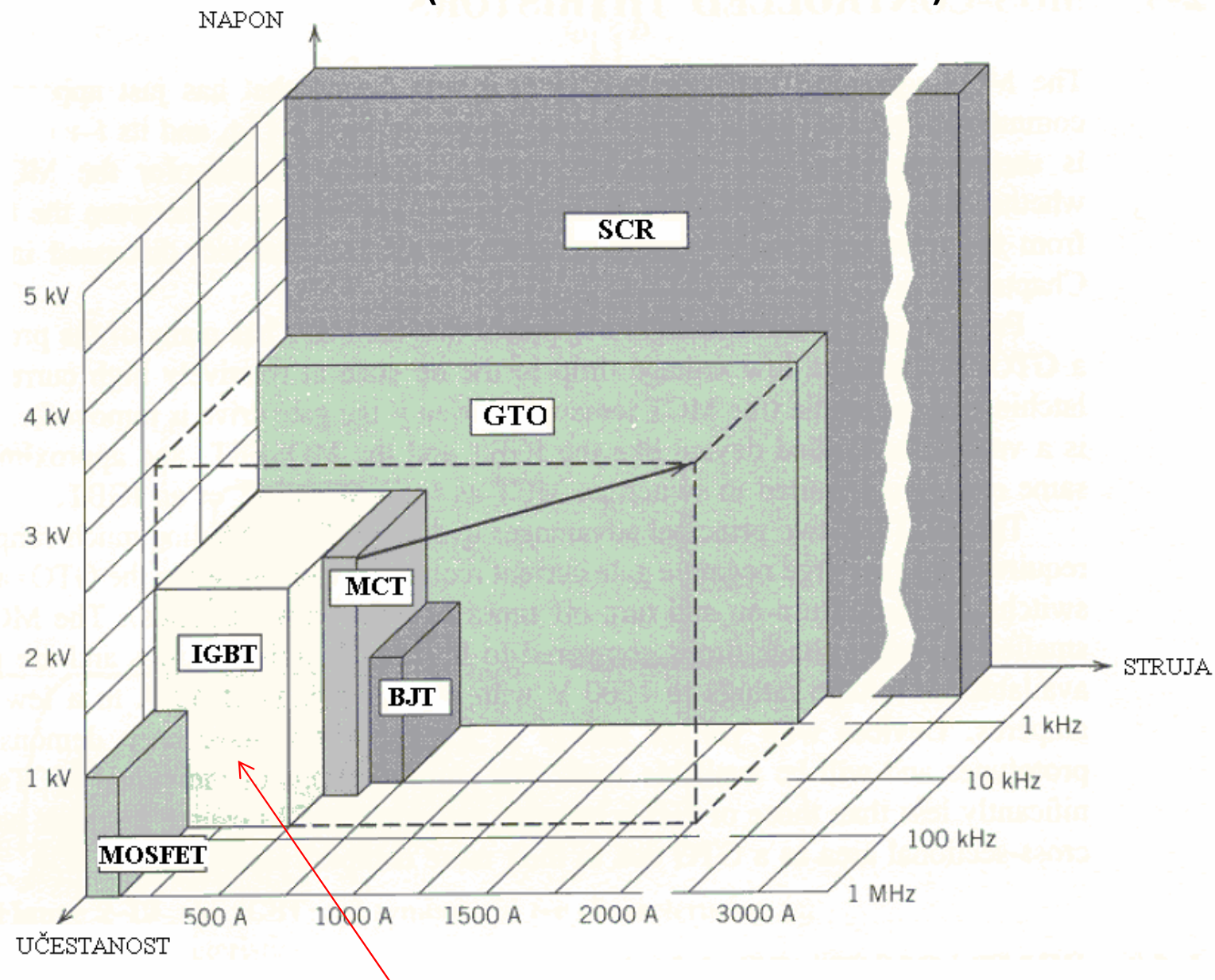
Parazitarne kapacitivnosti IGBT-a

C_{GC} - povratni kapacitet ili Miller kapacitet

C_{GE} - ulazni kapacitet

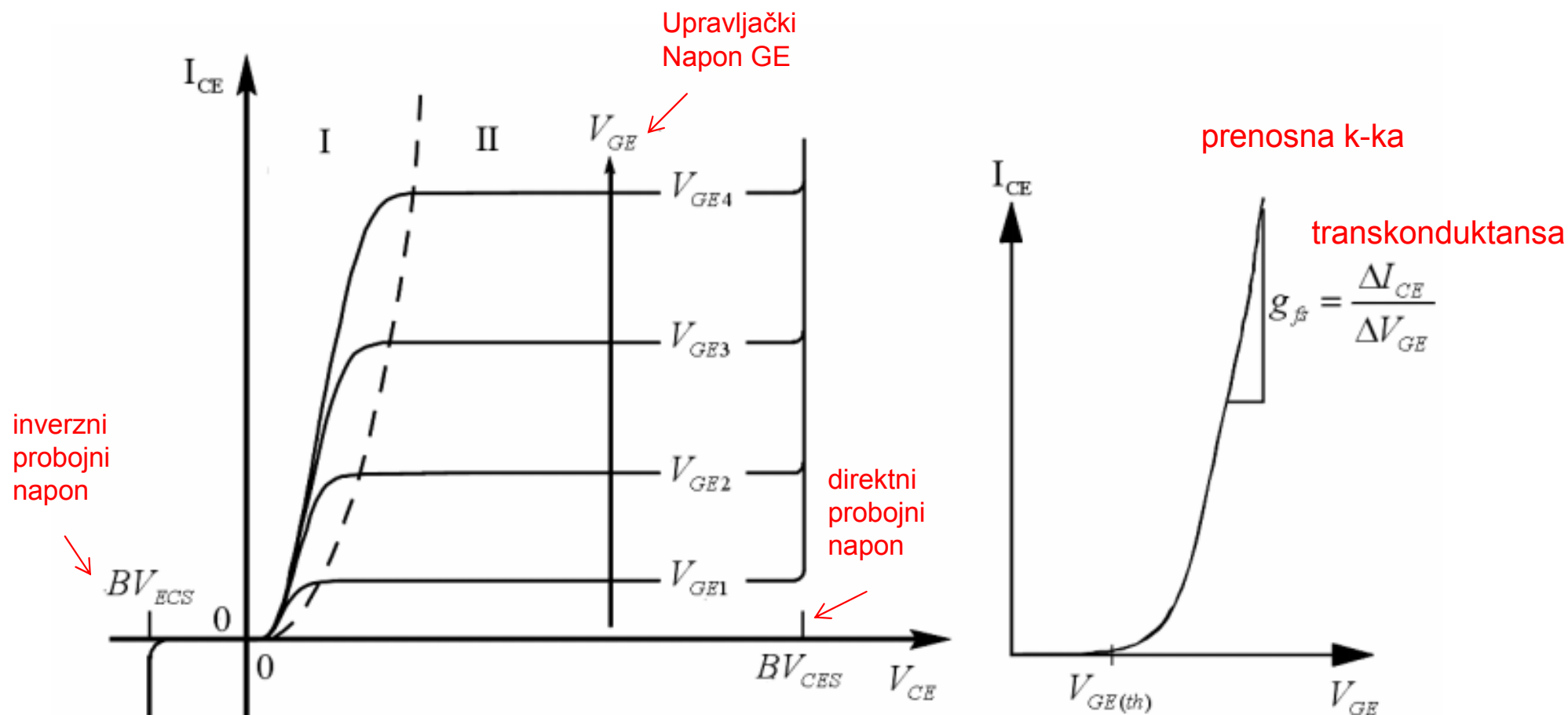
C_{CE} - izlazni kapacitet

GRANIČNE VREDNOSTI (GRANICE MOGUĆNOSTI)!!!



**IGBT prekidači se koriste za prekidanje velikih struja (do 500A) i relativno visokih napona (2kV).
Opseg radnih učestanosti do 25kHz**

STATIČKE KARAKTERISTIKE IGBT PREKIDAČA

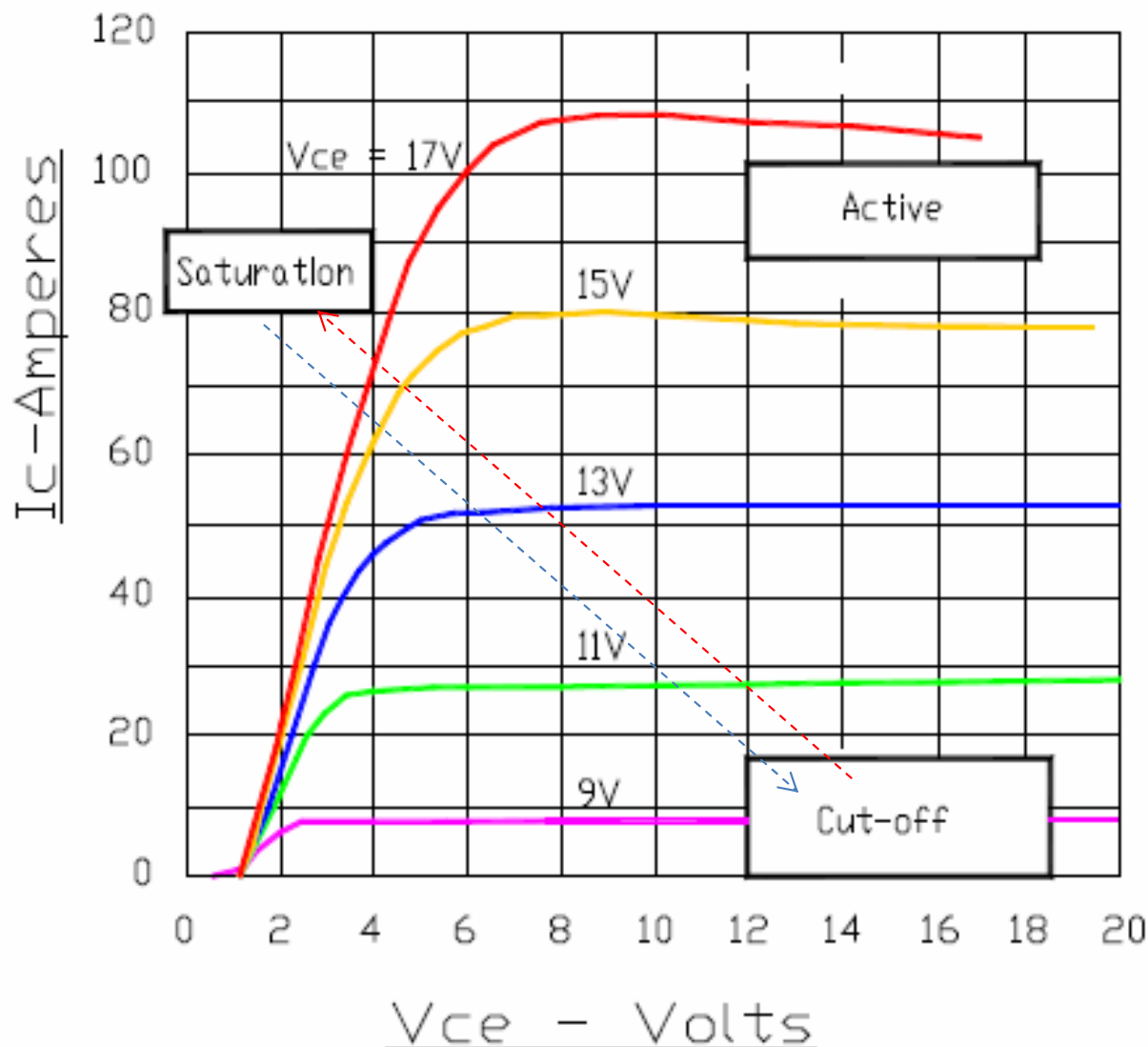


STRUJNO-NAPONSKA KARAKTERISTIKA
ENERGETSKOG (C)-(E) SPOJA

I - oblast zasićenja
II – oblast aktivnog režima

STRUJNO -NAPONSKA
KARAKTERISTIKA STRUJE
IGBT-a U FUNKCIJI
UPRAVLJAČKOG NAPONA
(G)-(E)

A KAKO IZGLEDAJU PRETHODNO PRIKAZANE KARAKTERISTIKE ZA REALNE IGBT PREKIDAČE??

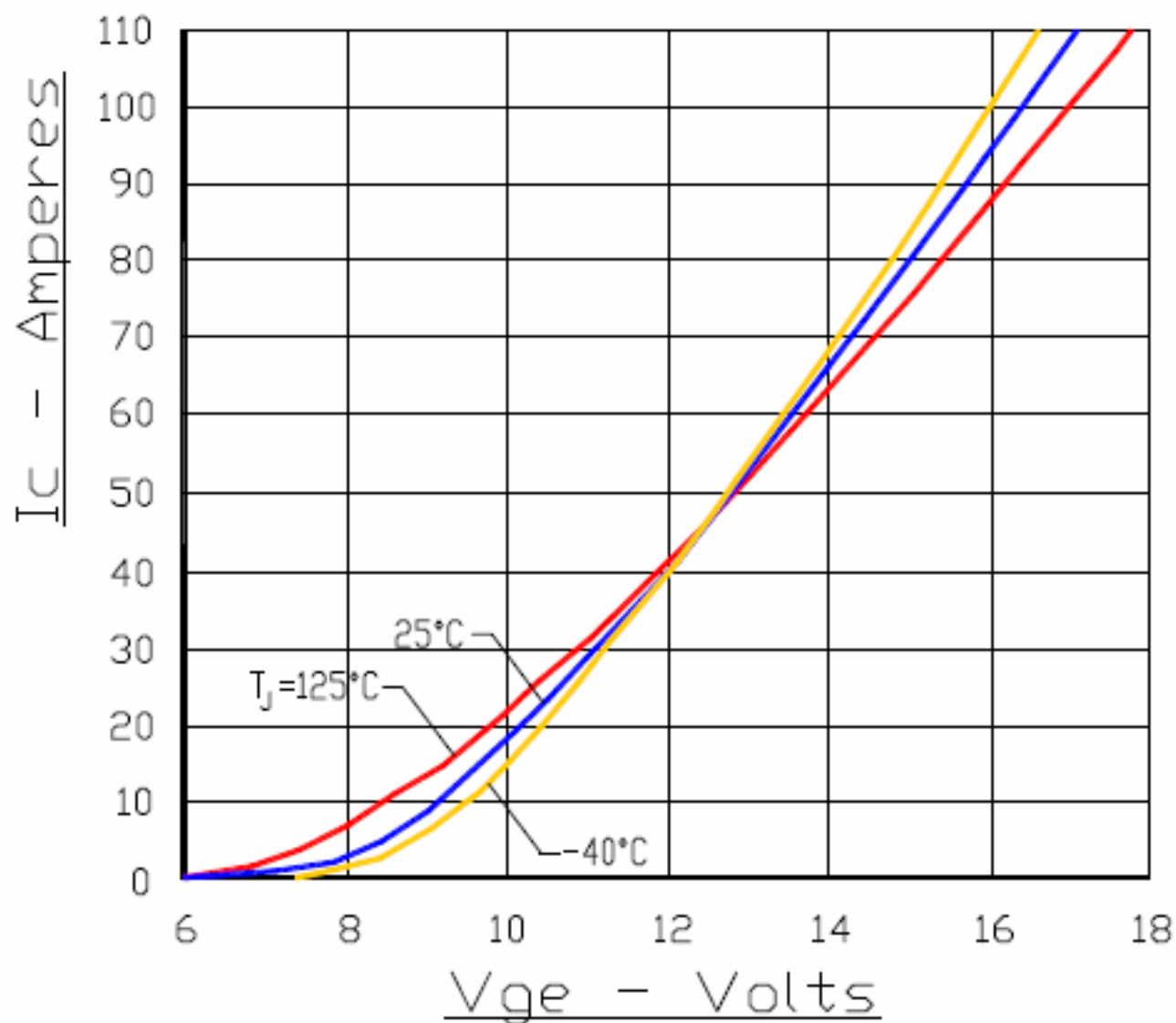


IZLAZNA I-V KARAKTERISTIKA

NPT IGBT prekidača
30A/600V
IXSH 30N60B2D1
Proizvođača IXYS

----- uključenje
----- isključenje

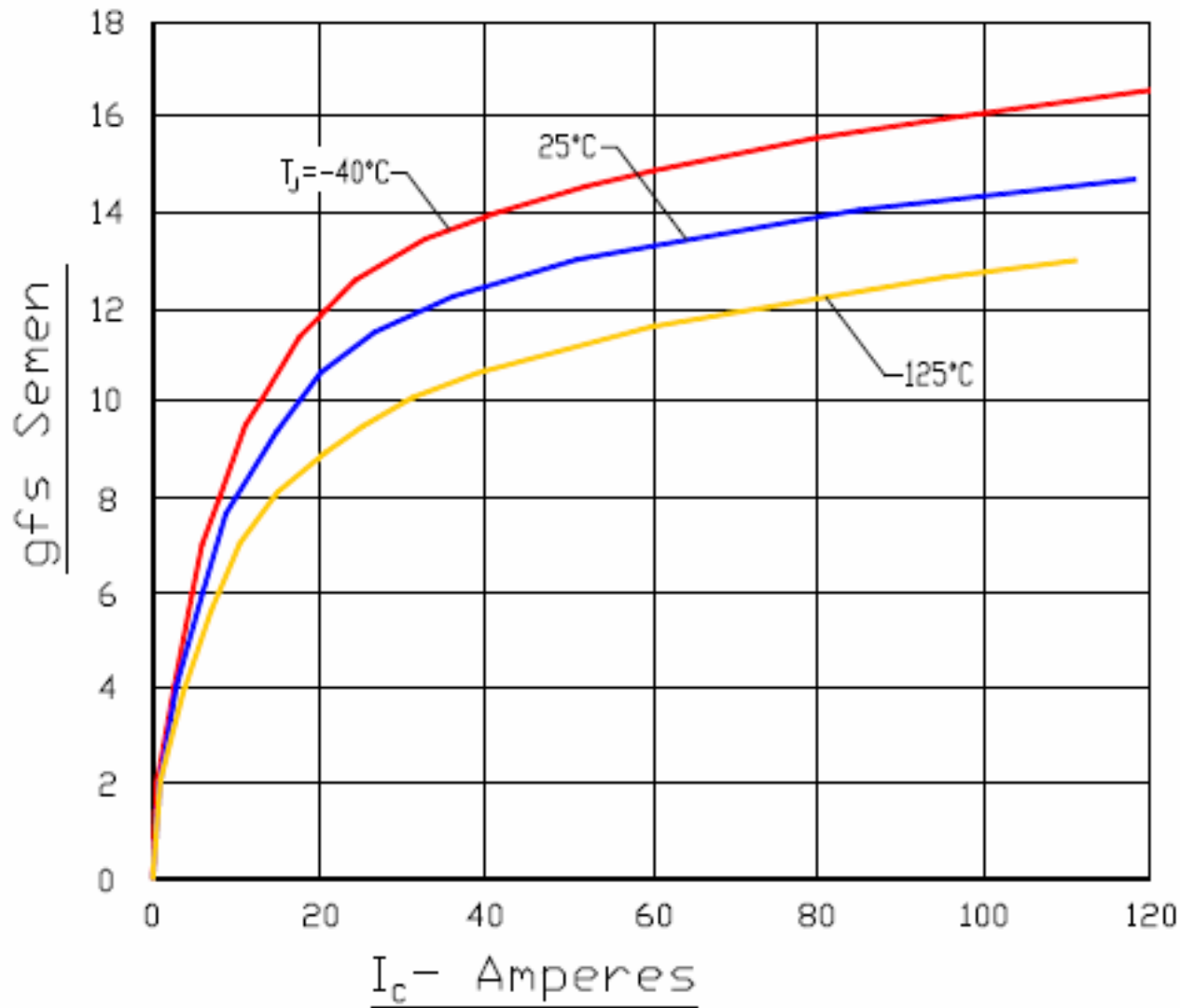
Kod *uključenja-isključenja*
kritičan je prolazak kroz
aktivni režim (aktivna oblast)!!



PRENOSNA KARAKTERISTIKA

$$g_{fs} = \left. \frac{\partial I_C}{\partial V_{GE}} \right|_{V_{CE} = \text{Const}, f}$$

NPT IGBT
prekidača
30A/600V
IXSH 30N60B2D1
Proizvođača IXYS



$$g_{fs} = \left. \frac{\partial I_c}{\partial V_{GE}} \right|_{V_{CE} = \text{const}} \tan r$$

ZAVISNOST
TRANSKONDUKTANSE
 g_{fs}
OD STRUJE KOLEKTORA

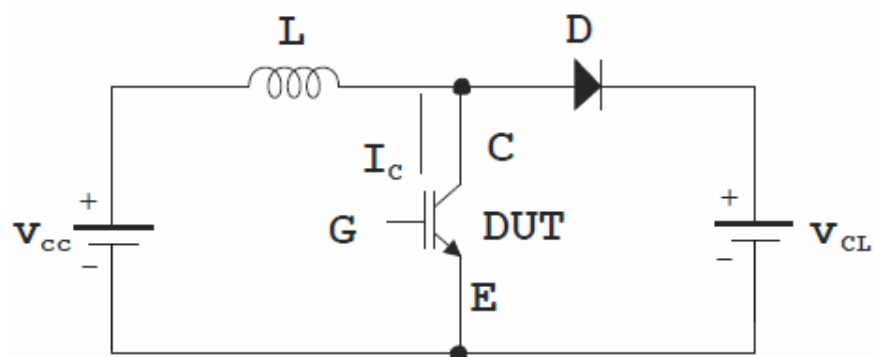
Kada se uključuje i isključuje pretežno induktivno opterećenje tranzistor radi sa povećanim naponskim i strujnim naprezanjem (u suštini sa povećanim zamorom).

Dakle ima smisla proučavanje vremena uključenja i isključenja IGBT pri upravljanju induktivnim opterećenjem.

Uostalom, proizvođači obavezno navode sve irelevantne tehničke podatke (struju, napon, vremena prekidanja,...) za svoje komponente upravo pri ovim uslovima

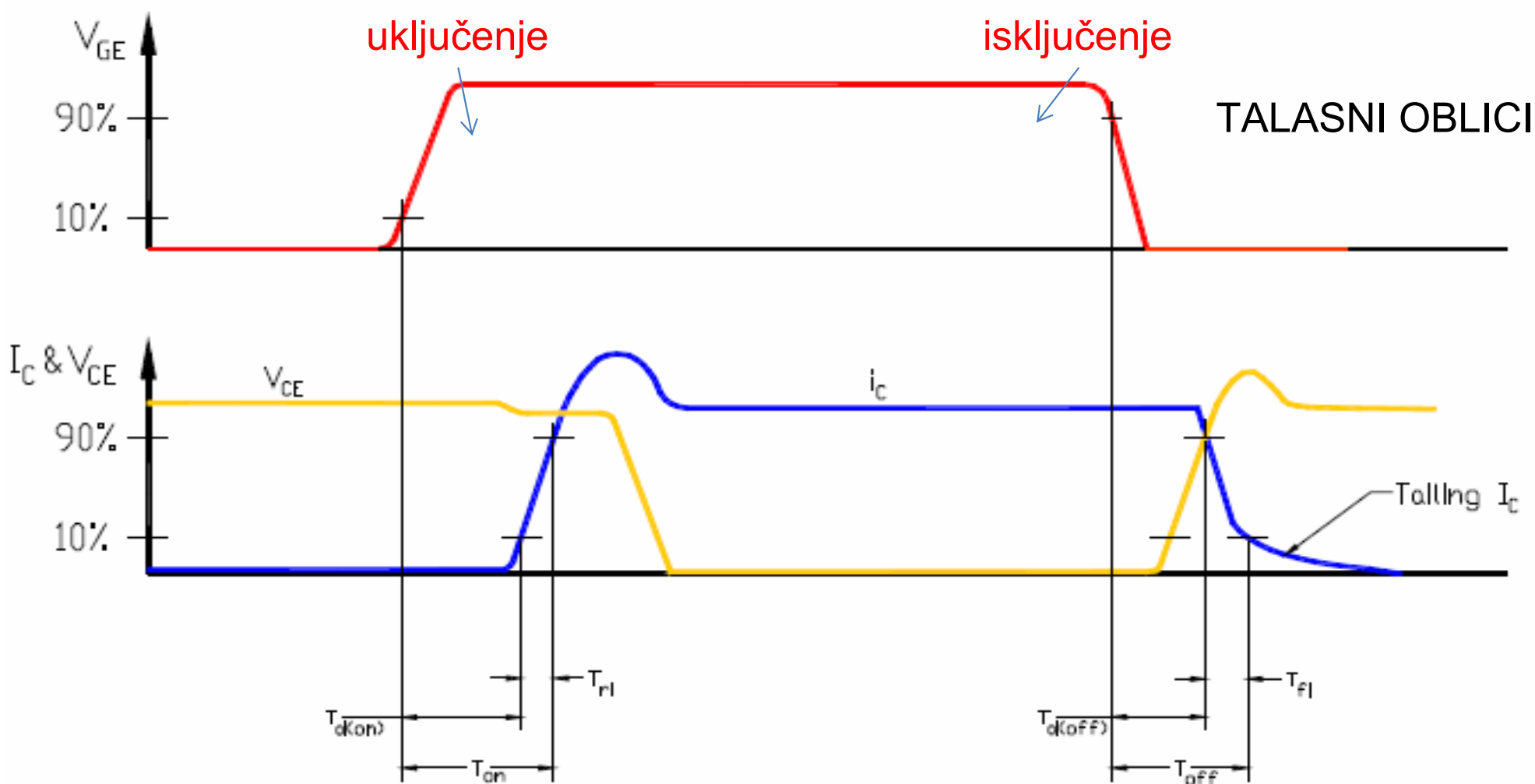
Kako izgleda jedno test kolo?

PREKIDAČKI GUBICI

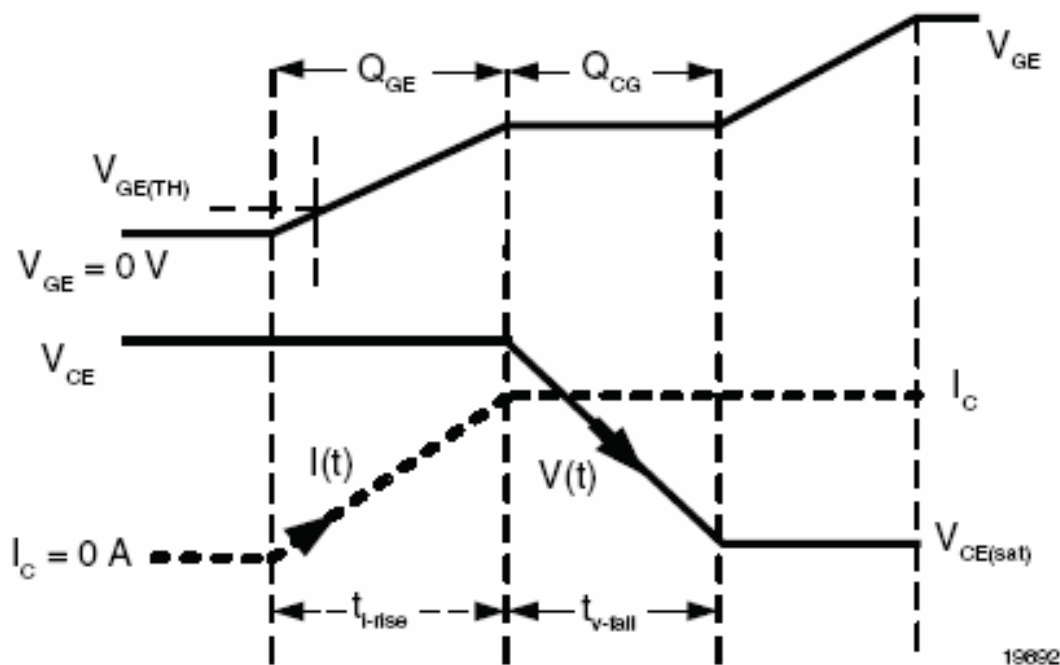


IGBT prekidačko test kolo

Naponski izvor V_{CL} mora biti većeg napona u odnosu na V_{CC}



SEKVENCA UKLJUČENJA I UTICAJ OTPORNOSTI U KOLU GEJTA NA UKLJUČENJE



-IGBT radi kao MOSFET tokom većeg dela intervala uljučenja.

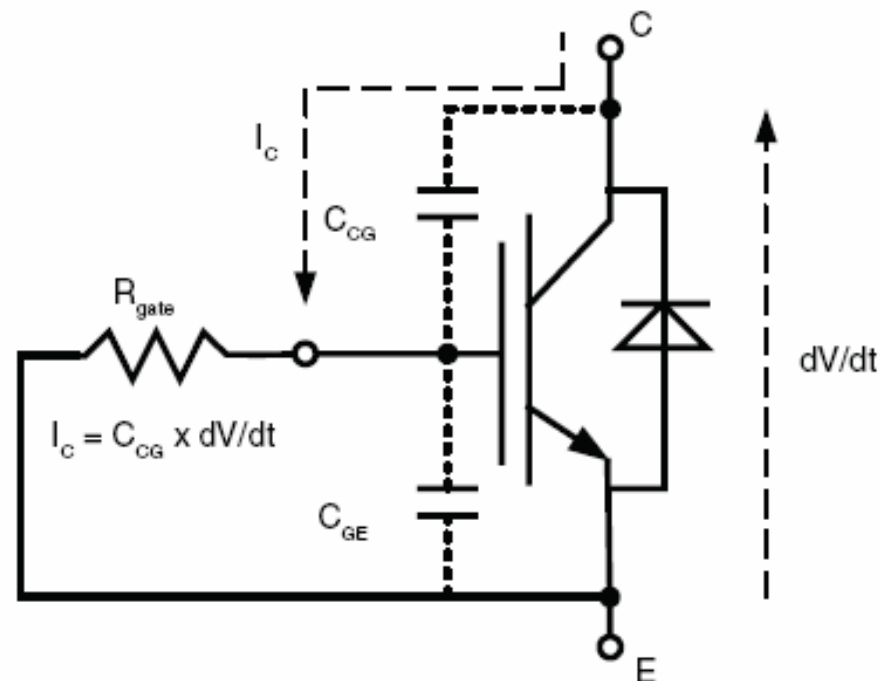
-Kada se pobuđuje gejt, napon IGBT-a raste od nule do $V_{GE(TH)}$

-Ovaj porast napona se dešava zbog otpornosti (R_{gate}) i C_{GE} .

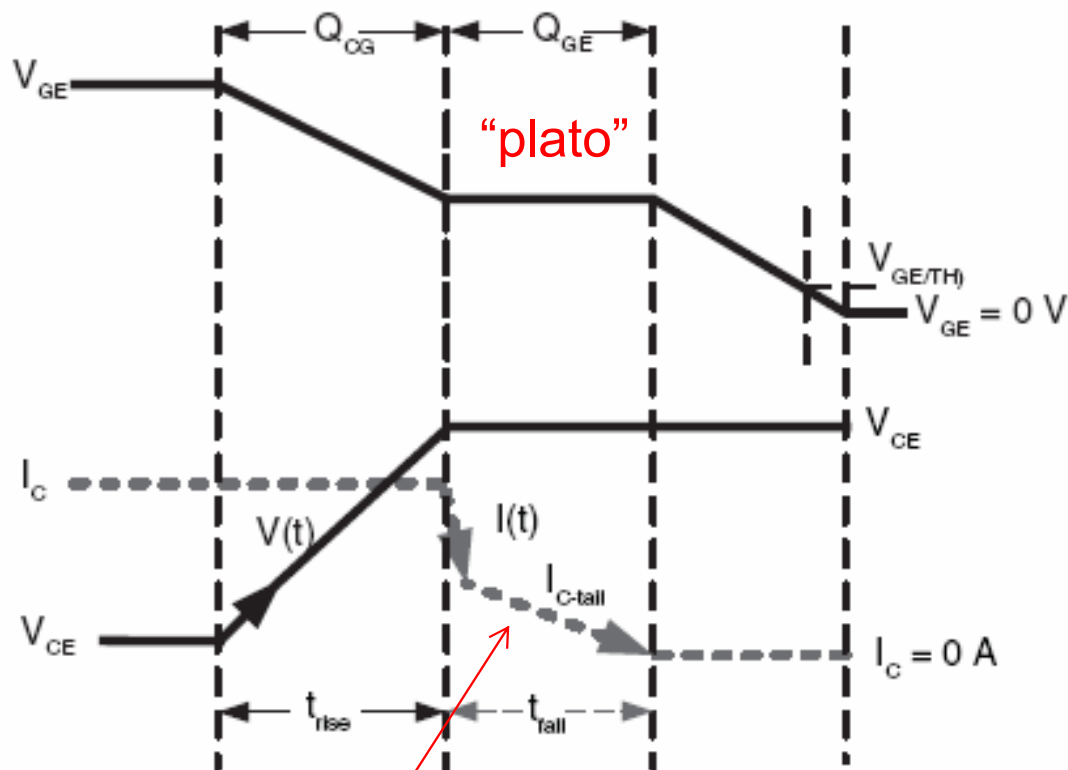
-Vreme uključenja je u funkciji izlazne impedanse

Dakle moguće je kontrolisati brzinu uključenja odabirom odgovarajuće vrednosti otpora (R_{gate}) drugim rečima menjanjem otpornosti gejta moguće je odrediti vremensku konstantu parazitnih gubitaka $R_{gate} \times (C_{GE} + C_{CG})$ odnosno $I_C = C_{CG} \times dV/dt$.

Stoga vrednost otpornosti gejta snažno utiče na gubitke snage budući da njegova varijacija utiče na dV/dt strminu



SEKVENCA ISKLJUČENJA



Pojava strujnog repa I_C na prelazu
Isključenja izaziva najveći deo sklopnih
gubitaka

Pri isključenju, napon na gejt se smanjuje sve dok ne dostigne konstantnu vrednost (uočiti plato).

Tokom ovog vremena V_{CE} napon se povećava i menja izlaznu karakteristiku sa stalnom I_C .

Dalje, dolazi do Miller-ovog efekta i V_{GE} napon ostaje konstantni (**efekat platoa**) zbog modulacije kapaciteta kolektor-gejt, ali se napon **V_{CE}** brzo povećao na maksimalnu vrednost.

Tokom ovog vremena struja kolektora I_C počinje brzo da pada i nastavlja sa sporim opadanjem zbog manjinskih nosilaca naelektrisanja koji su se zatekli u provodnom sloju.

GUBICI U STANJU VOĐENJA

IGBT je ograničen rasipanjem snage tokom prekidačkog rada odnosno brojem prekidačkih ciklusa. Temperatura T_j za vreme normalnog rada zavisi od snage gubitaka tranzistora i delotvornosti hlađenja.

J – engl. *junction* (spoj)
C-engl. *case* (kućište)

$$T_J = T_C + P_{tot} \cdot \theta_{JC}$$

Za odabir hlađenja ,koje treba da održava temperaturu ispod kritične može se koristiti sledeća jednačina:

S- engl. *sink* (hladnjak)
A – engl. *ambient* (okolina)

$$\theta_{SA} = \frac{\Delta T}{P_{tot}} - \theta_{JC} - \theta_{CS}$$

θ_{SA}	-termička otpornost hladnjak-okolina
θ_{JC}	-termička otpornost spoj-kućište
θ_{CS}	-termička otpornost kućište-hladnjak
P_{tot}	-ukupni gubitak snage
T_c	-temperatura kućišta (IGBT-a)

Kada se koristi delotvorno hlađenje **T_c** se može značajno smanjiti.
To znači da kod viših temperatura od propisanih dolazi do većih gubitaka snage.
P_{tot} je najveća trajna snaga disipacije za određenu temperaturu.

$$P_{tot} = \frac{T_J - T_C}{\theta_{JC}}$$

Glavni faktor za **P_{tot}**, IGBT-a je nivo napona **V_{ce}** koji je zavisian od temperature spoja, kolektorske struje i napona GE.

$$P_{tot} = I_{CE(avg)} \cdot V_{CE(sat)}$$

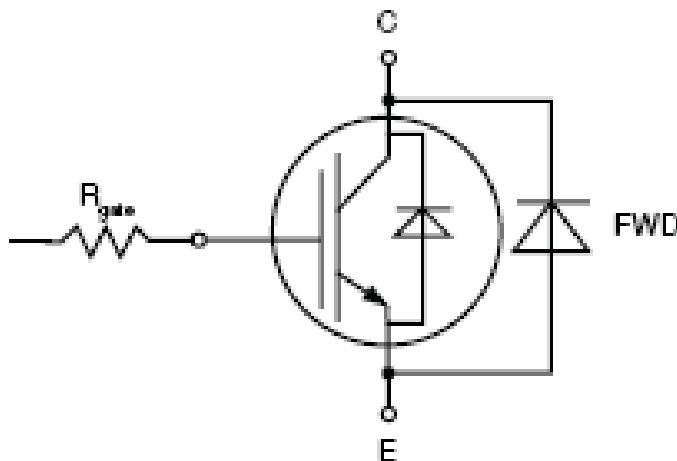
IZRAČUNAVANJE PREKIDAČKIH GUBITAKA

Pri uključenju ili isključenju nivo pobudnog napona V_{GE} i otpornosti R_{gate} utiču značajno na prekidačke gubitke.

Izbor napona V_{GE} i otpornosti R_{gate} je uslovljen smanjenjem vremena kašnjenja pri uključenju odnosno isključenju, te stoga i na smanjenje prekidačkih gubitaka.

Smanjenje vrednosti V_{GE} ili povećanje R_{gate} rezultuje povećanim prekidačkim gubicima, ali može uticati na smanjenje elektromagnetne interference (EMI).

Ostali faktori koji utiču na prekidačke gubitke uključuju antiparalelnu diodu (Free Wheeling Diode-FWD), induktivno opterećenje, radni napon i struju.....



Antiparalelna dioda ima ulogu u čoperskim i invertorskim mosnim aplikacijama

UKUPNA ENERGIJA PREKIDAČKIH GUBITAKA

$$E_{SW} = E_{SW(on)} + E_{SW(off)}$$

Da bi izračunali energije pri uključenju (ON) ili isključenju (OFF) moramo u tim intervalima vremena poznavati struju i napon na IGBT-u. Onda računamo za Svaki od intervala (ON i OFF) integral oblika:

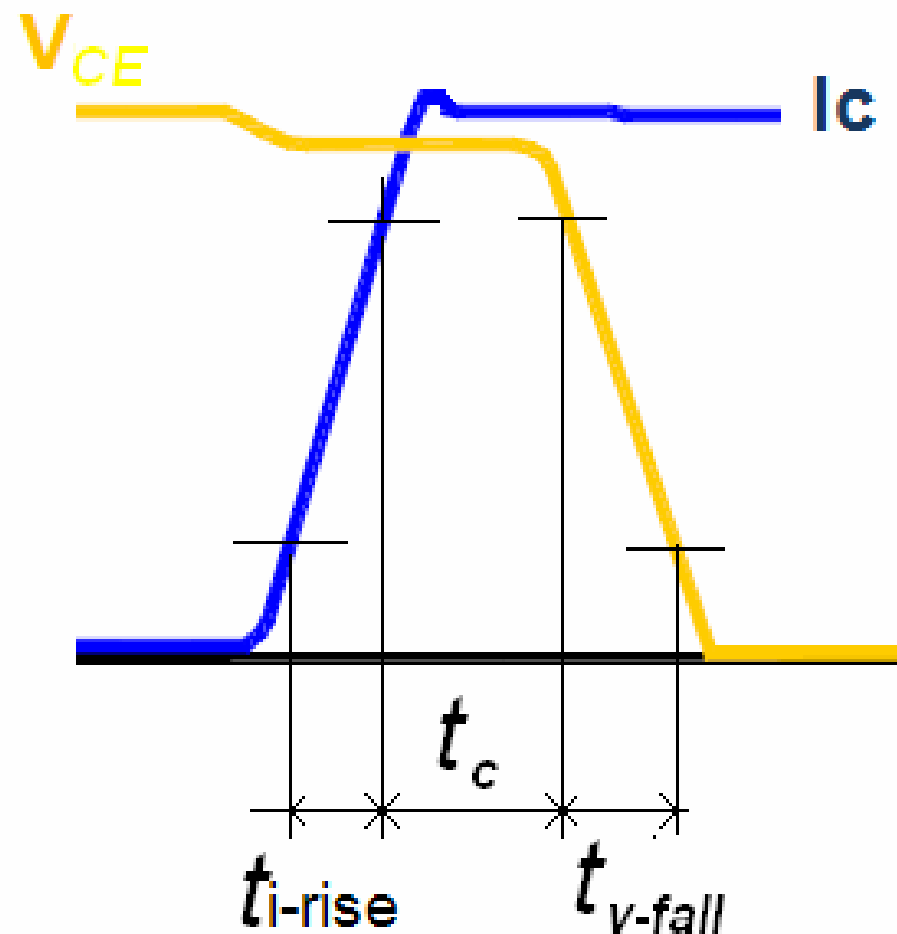
$$E_{SW} = \int V_{CE}(t) \times I_C(t) dt$$

ODNOSNO:

$$E_{SW(on)} = \int^{i-rise} V_{CE} \times I_C(t) \times dt + \int^{v-fall} V_{CE}(t) \times I_C \times dt$$

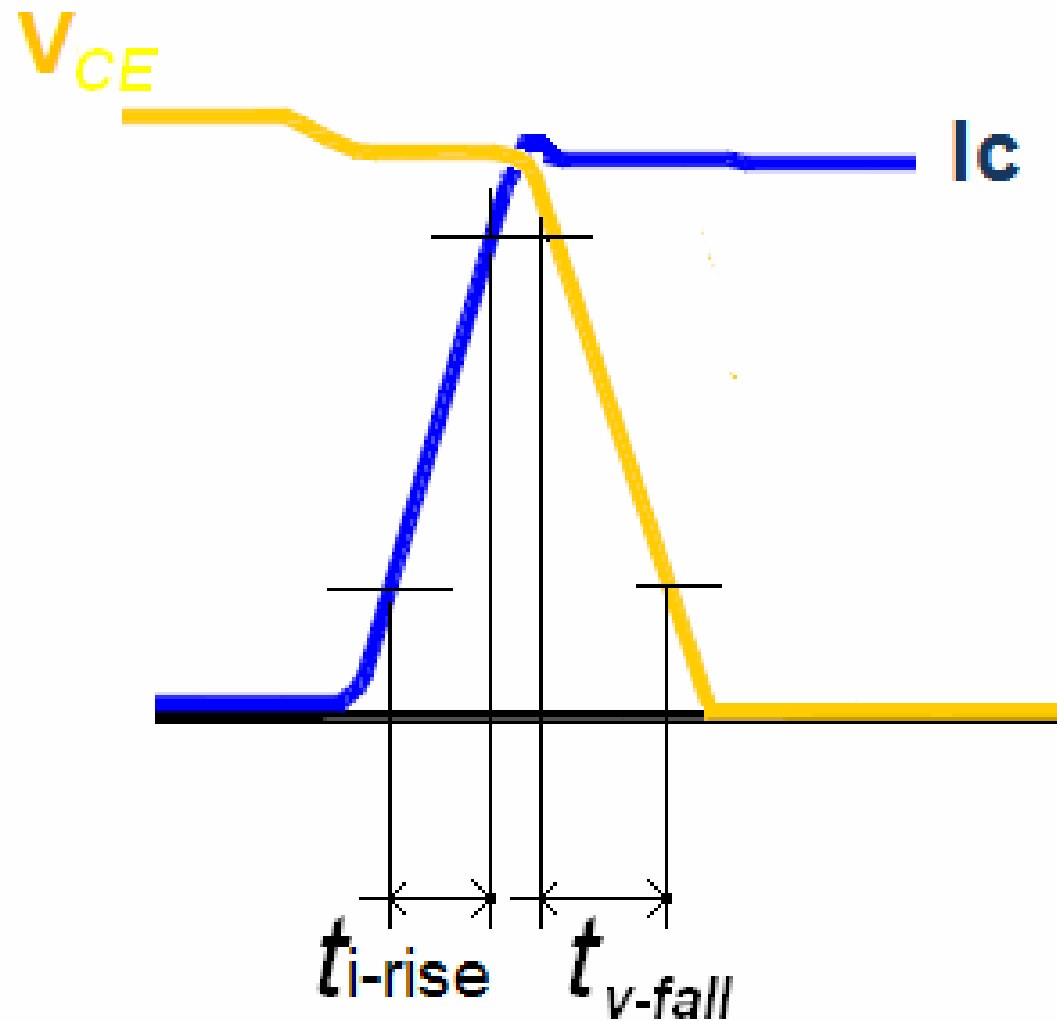
$$E_{SW(off)} = \int^{v-rise} V_{CE}(t) \times I_C \times dt + \int^{i-fall} V_{CE} \times I_C(t) \times dt$$

UKLJUČENJE sa VREMENOM PREKLAPANJA t_c

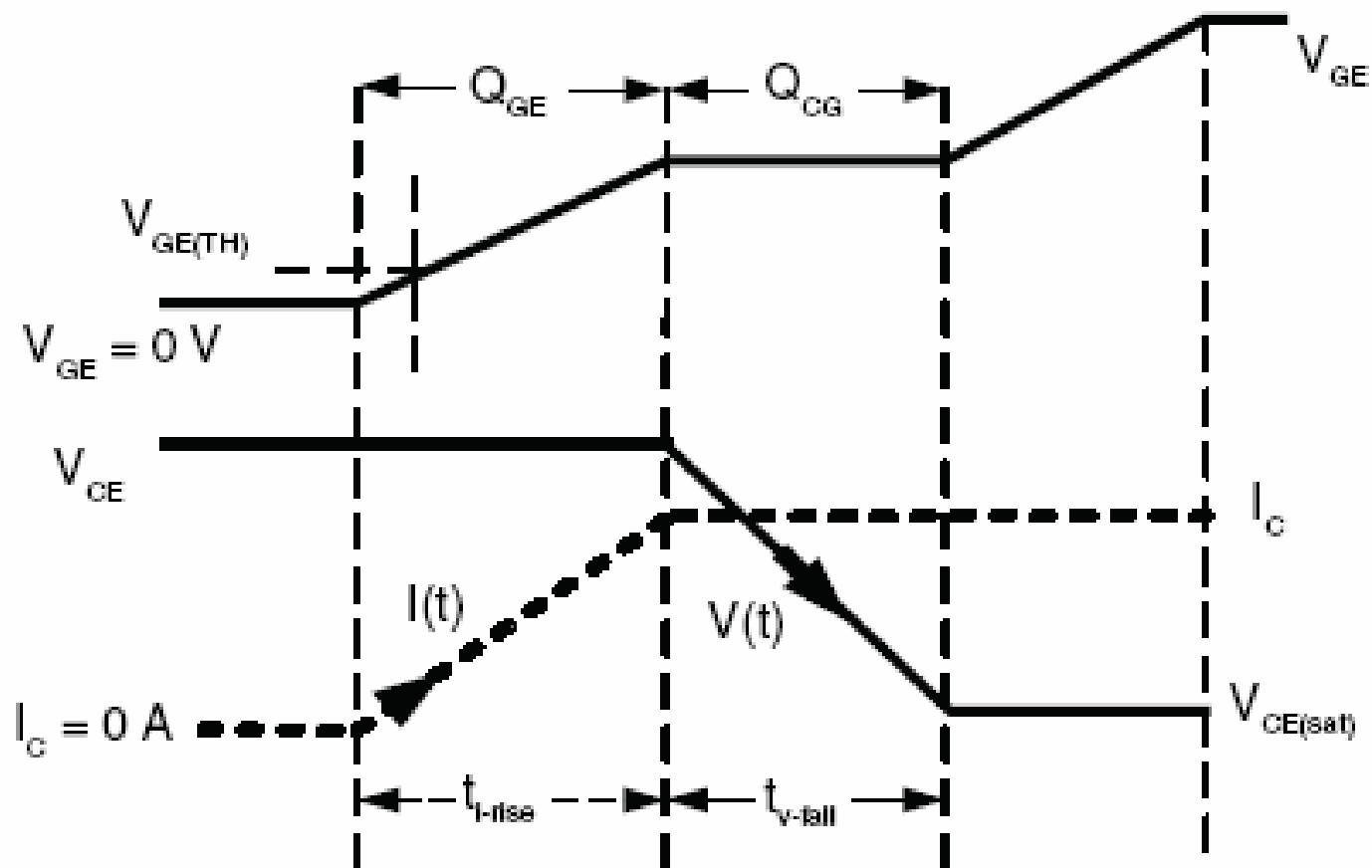


$$E_{SW(on)} = \frac{1}{2} \times V_{CE} \times I_C \times (t_{i-rise} + t_{v-fall}) + V_{CE} \times I_C \times t_c$$

UKLJUČENJE BEZ VREMENA PREKLAPANJA

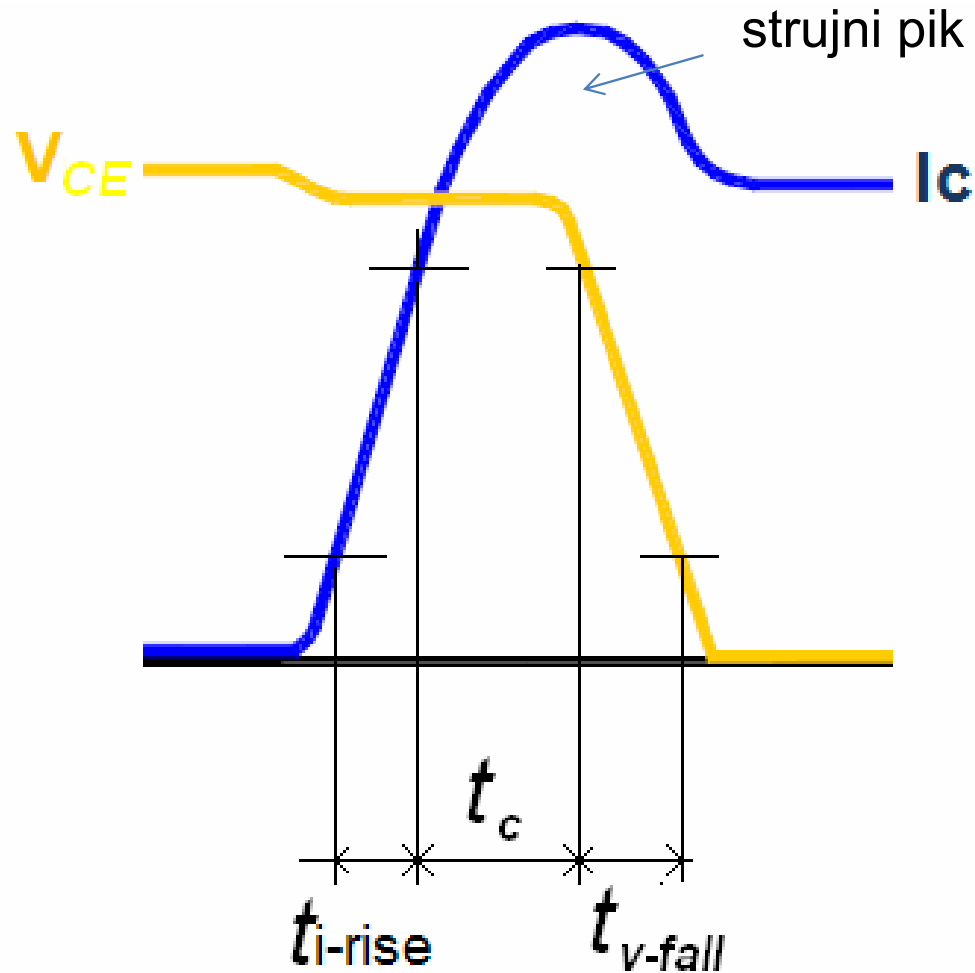


$$E_{SW(on)} = \frac{1}{2} \times V_{CE} \times I_C \times (t_{i-rise} + t_{v-fall})$$

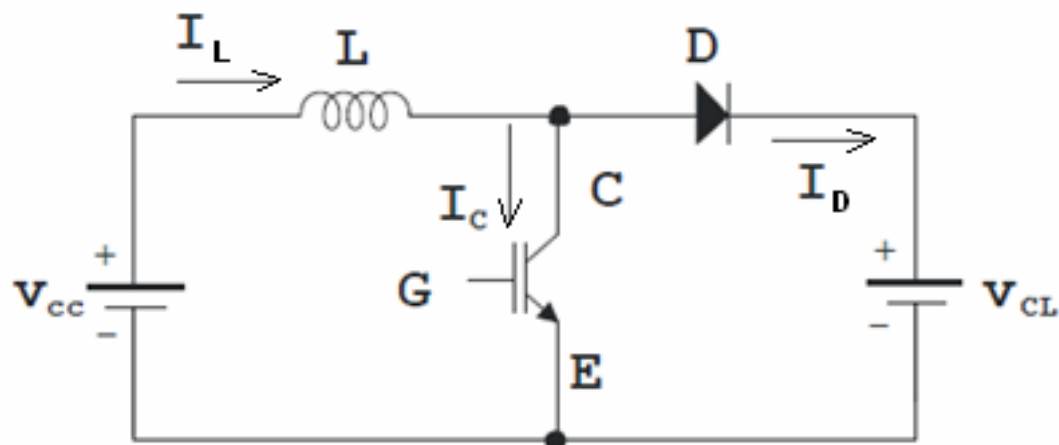


$$E_{SW(on)} = \frac{1}{2} \times V_{CE} \times I_C \times (t_{i-rise} + t_{v-fall})$$

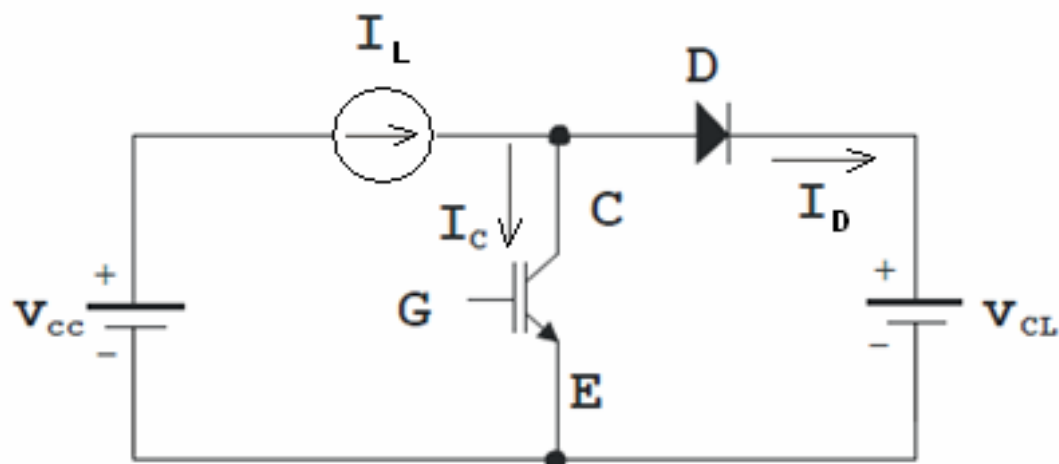
UKLJUČENJE sa VREMENOM PREKLAPANJA t_c i IZRAŽENIM STRUJNIM PIKOM



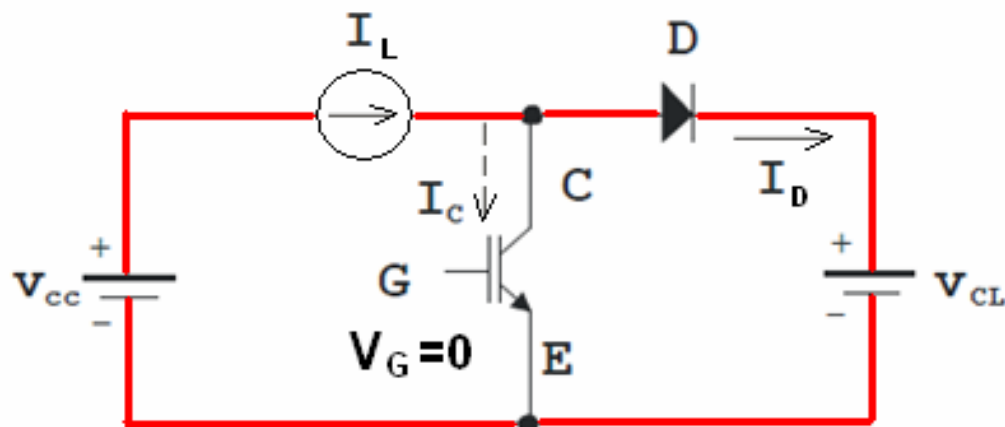
Posledica čega je strujni pik?



$$I_L = I_c + I_D = \text{const}$$



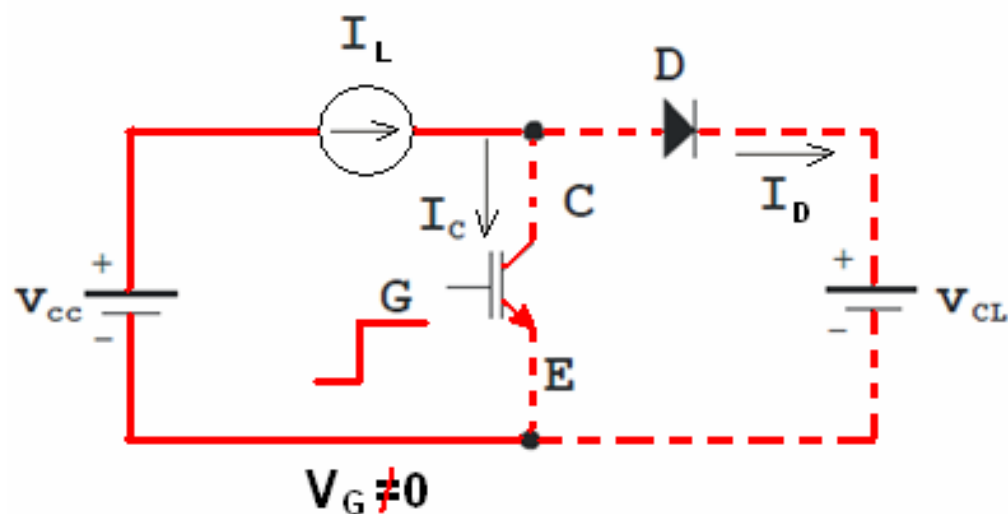
Vremena uključenja i isključenja su veoma kratka (reda veličine 1us). U tim kratkim intervalima struja prigušnice ne može naglo da se promeni. Stoga se može smatrati da je ona u trenutcima komutacije konstantna. To drugim rečima znači da se grana sa prigušnicom može smatrati kao **STRUJNI PONOR** čija je struja **$I_L = \text{const}$**



$$I_C = 0$$

$$I_D = I_L$$

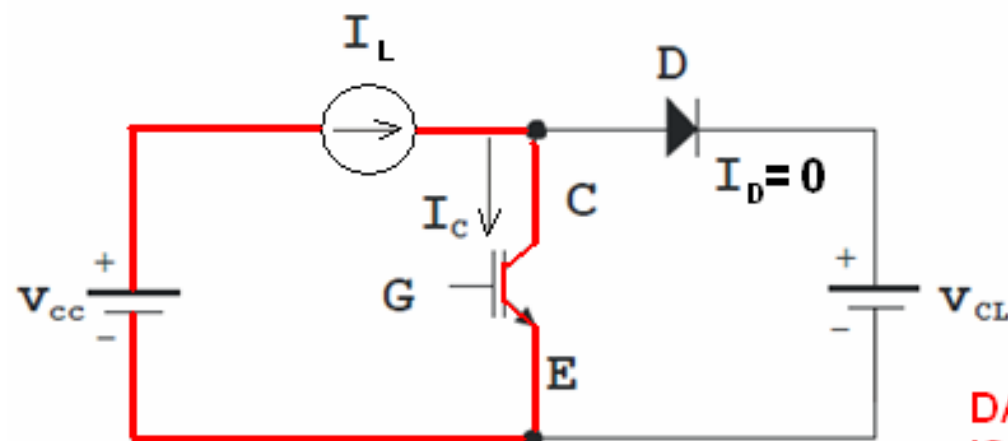
$$V_{CE} = V_{CC}$$



komutacija između diode i IGBT-a

$$I_L = I_C + I_D = \text{const}$$

$$V_{CE}$$

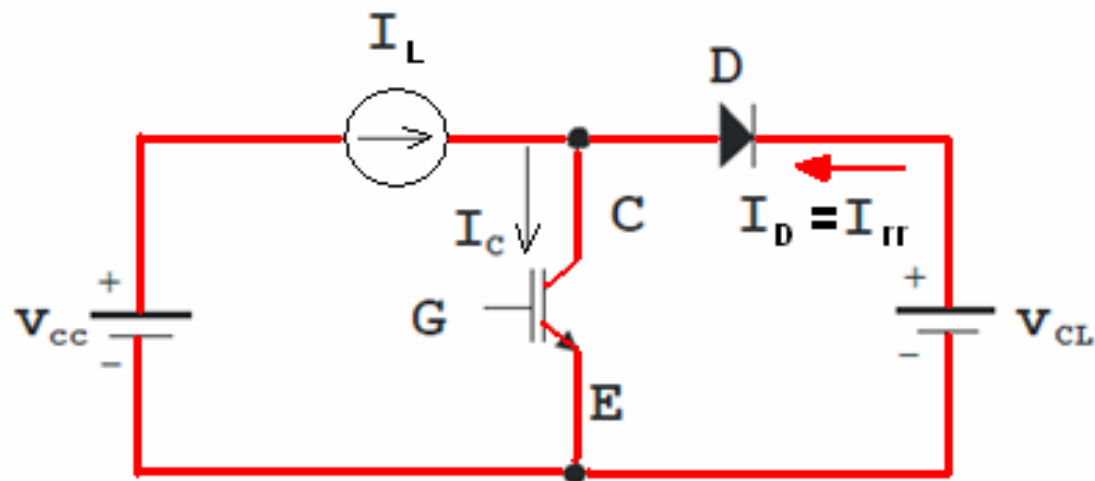


kada struja diode postane jednaka nuli

$$I_L = I_C$$

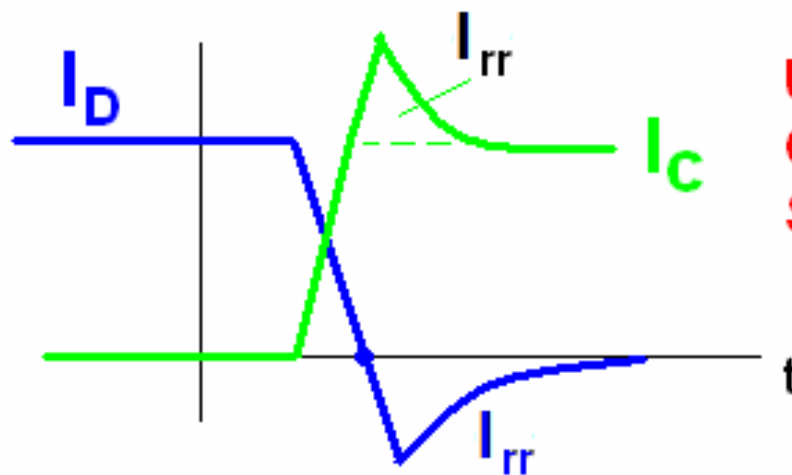
$$V_{CE} = V_{CE(sat)}$$

DA LI SE OVDE PROCES ISKLJUČENJA ZAVRŠAVA????



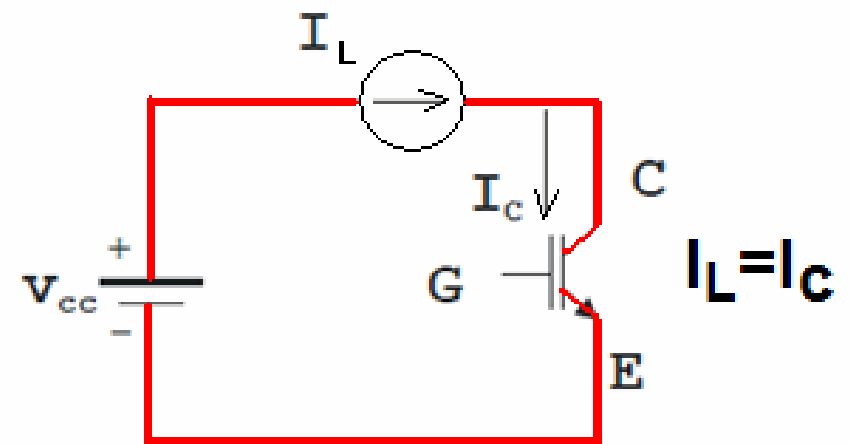
DOLAZI DO INVERZNOG
OPORAVKA DIODE
TAKO DA DIODA VODI
U KONTRA SMERU

$$I_L = I_c + I_{rr} = \text{const}$$

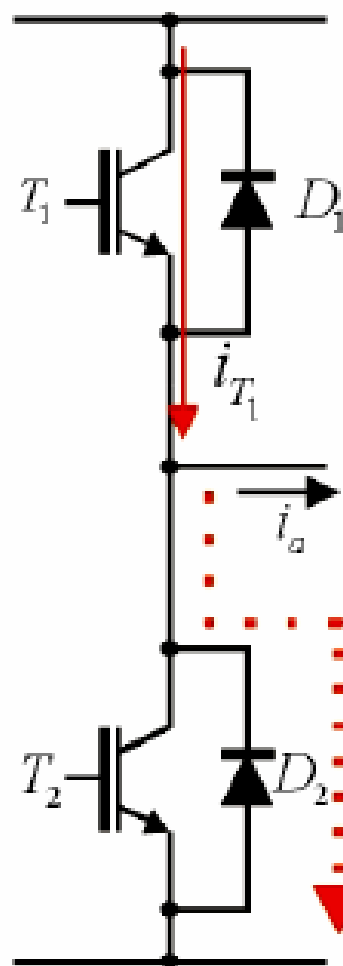
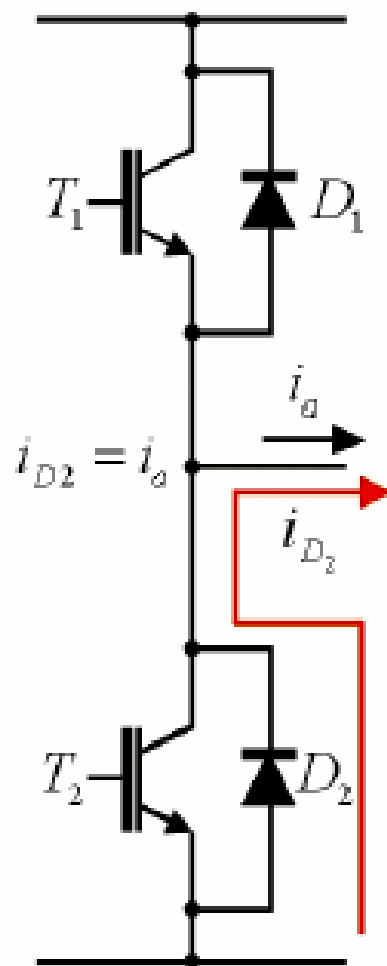


U STRUJI KOLEKTORA
OVAJ INVERZNI OPORAVAK
SE VIDI KAO STRUJNI PIK

KRAJNJI REZULTAT JE DA JE
UKLJUČEN SAMO IGBT TRANZISTOR



UTICAJ INVERZNOG OPORAVKA DIODE NA STRUJU IGBT-a (mosne i polumosne aplikacije u invertorima)

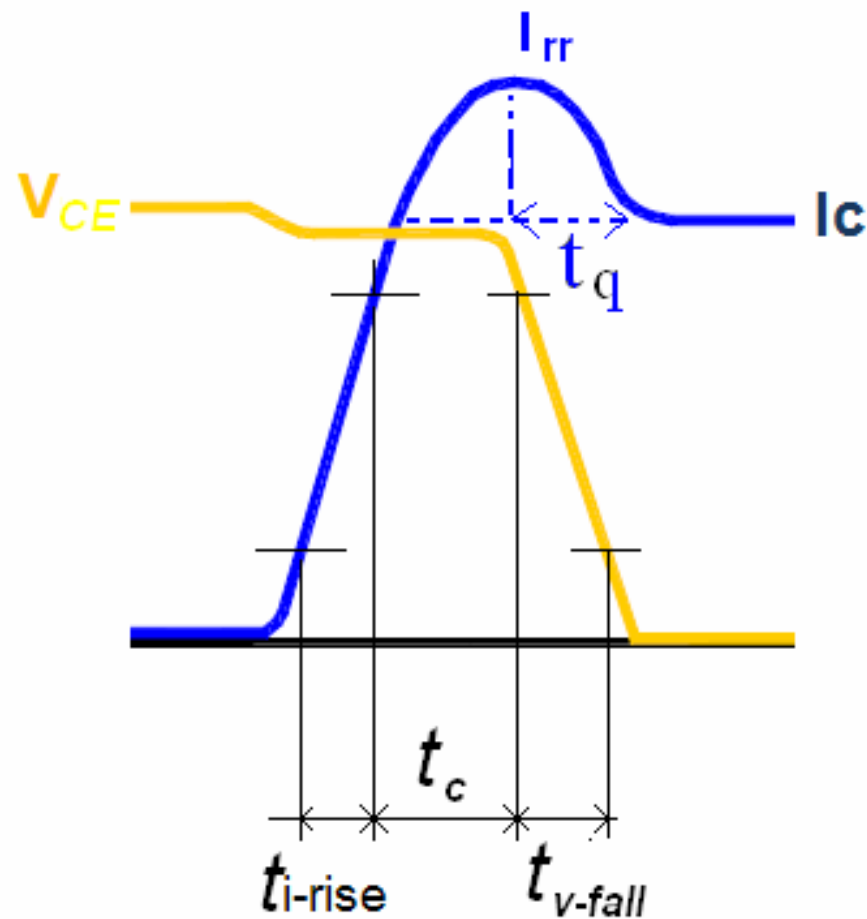


Posmatramo jednu vertikalu
Invertorskog mosta i
komutaciju
Između diode i IGBT-a

Inverzni oporavak D2

Komutacija između T1 i D2

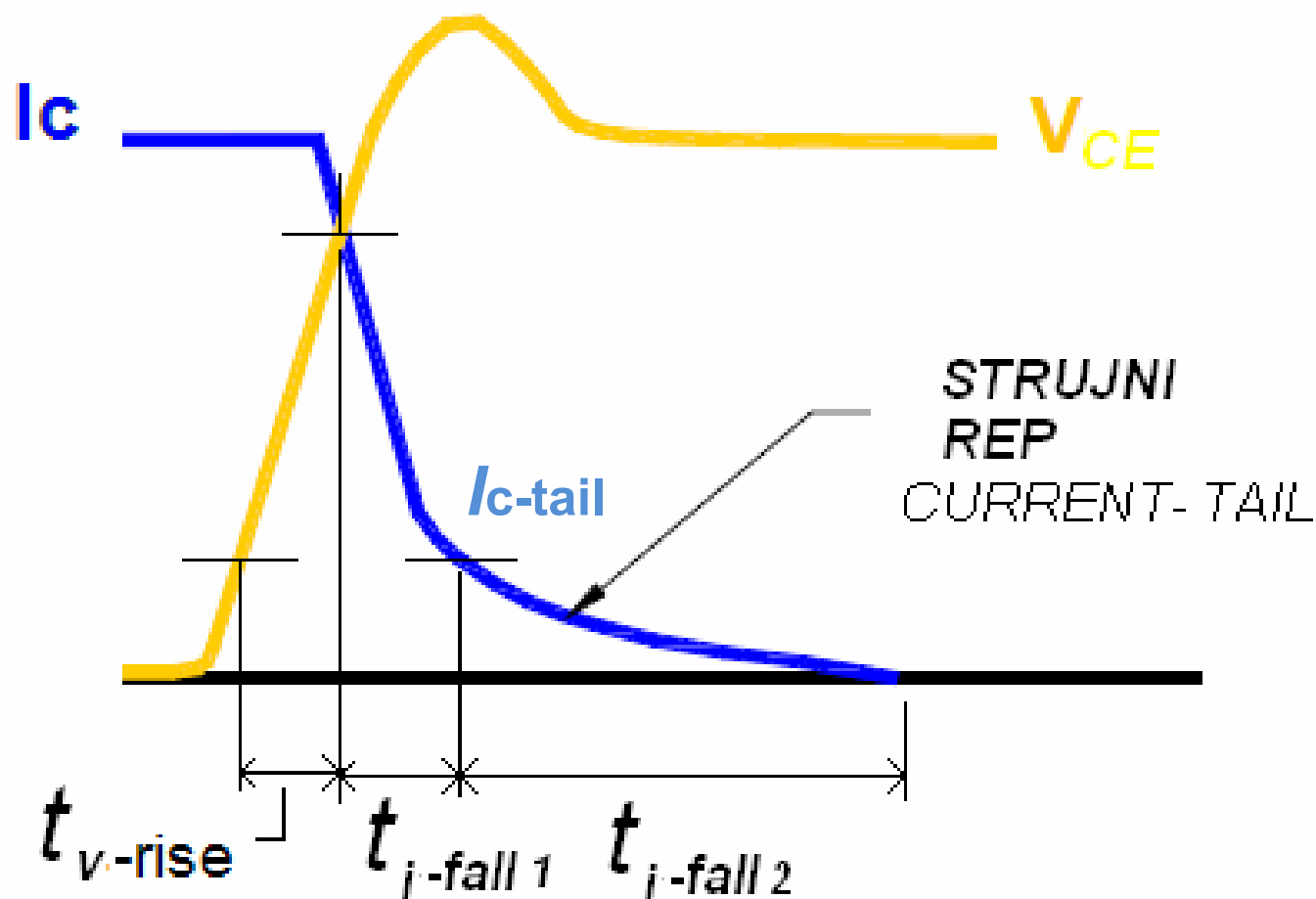
A GUBICI??



$$E_{SW(on)} = \frac{1}{2} \times V_{CE} \times I_C \times (t_{i-rise} + t_{v-fall}) + V_{CE} \times I_C \times t_c + \\ + \frac{1}{2} \times V_{CE} \times I_{RR} \times t_c + \frac{1}{4} \times V_{CE} \times I_{RR} \times t_q$$

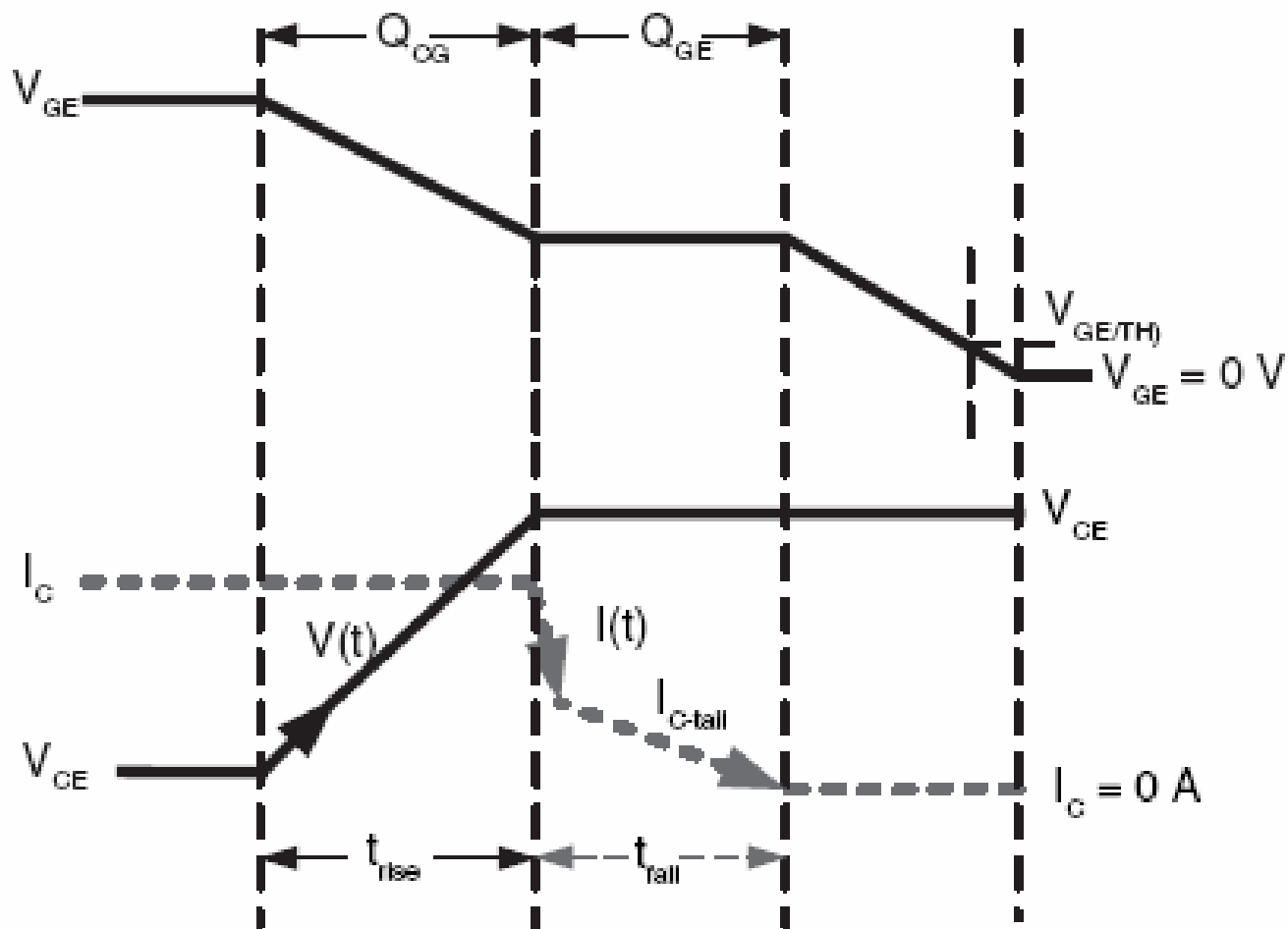
ISKLJUČENJE

Posledica čega je
naponski pik V_{CE}
kod
isključenja IGBT-a ??



OBIČNO JE $t_{i-fall 1} \ll t_{i-fall 2}$

ODNOSNO "STRUJNI REP" JE DOMINANTAN



$$E_{SW(off)} = \int^{v-rise} V_{CE}(t) \times I_C \times dt + \int^{i-fall} V_{CE} \times I_C(t) \times dt$$

$$E_{SW(off)} = \frac{1}{2} \times V_{CE} \times (I_C \times t_{v-rise} + I_{C-tail} \times t_{i-fall})$$

UKUPNA DISIPIRANA ENERGIJA USLED PREKIDANJA SE PRIBLIŽNO MOŽE PREDSTAVITI KAO:

$$E_{SW} \approx \frac{1}{2} \times V_{CE} \times I_C \times (t_{on} + t_{off})$$

vreme uključenja

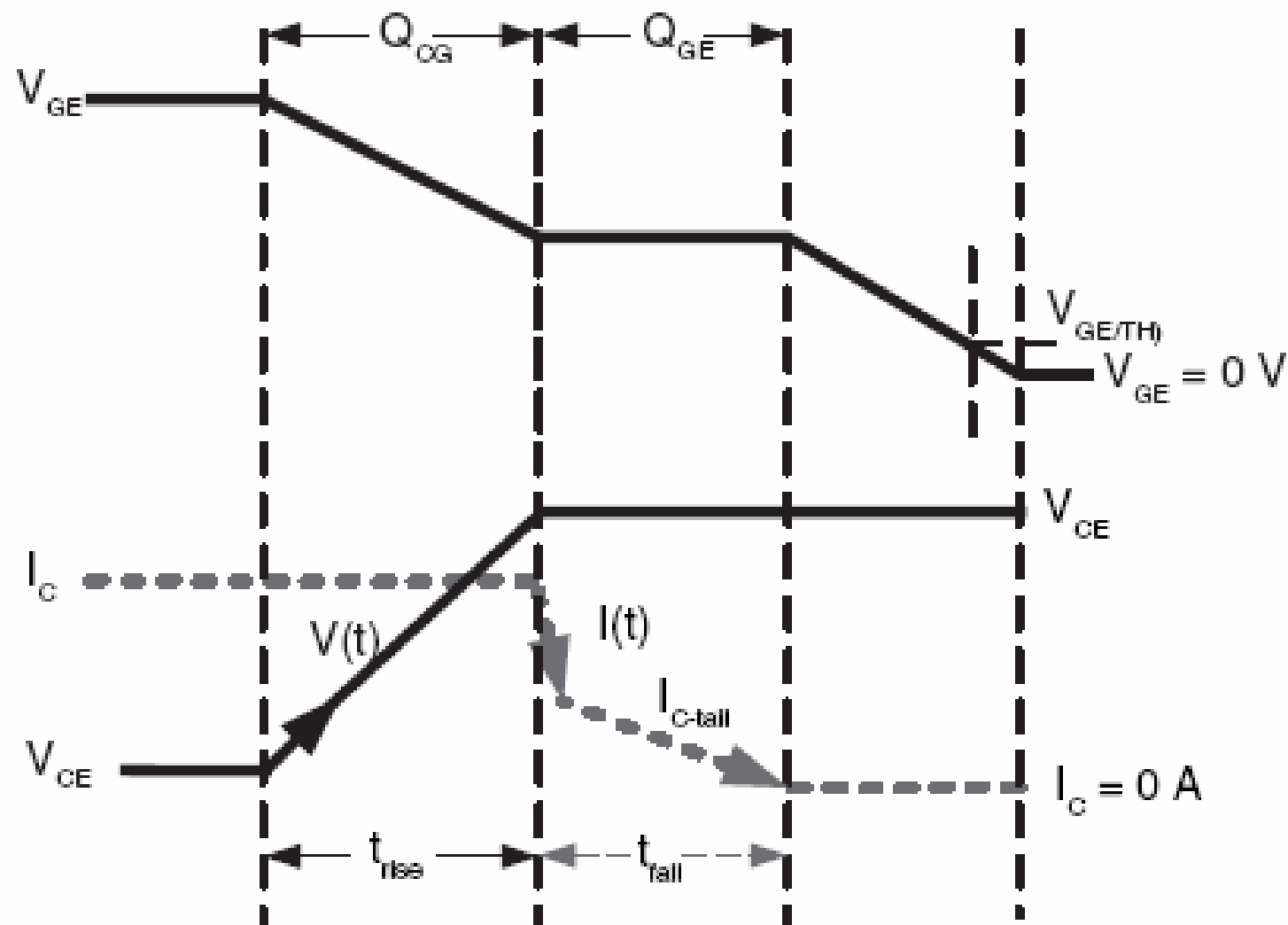
Vreme isključenja

SNAGA PREKIDAČKIH GUBITAKA

$$P_{SW} = f_{SW} \times E_{SW}$$

SNAGA DISIPACIJE KOD UKLJUČENJA

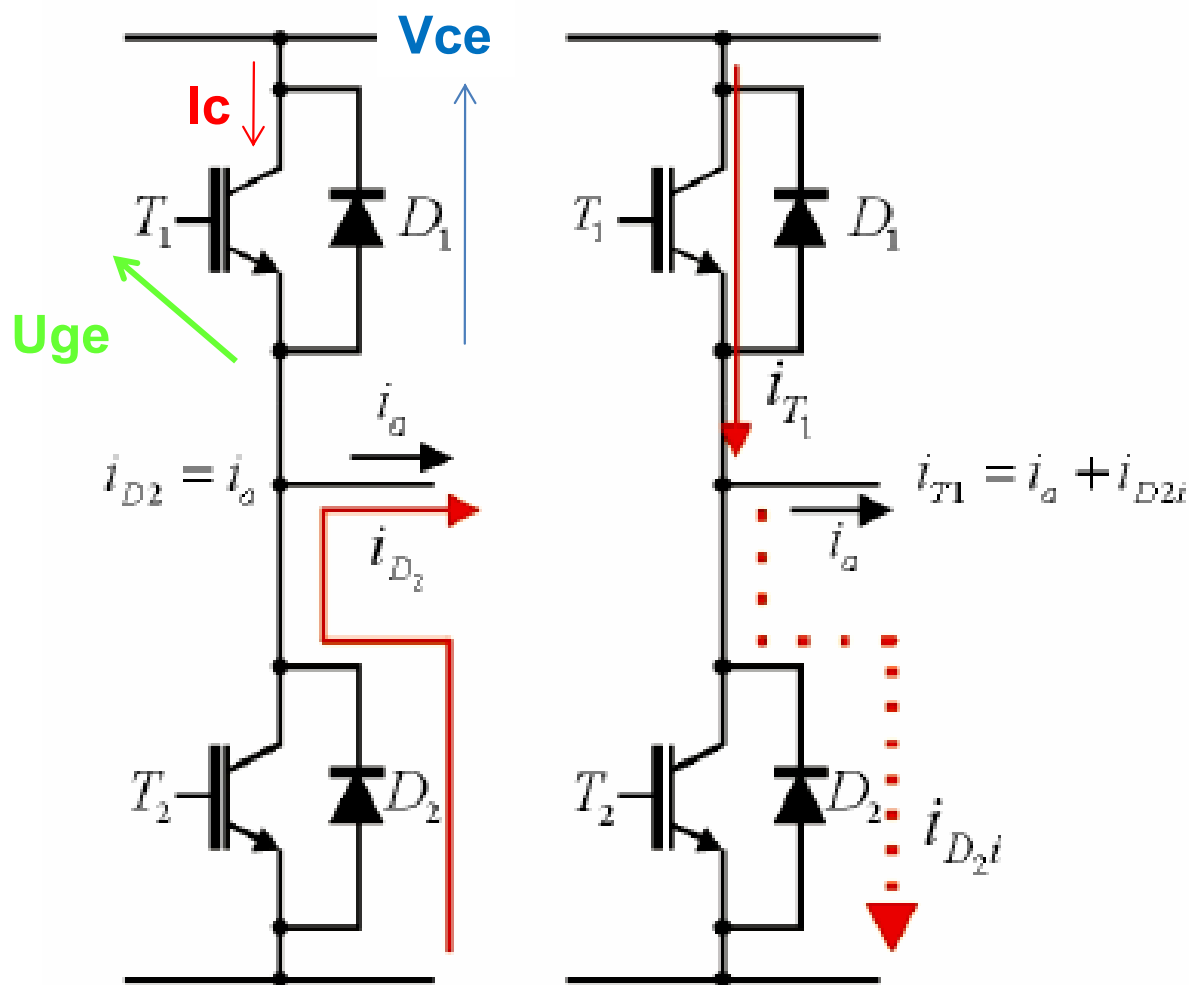
$$P_{SW(on)} = \frac{1}{2} \times V_{CE} \times I_C \times f_{SW} \times t_{on}$$



Na snagu disipacije tokom isključenja utiču dva faktora:
 (I) brzina kojom kolektorski napon dostiže maksimalnu vrednost
 (II) trajanje “strujnog repa”

$$P_{SW(Off)} \approx \frac{1}{2} \times V_{CE} \times f_{SW} \times (I_C \times t_{v-rise} + I_{C-tail} \times t_{i-fall})$$

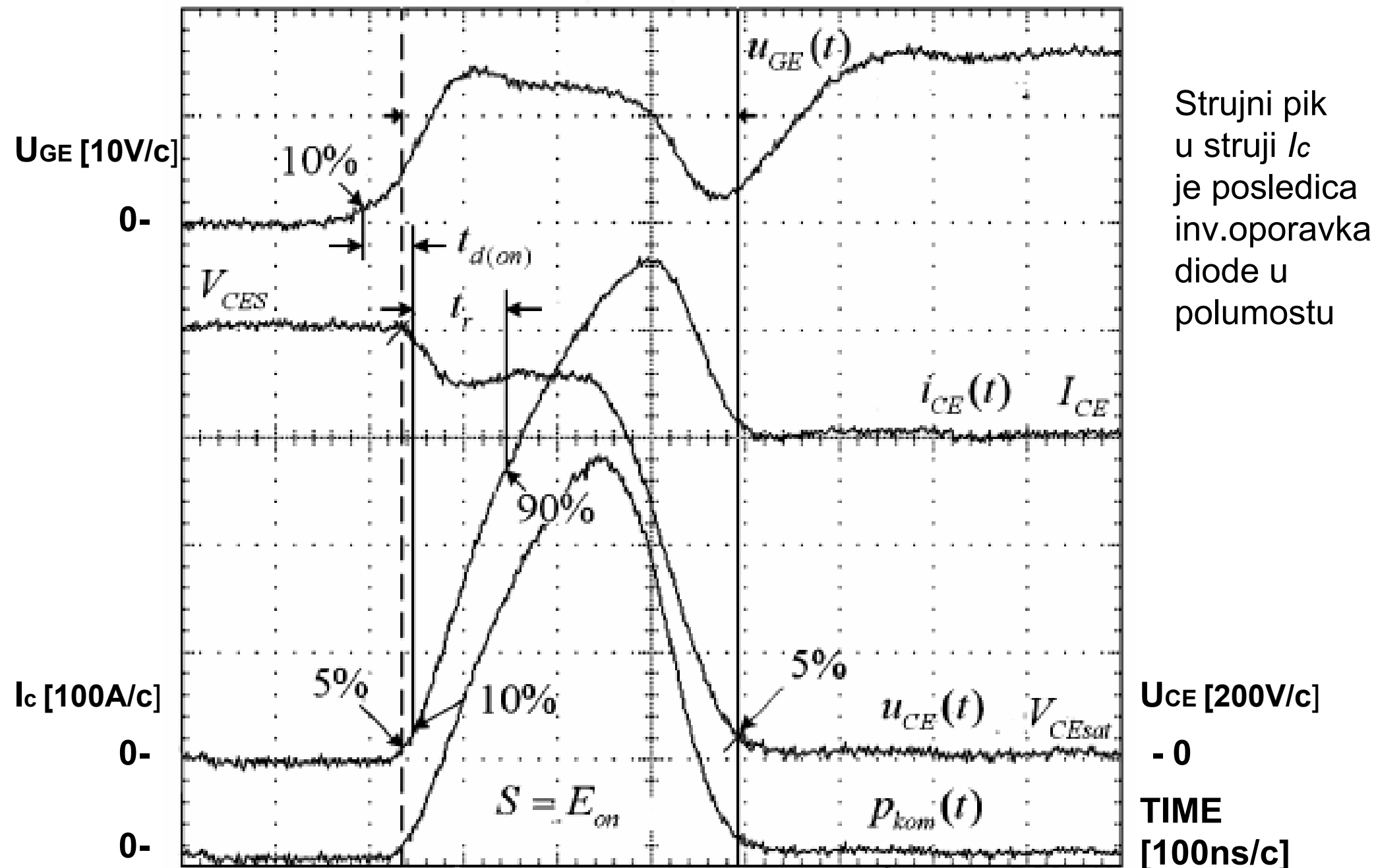
KAKO USTVARI IZGLEDAJU STVARNI TALASNI OBLICI KARAKTERISTIČNIH NAPONA PRI UKLJUČENJU I ISKLJUČENJU IGBT prekidača?



Posmatraju se naponi na T_1 : U_{ge} , V_{ce} i struja I_c , kao i talasni oblik energije gubitaka E_{sw} (I TO PRI UKLJUČENJU I PRI ISKLJUČENJU!!!)

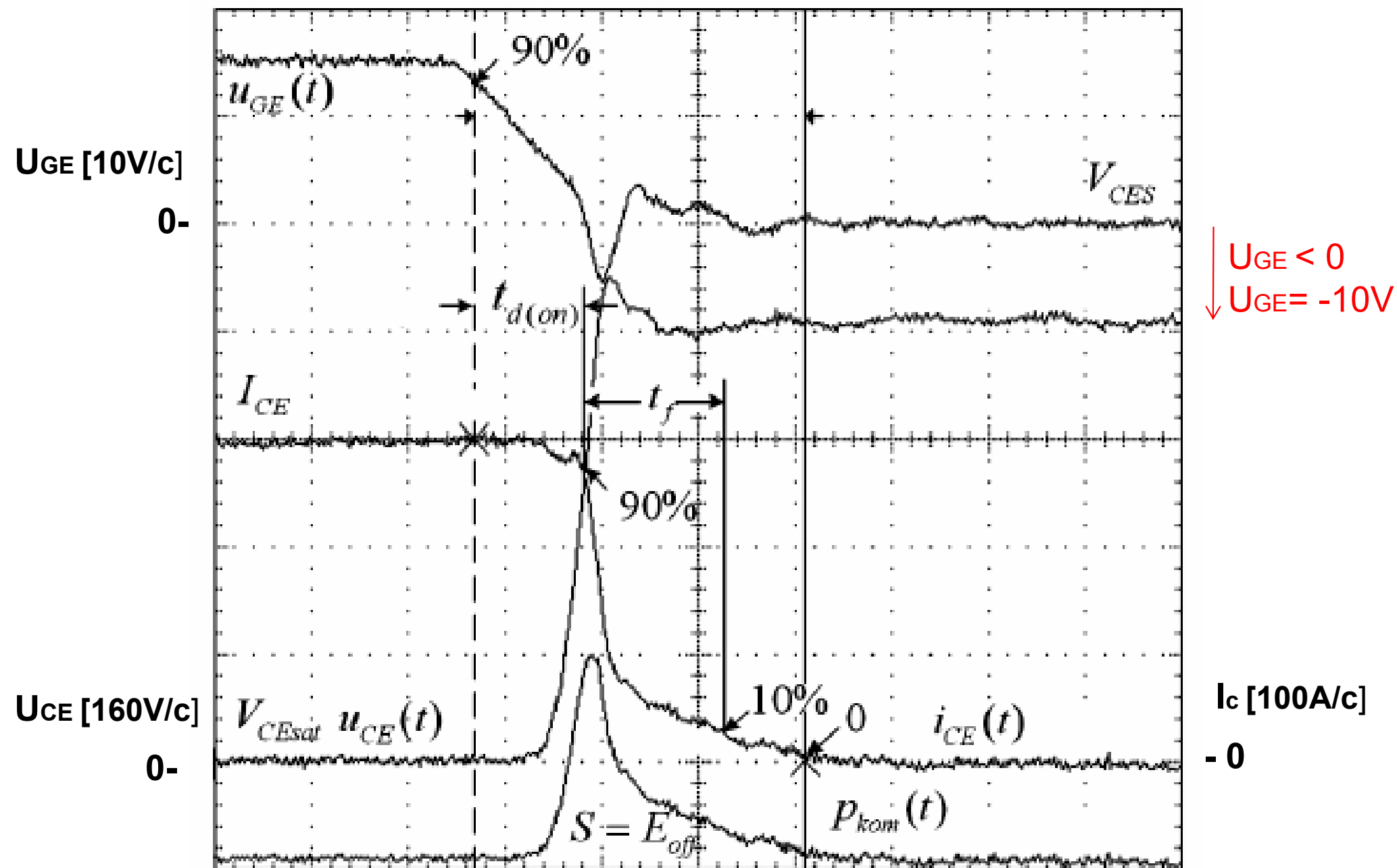
UKLJUČENJE IGBT-a

Mali pad napona V_{CES} tokom porasta struje I_c je posledica pada napona na parazitnoj induktivnosti IGBT-a

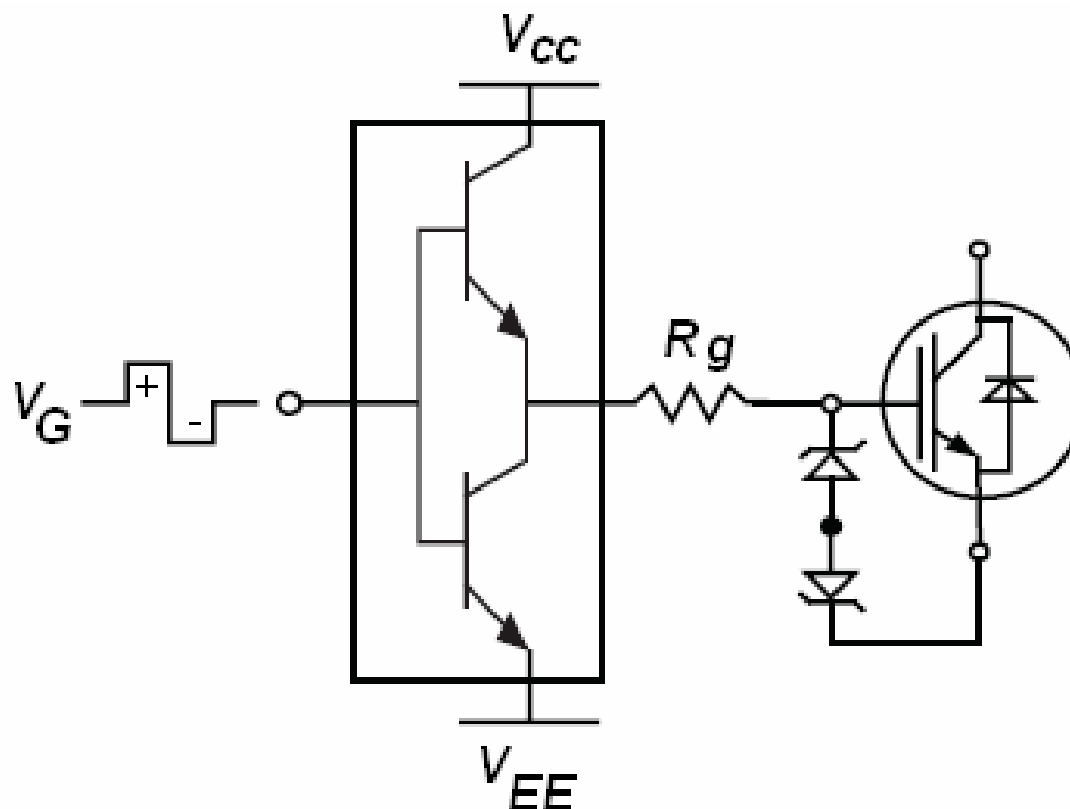


ISKLJUČENJE IGBT-a

Uočava se pojava “strujnog repa” u struji kolektora IGBT-a, tokom njenog opadanja

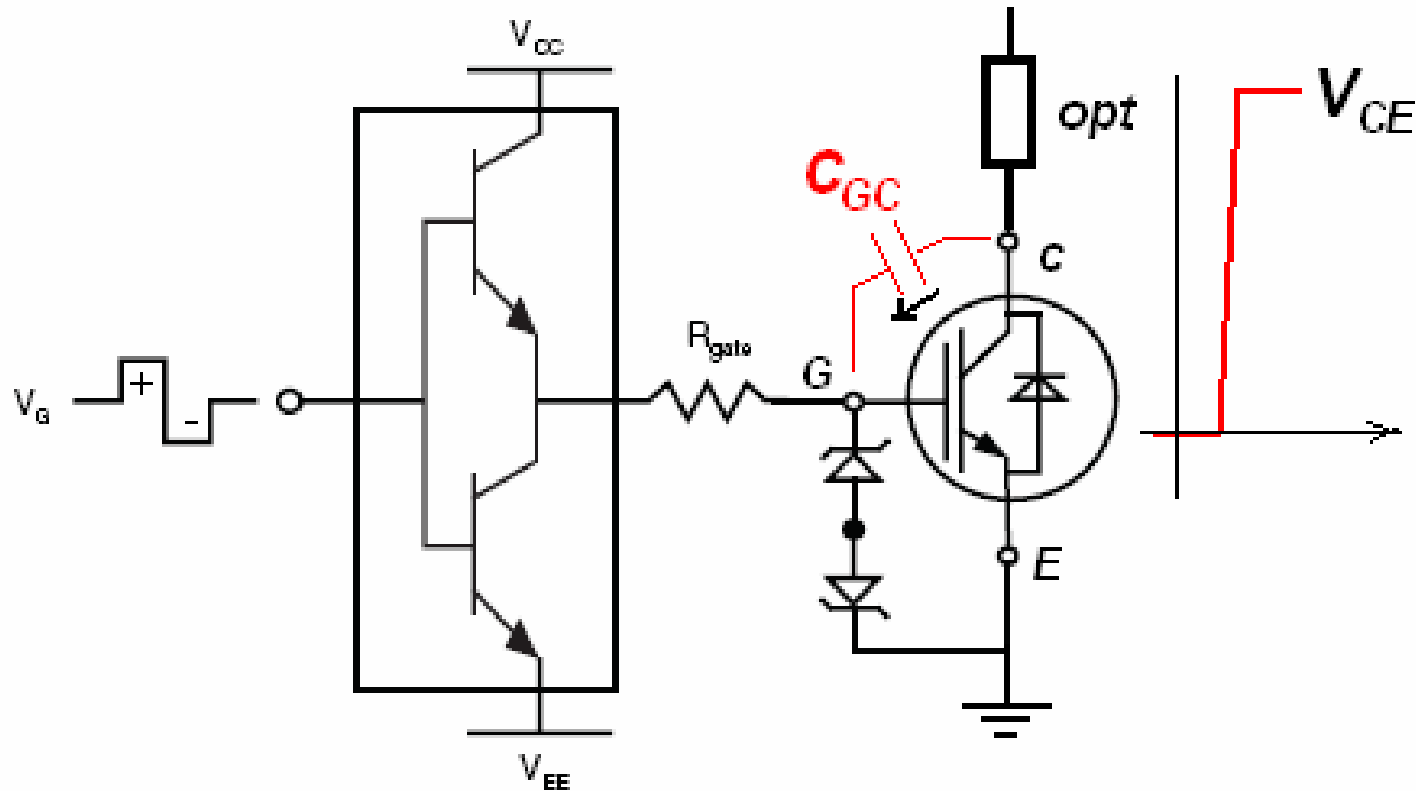


POBUDNO KOLO GEJTA IGBT -a



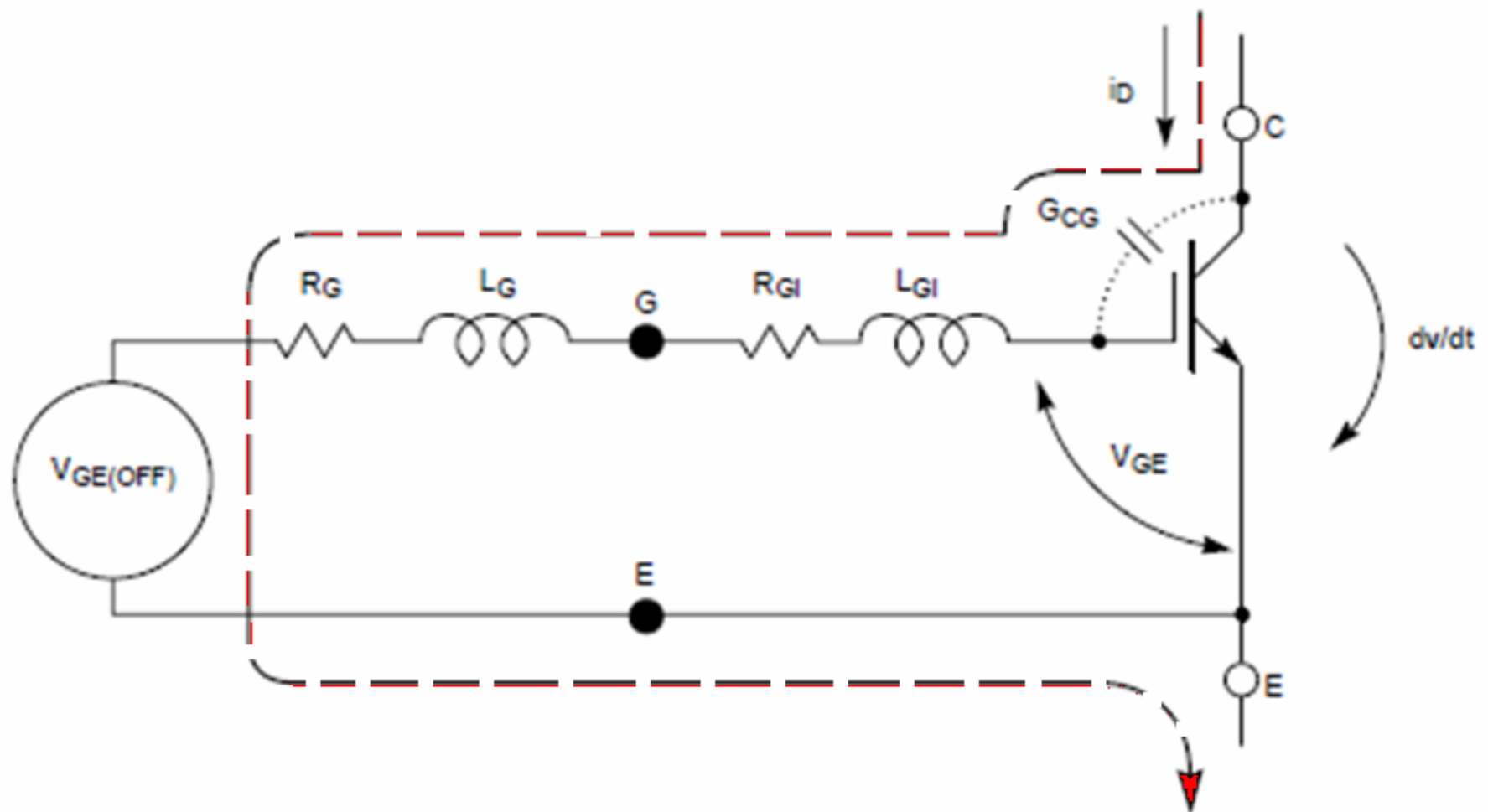
- IGBT su naponski kontrolisani poluprovodnički elementi. Oni zahtevaju (+) napon na gejt u da bi se uspostavilo provođenje spoja emiter-kolektor.
- Zbog relativno velike kapacitivnosti C_{GE} IGBT-a, potreban je napon koji će inicijalno morati da napuni ovaj kapacitet..
- Pozitivan napon na gejt u bi trebao biti takav da obezbedi pouzdano uključenje ali i da ograniči struju kratkog spoja u kolu gejt u.
- Negativan napon se koristi za poboljšanje rada IGBT-a pri isključenju odnosno za smanjenje gubitaka pri isključenju.

PRENAPONSKA ZAŠTITA KOLA GEJTA



Tokom isključenja IGBT-a napon na njegovom kolektoru veoma brzo raste (sa velikom strminom dV/dt). Ovaj porast se kroz parazitnu kapacitivnost C_{GC} može trenutno preneti na priključak gejta i zajedno sa Miller-ovim efektom C_{GS} može pojačati delovanje V_{GE} . Naročito je ovo opsano kada se isključuje struja kratkog spoja IGBT-a (povećanjem napona na gejt, nebi došlo do isključenja struje KS već bi se ona povećavala. Povezivanjem dve Zener diode u spoju “back to back” direktno na spoj GE se sprečava oštećenje gejta odnosno samog IGBT-a.

EFEKAT dV/dt PRI ISKLJUČENJU NA POBUDNO KOLO GEJTA



IZBOR OTPORNOSTI U KOLU GEJTA

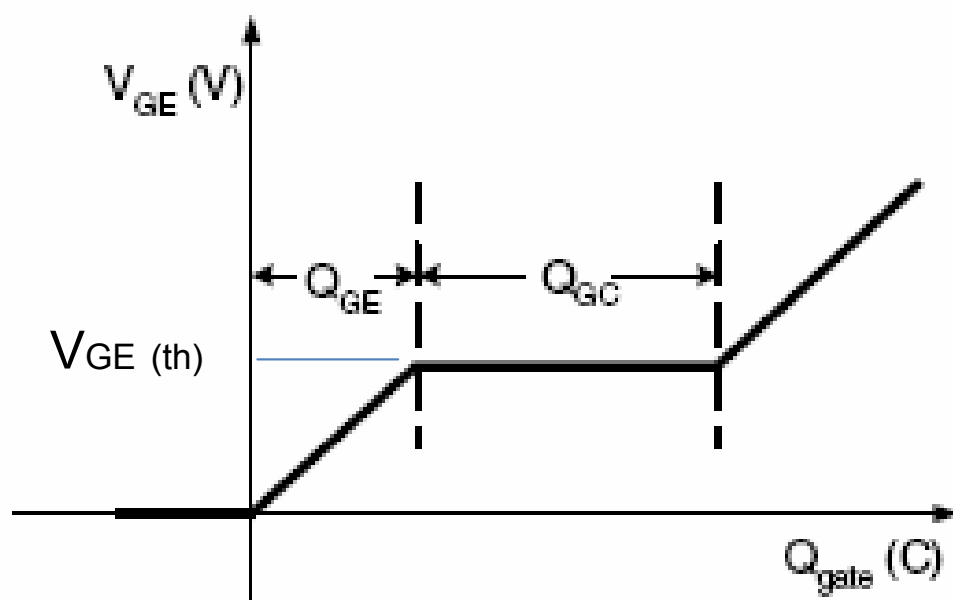
Vrednost **R_g** ima značajan uticaj na dinamičke performanse IGBT-a. Mala vrednost **R_g** može dovesti do oscilacija između IGBT ulazne kapacitivnosti i parazitne induktivnosti priključnog provodnika.

Minimalna vrednost strujnog impulsa potrebnog za pobudu IGBT-a je:

$$I_{gate(peak)} = \pm \frac{\Delta V_{GE}}{R_{gate}}$$
$$\Delta V_{GE} = V_{GE(on)} + V_{GE(off)}$$

Pri određivanju uslova za prekidački rad IGBT-a ključno je proučiti pobudu gejta. Glavni razlog za posmatranje punjenja je Miller-ov kapacitet (Miller efekat) i njegov uticaj na kolo gejta.

U čemu se ogleda taj uticaj ?



Prvo se puni C_{GE} (C_{GC} se takođe puni ali je vrednost punjenja vrlo niska i zanemarljiva.)

Punjenje C_{GE} se vrši do napona praga punjenja $V_{GE(th)}$

Tranzistor se nakon impulsa uključuje, struja raste do pune vrednosti. Nakon Postignute pune vrednosti struje, V_{CE} napon naglo pada i napon na gejt u postaje konstantan zbog punjenja C_{GC} .

Pošto je napon kolektora pao na svoju konačnu vrednost, C_{GE} i C_{GC} se pune na vrednost pobudnog napona $V_{GE(th)}$

Ukupno naelektrisanje gejt a : $Q_{gate} = V_{GE} \times C_{gate}$

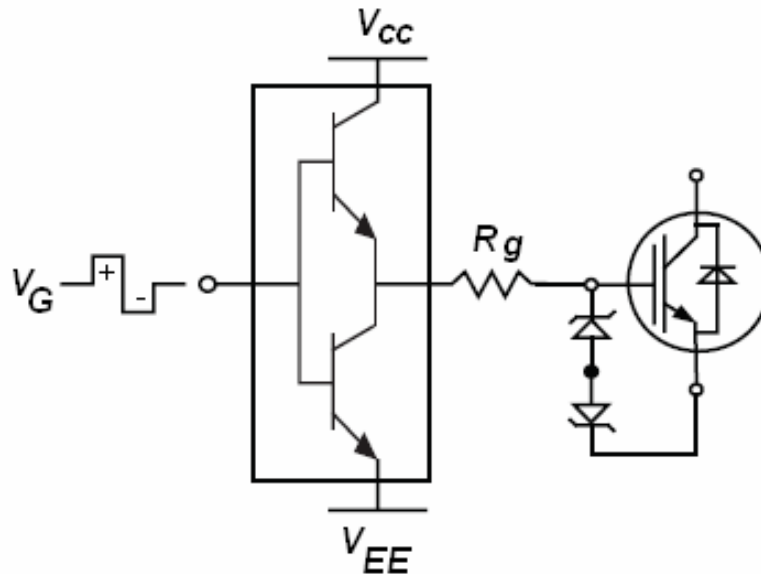
Ukupna kapacitivnost gejt a: $C_{gate} = \frac{Q_{gate}}{V_{GE}}$

Punjenje i pražnjenje IGBT gejt a može posmatrati kao punjenje i pražnjenje kondenzatora!!!.

SNAGA POBUDNOG KOLA GEJTA

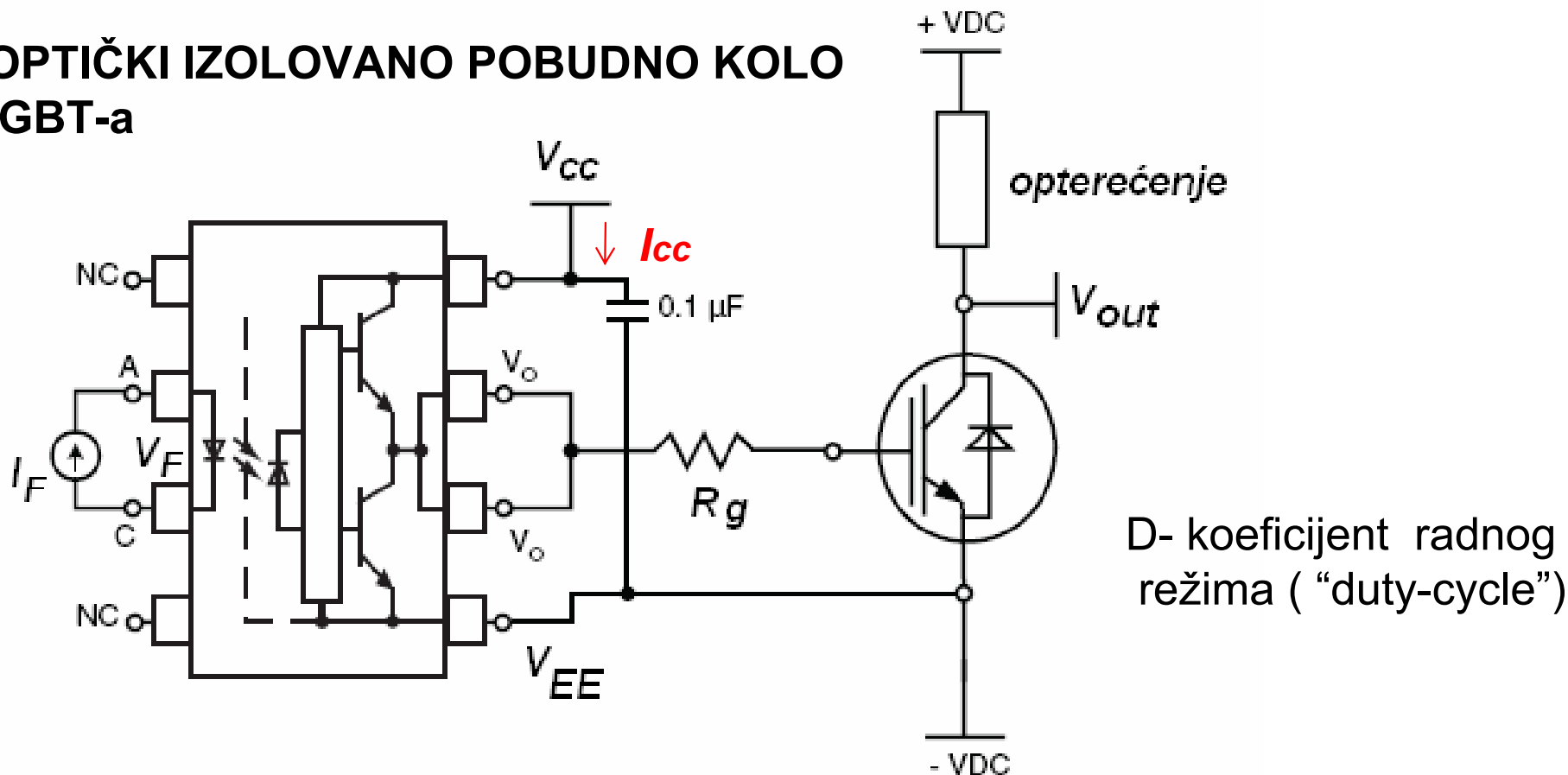
$$P_{gate} = \frac{1}{2} \times C_{gate} \times V_{GE}^2 \times f_{SW}$$

prekidačka učestanost



Kolo na slici se koristi za pobudu IGBT-a koji je sa emiterom vezan ka masi. Ova pobuda se ne može koristiti ako je spoj CE “razapet” između VN. U tom slučaju se koristi optički izolovano pobudno kolo IGBT-a.

OPTIČKI IZOLOVANO POBUDNO KOLO IGBT-a



D- koeficijent radnog režima ("duty-cycle")

$$P_{Output} = C_{gate} \times V_{GE}^2 \times f_{SW} \rightarrow \text{potrebna snaga za kolo gejta}$$

$$P_{Emitter} = I_F \times V_F \times D \rightarrow \text{potrebna snaga za LED kolo}$$

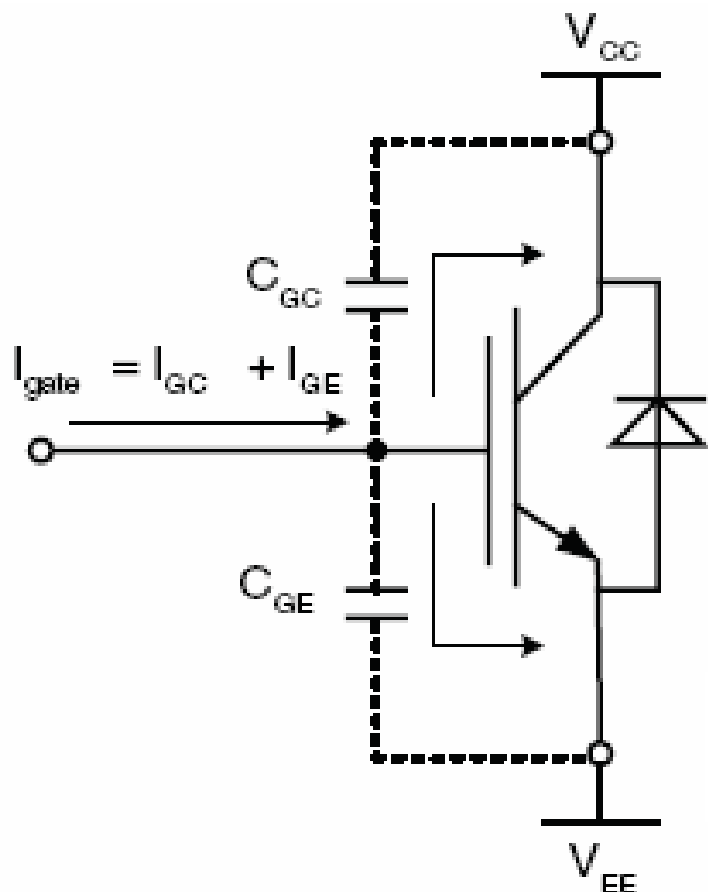
$$P_{Internal} = I_{CC} \times (V_{CC} - V_{EE}) \rightarrow \text{interno kolo elektronike}$$

Ukupna snaga potrebna za pobudu IGBT-a:

$$P_{gate-driver(tot)} = P_{Output} + P_{Emitter} + P_{Internal}$$

KAKO DIMENZIONISATI OPTIČKI IZOLOVANO POBUDNO KOLO??!!!

Vrlo važan uslov za upravljanje IGBT-a preko gejta je da optička sprega obezbeđuje minimalnu izlaznu struju ili struju gejta (I_{OL} ili I_{gate}) sa što nižom impedansom.



$$V_{GE/GC} = \frac{1}{C_{GE/GC}} \times \int I_{GE/GC}(t) dt$$

$$V_{GE/GC} = \frac{1}{C_{GE/GC}} \times I_{GE/GC} \times t_{SW}$$

$$I_{GE/GC} = \frac{V_{GE/GC} \times C_{GE/GC}}{t_{SW}}$$

Struja gejta se deli
na dve struje:

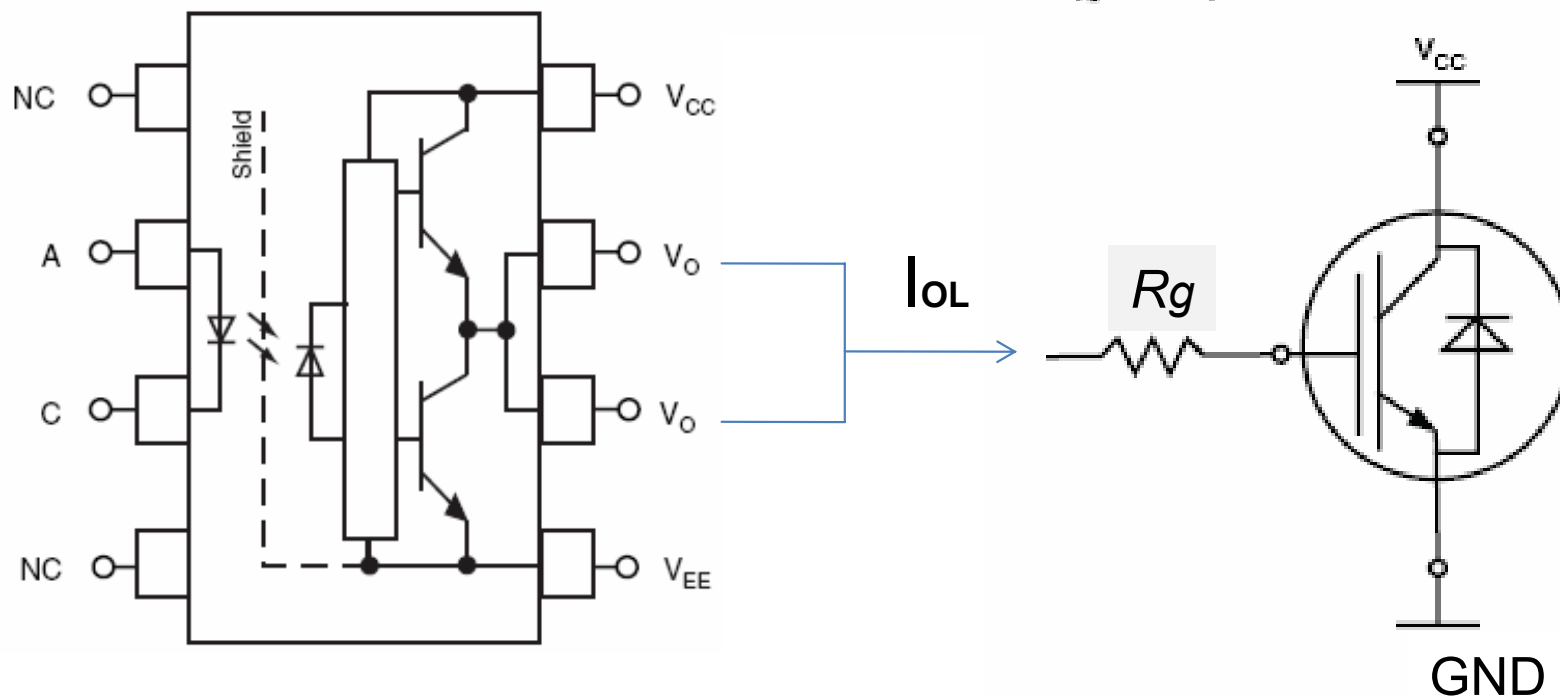
$$I_{gate} = I_{GE} + I_{GC}$$

$$I_{gate} = \frac{V_{GE} \times C_{GE}}{t_{SW}} + \frac{V_{GC} \times C_{GC}}{t_{SW}}$$

DIMENZIONISANJE OTPORA U KOLU GEJTA

R_g mora biti odabran tako da maksimalna vrednost izlazne struje ne prekorači vrednost izlazne struje optokaplera $I_{OL(pik)}$.

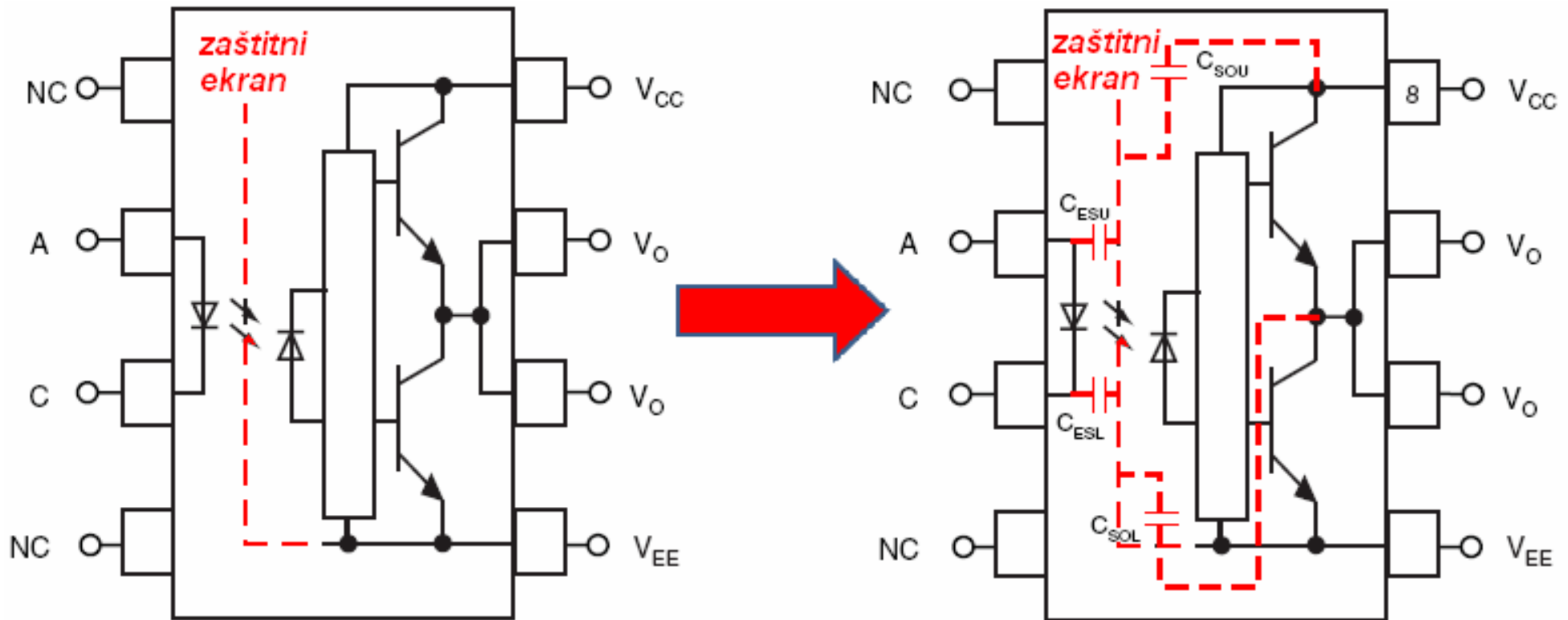
$$R_{gate} = \frac{V_{CC} - V_{EE} - V_{OL}}{I_{OL(peak)}}$$



V_{OL} Minimalna vrednost izlaznog napona optokaplera

Pad ispod ove vrednosti može dovesti do disipativnog (linearnog režima IGBT-a)

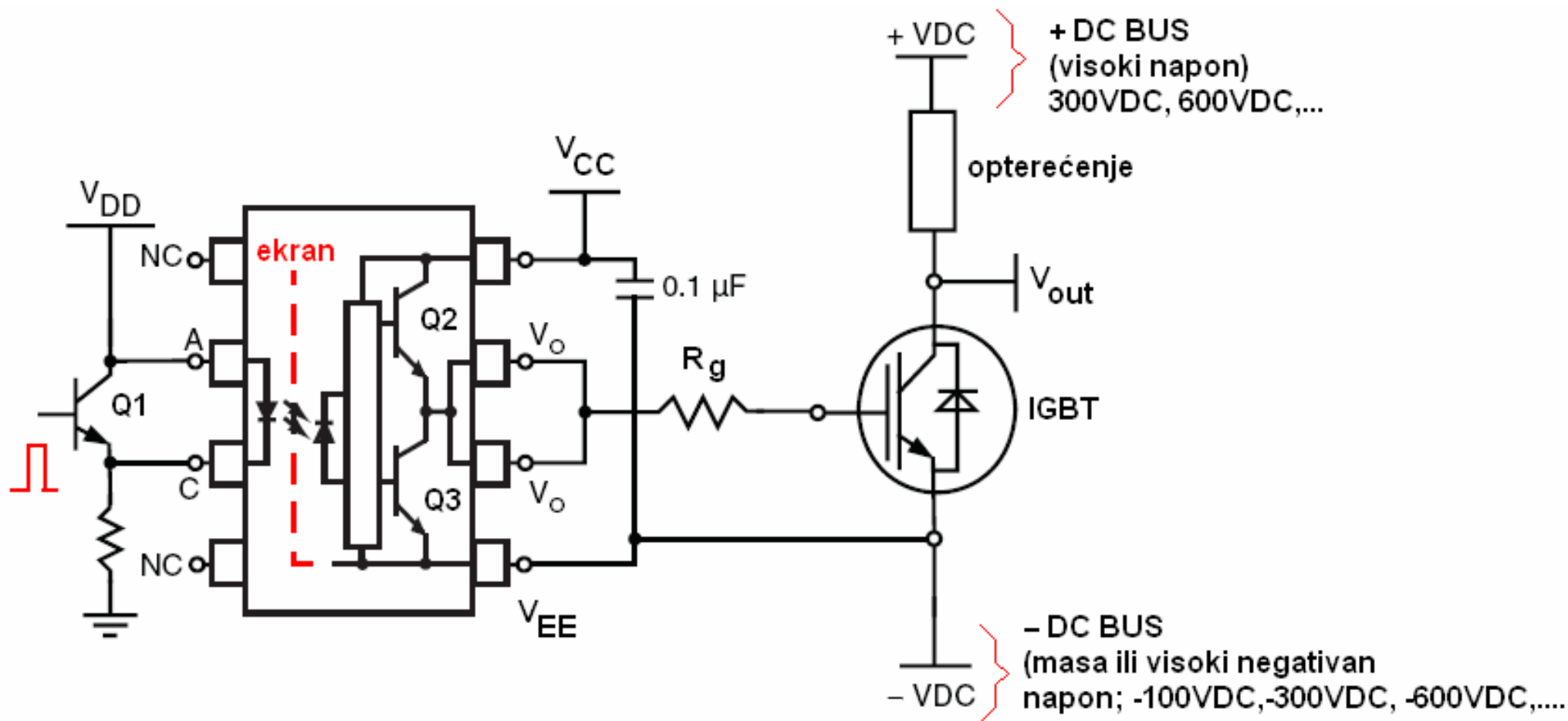
ULOGA ZAŠTITNOG EKRANA U OPTO DRAJVERSKOM KOLU IGBT-a



U suštini to je jedan Faradejev ekran (štit) između LED ulaza i drajverskog kola sa BJT. Zaštitni ekran je prikazan isprekidanom crvenom linijom. Postojanje ovog ekrana dodatno skreće parazitne kapacitivne struje dalje od osetljivih sklopova u samom drajveru, što dovodi do poboljšanja dinamičkog odziva CMTR (tzv. *common mode transient response*). Ipak on ne može eliminisati kapacitivnu spregu LED-a i pinova napajanja V_{CC} i V_{EE}.

Ova parazitna kapacitivna sprega prouzrokuje poremećaj u LED struji tokom "common mod" režima rada i postaje glavni izvor CMTR kvarova za optokopler.

TIPIČNO POBUDNO KOLO SA OPTOIZOLACIJOM



Kada je BJT $Q1$ uključen, napon V_{AC} je jednak približno nuli LED ne svetli tako da nema prenosa upravljačkog signala ka drajveru. $Q2$ je isključen a $Q3$ je uključen, te dolazi do pražnjenja kapacitivnosti C_{GS} kroz R_g , odnosno do isključenja IGBT-a. Obrnuto kada je BJT $Q1$ isključen dolazi do uključenja $Q2$, odnosno do uključenja IGBT-a.

Veoma je bitno da prethodno opisano pobudno kolo funkcioniše za vreme izraženih tranzijenata koji se Imaju pri komutacijama (uključenju i isključenju energetskog IGBT-a). U velikoj meri Rad pobudnog kola u ovim režimima je uslovljen ulaznom LED.

LED= Light Emiting Diode

Sledeće metode se mogu koristiti kako bi se osiguralo da stanje ulazne LED -zahtevano stanje (uključenosti i isključenosti)

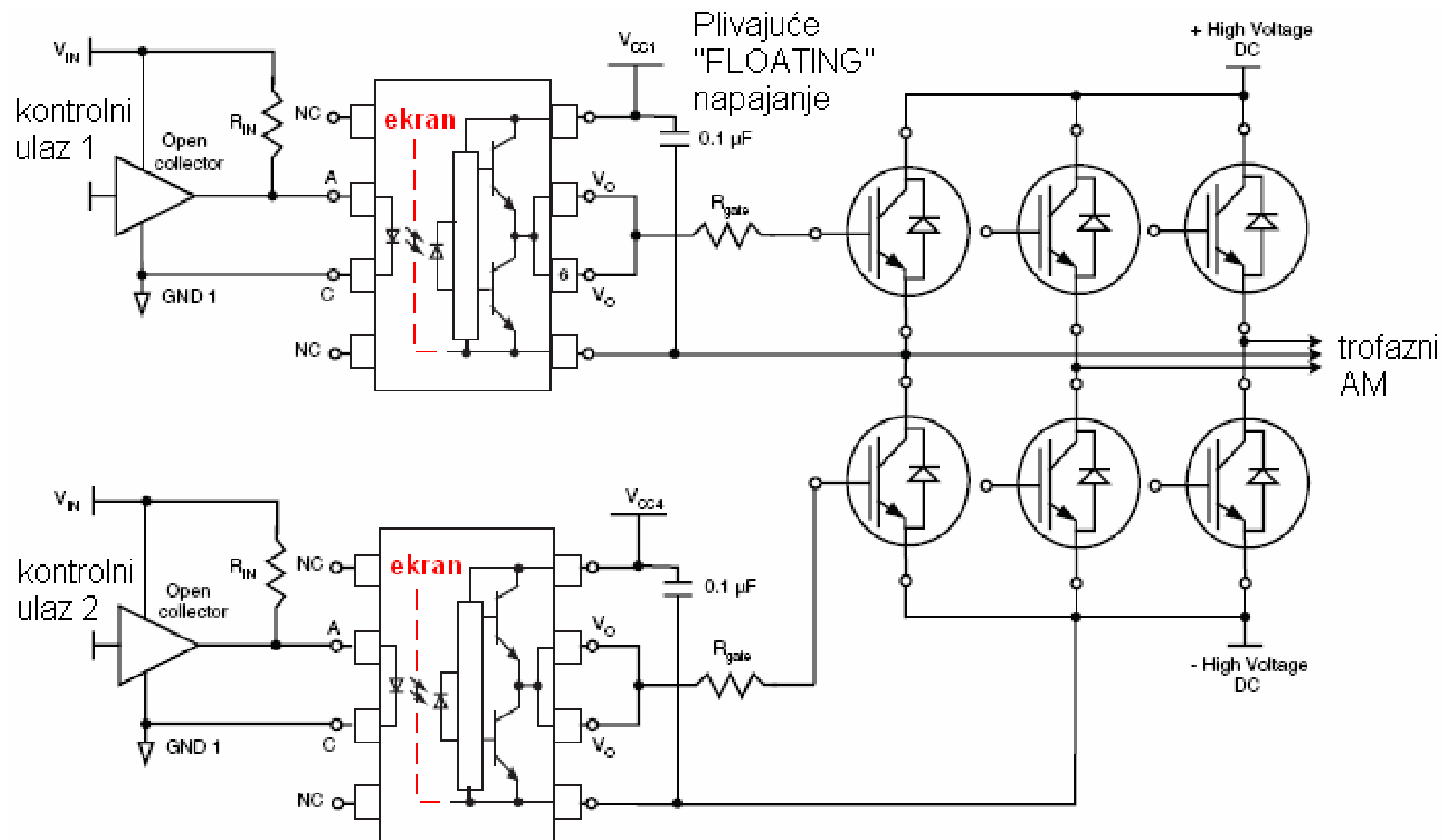
LED (on –state) stabilno uključen (CM_H)

CMTR LED pobudno kolo mora držati uključenu ulaznu LED tokom „*common mode*” tranzijenata .To se postiže malo većom pobudnom strujom LED čija vrednost mora biti veća od ulaznog praga, za vreme tranzijenata.

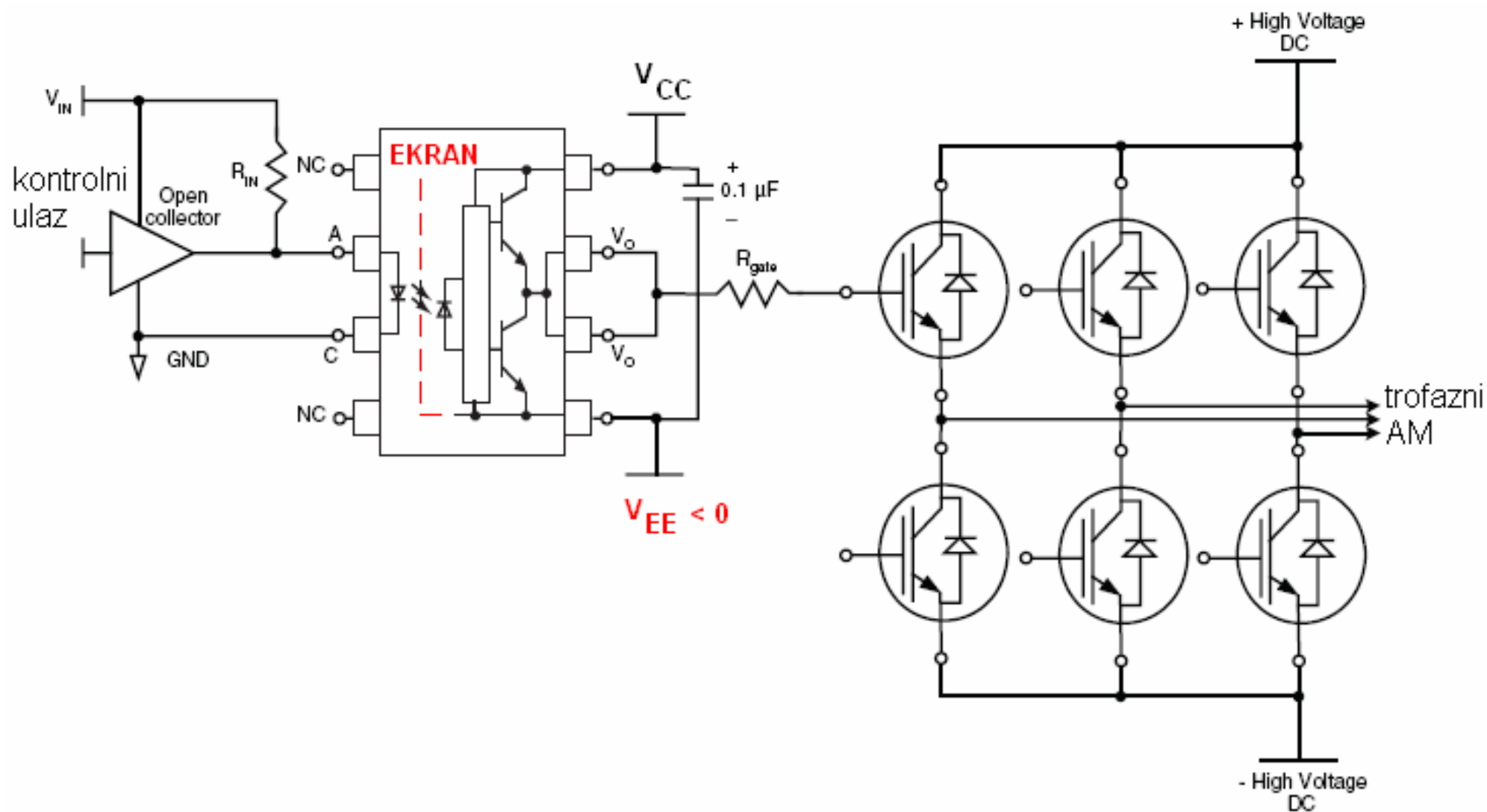
LED (off-state) stabilno isključen (CM_L)

CMTR LED pobudno kolo treba da zadrži LED u isključenom stanju tokom „*common mode*” tranzijenata. Dokle god je nizak napon na logičkom gejtju poobuda LED je manja od V_F (OFF), tako da će LED biti isključena.Ovaj sklop se preporučuje za visoke performanse CMTR.

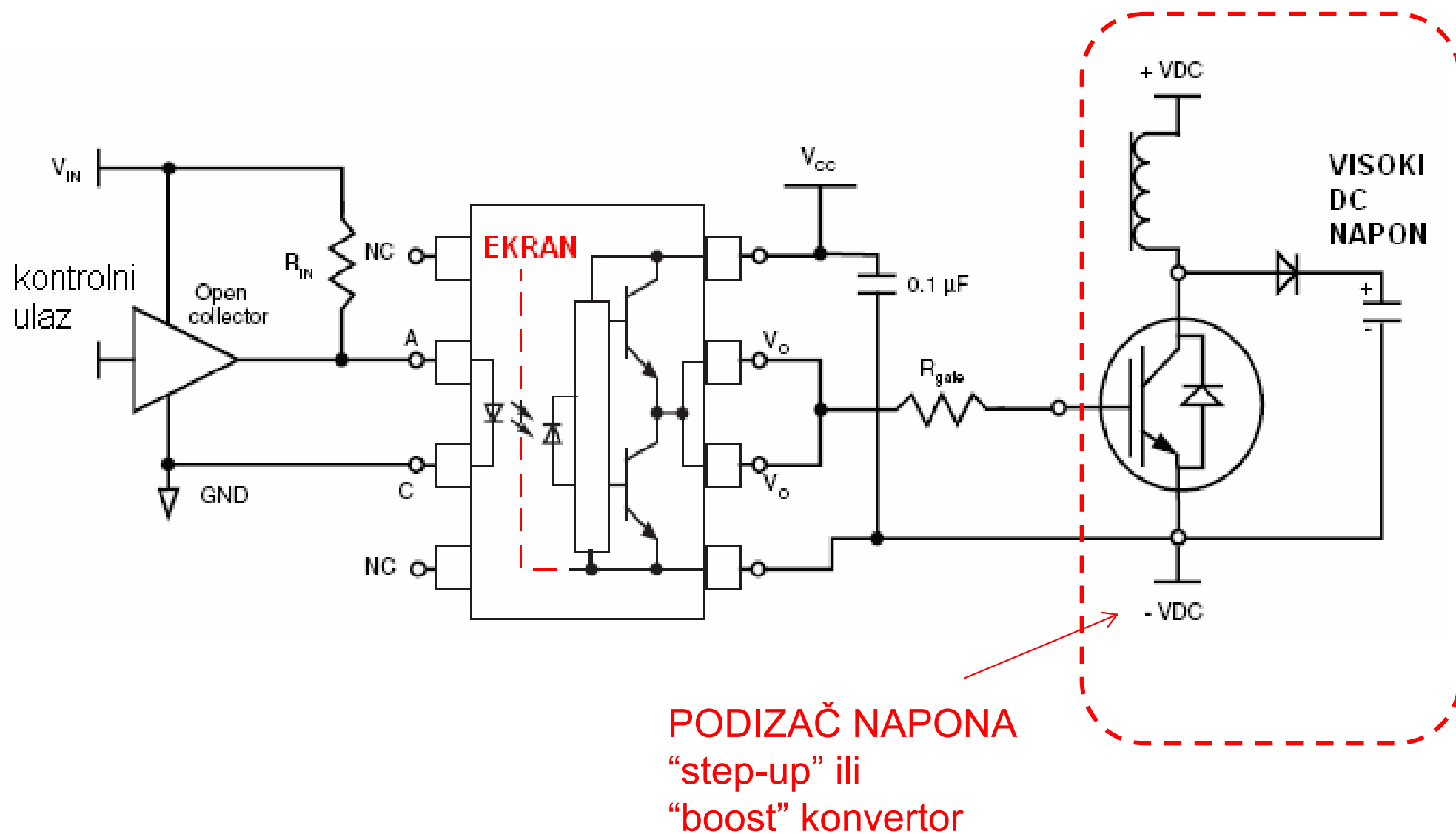
APLIKACIJA OPTO POBUDNIH KOLA U TROFAZNOM ELEKTRO-MOTORNOM POGONU



APLIKACIJA OPTO POBUDNOG KOLA SA “PLIVAJUĆIM” POZITIVNIM NAPAJANJEM V_{CC} I “PLIVAJUĆIM” NEGATIVNIM NAPAJANJEM U TROFAZNOM ELEKTRO-MOTORNOM POGONU



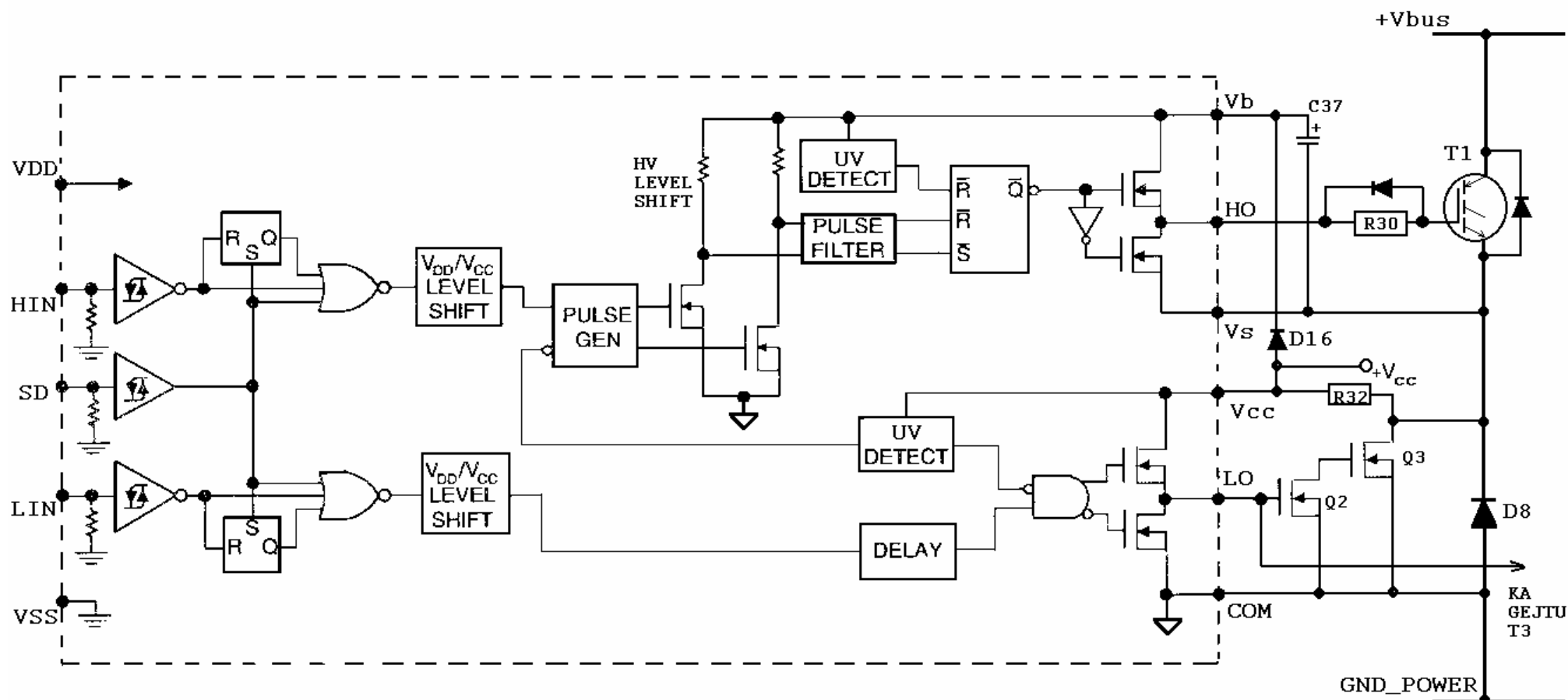
APLIKACIJA OPTO POBUDNIH KOLA U IZVORIMA NAPAJANJA (NAPONSKIM PRETVARAČIMA)



POBUDNA IGBT KOLA BEZ GALVANSKE IZOLACIJE

- U ovom delu predavanja će biti reči o kolima za pobudu IGBT-a, koja nemaju galvansku izolaciju.
- Prednost ovih kola su što ne zahtevaju galvanski izolovane plivajuće izvore napajanja za pobudno kolo, jednostavna su i jeftinija u odnosu na optička pobudna kola sa galvanskom izolacijom.
- Najveća mana im je što su jako osetljiva na tranzijente napona dV/dt
- International Rectifier* je razvio integrisani gejt drajver IR2213 visokih performansi u kome je integrisano više funkcija koje su neophodne za pobudu snažnih prekidača (MOSFET i IGBT) koji se nalaze kako na visokonaponskoj strani (prema $+V_{bus}$) tako i prema masi energetike (prema $-V_{bus}$).
- Dodatkom nekoliko komponenti IR2213 obezbeđuje veoma brz prekidački rad i nisku disipaciju.
- Kolo radi na principu "*bootstrap*" odnosno **početnog punjenja** ali sa plivajućim izvorom napajanja bez galvanske izolacije.
- U "*bootstrap*" modu IR2213 drajver radi u većini aplikacija pri frekvencijama od 10Hz do stotinak KHz.

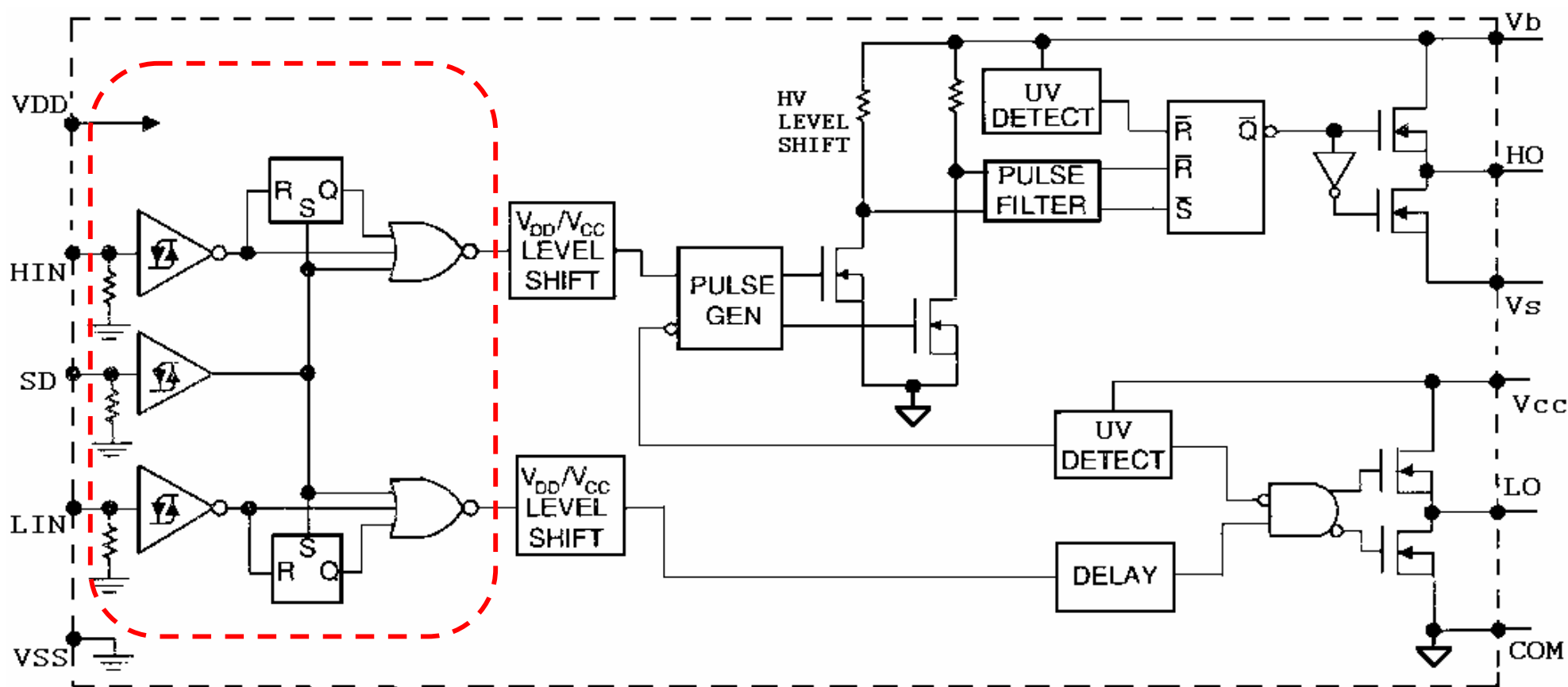
INTEGRISANI DRAJVER IR2213



Kolo se sastoji se od jednog drajverskog kola referisanog prema masi energetskog tranzistora i drugog drajverskog kola koje služi za pobudu gornjeg tranzistora i koji sadrži translator nivoa. Pored ova dva **pobudna stepena** kolo sadrži odgovarajuću **ulaznu logiku**.

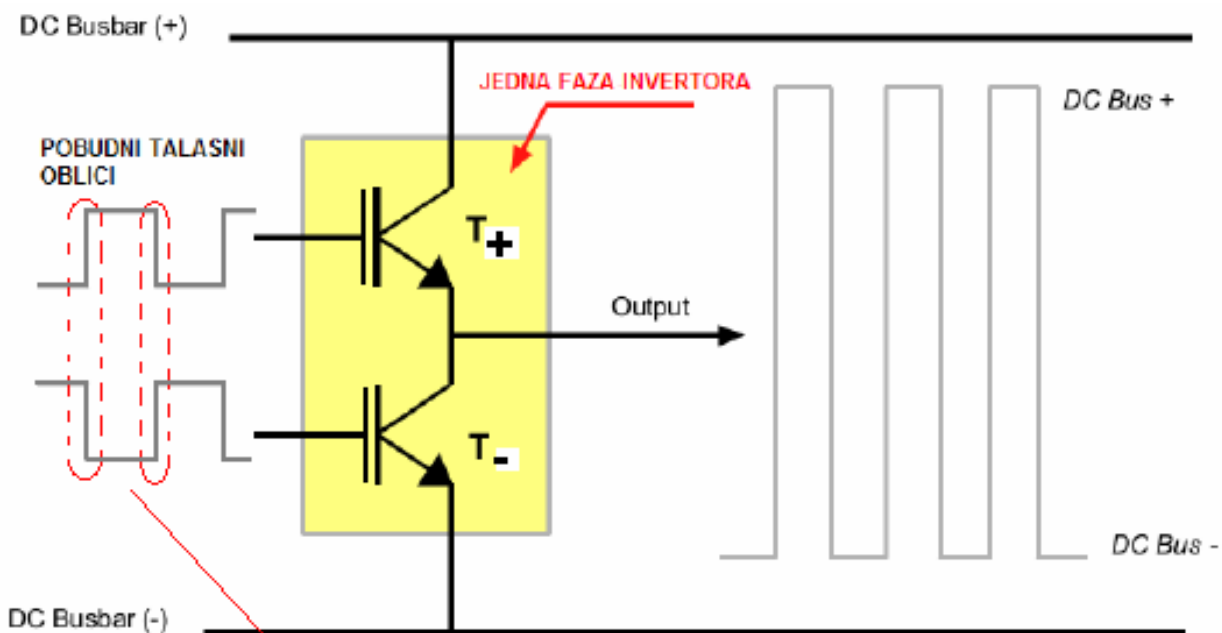
Funkcija *shutdown* je realizovana interno sa signalom logičke "1" i ostvaruje isključenje oba kanala. Prva ulazna komanda nakon odstranjivanja SD signala briše *latch* i aktivira te kanale.

ULAZNA LOGIKA DRAJVERA IR2213



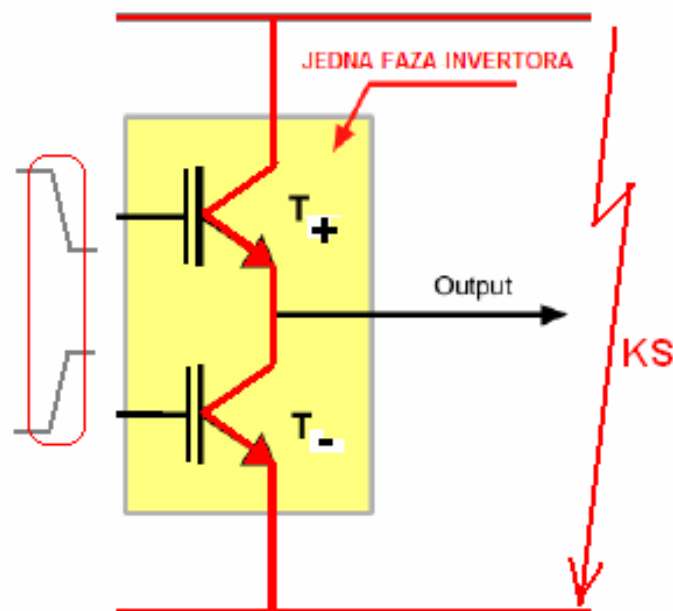
Ulaznu logiku čine dva kanala sa dva ulaza HIN i LIN i jedan za blokadu rada drajvera SD- *shutdown* , koji su kontrolisani sa TTL/CMOS kompatibilnim ulazima sa konverzijom pragova koji zavise od napajanja logike VDD(3-20V) i baferskim kolima sa *Schmitt* triger komparatorima, koja imaju histerezis od 10%VDD, a prhvatanje ulaznih signala, potrebnog vremena porasta. Svaki kanal je nezavisno kontrolisan. Pobudni impuls na gejt prekidačkog tranzistora sledi ulazni kontrolni logički impuls ali sa ograničenim vremenom propagacije

PROBLEMI PRI POBUDI IGBT-a KOJI RADE U MOSTU ILI POLIMOSTU



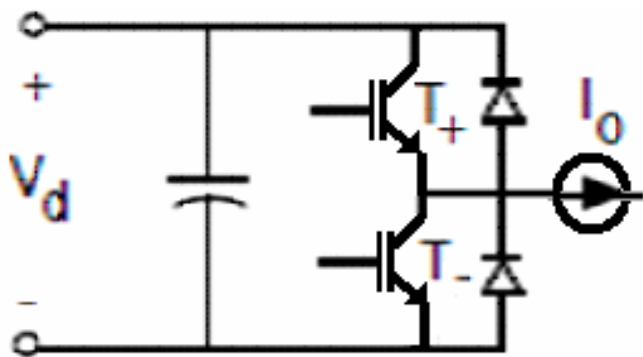
U invertorskim aplikacijama gde se zahteva "mrtvo vreme" tzv. dead-time za eliminaciju preklapanja vođenja tranzistora u vertikalni ulazna komanda mora obezbediti taj "mrtvi" vremenski interval u kontrolnoj logici. Za tu funkciju je potrebno dodati nekoliko komponenti.

u ovim trenucima se između DC(+) i DC(-) javljaju kratkotrajni kratki spojevi



Propagaciono kašnjenje između ulaznih komandi i pobude gejta je približno isto za oba kanala u IR2213 i iznosi oko 120ns pri uključenju i 95ns pri isključenju. Ova vremena su zavisna od temperature i te zavisnosti se daju u kataloškim podacima.

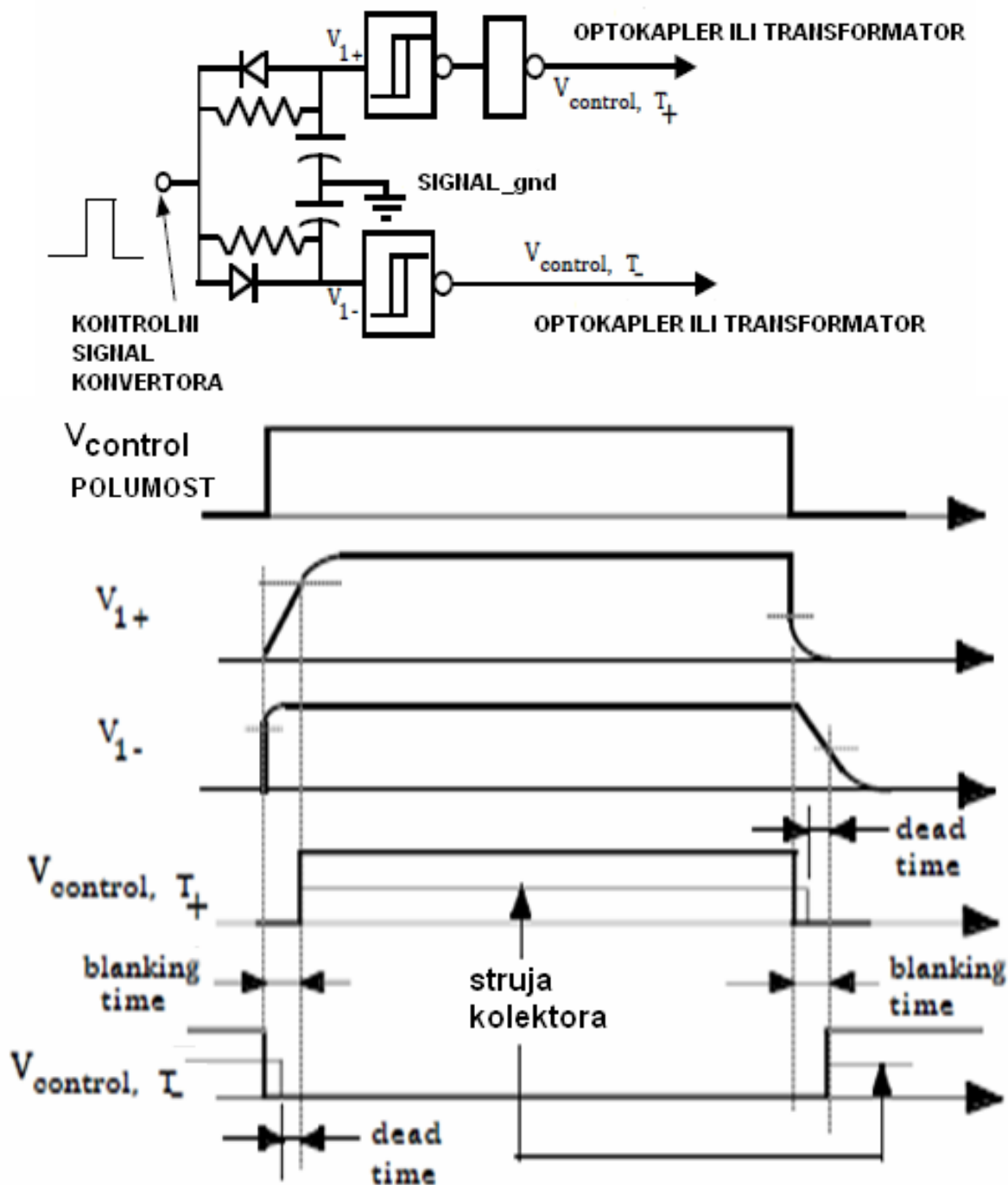
REALIZACIJA FUNKCIJE “MRTVOG VREMENA” - *Engl. DEAD TIME*



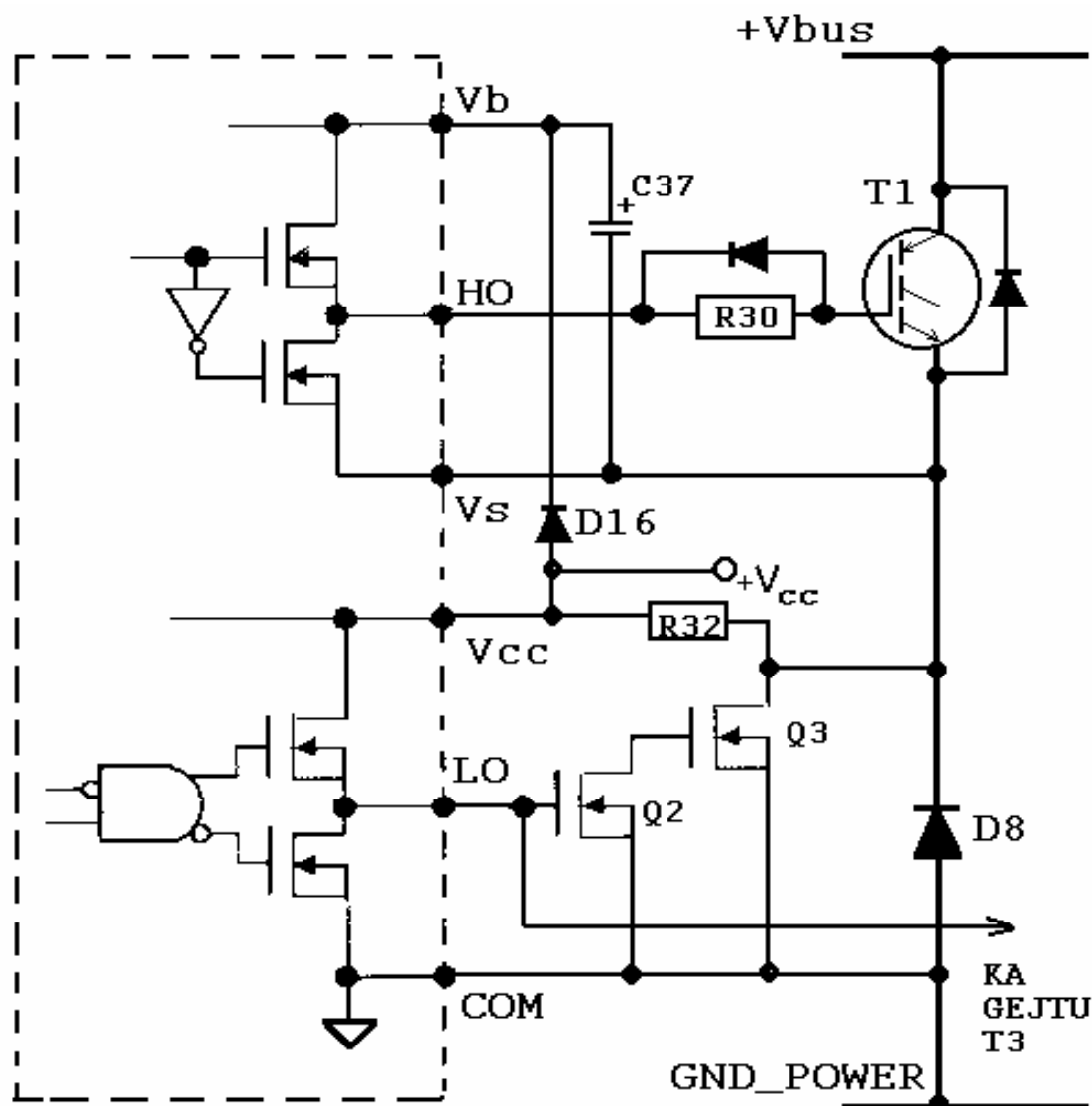
Isključenje T_+ pre uključanja T_- dovodi do preklapanja njihovih vođenja što predstavlja kratak spoj za jednosmerni izvor V_d

OVO PREDSTAVLJA VELIKI PROBLEM U MOSNIM I POLUMOSNIM APLOKACIJAMA!!!!

Treba razlikovati “DEAD TIME” od “BLANKING TIME”!!!!



IZLAZNI STEPEN ZA POBUDU IGBT-a

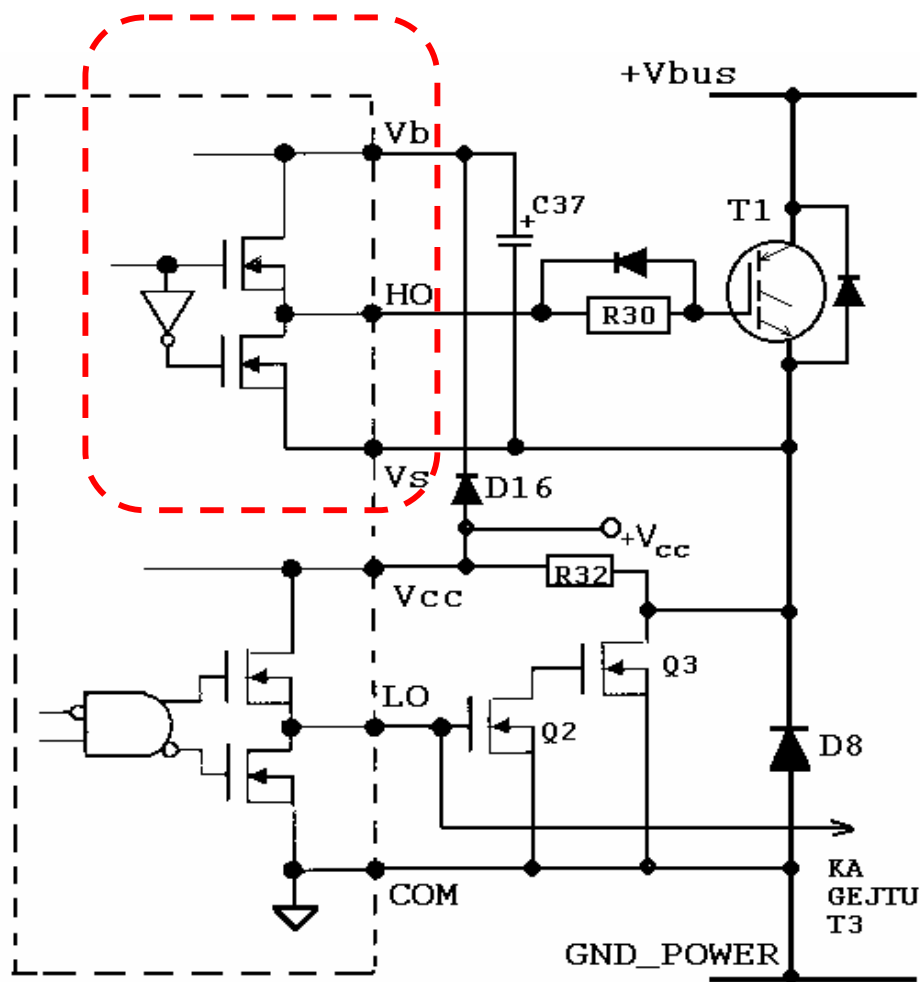


Izlazni stepen za donji nivo je implementiran sa dva N-kanalna MOSFET-a u "totem-pol" konfiguraciji (source follower kao strujni izvor i zajednički izvor za strujni ponor) pobuđivan ulaznim kolom.

Stoga je ovaj deo sposoban da generiše ili da sinkuje struju gejta od oko 2A.

Sa ovom *totem-pole* konfiguracijom vreme porasta pobudnog talasa na gejtu je manje od vremena pada.

Ova osobina je naročito bitna i predstavlja prednost za brojne aplikacije u kolima sa energetske pretvaračima.



PLIVAJUĆE DRAJVERSKO KOLO GORNJEG TRANZISTORA U POLUMOSTU

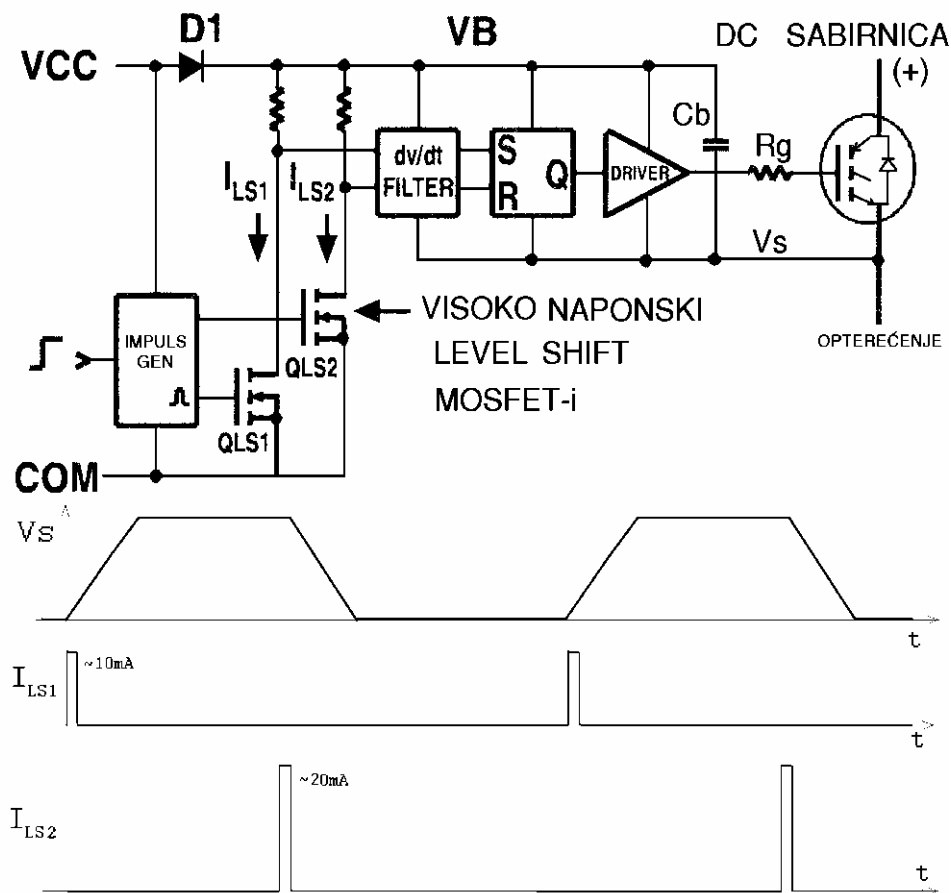
Kanal na visokonaponskoj strani je oformljen u obliku izolacionog korita tzv. “*isolation tub*” koje je sposobno da “*pliva*” od -5V do +1200V u odnosu na energetska masu (COM-Pin2).

Korito pliva na potencijalu pina 5-(Vs) koji je dobijen od napona primenjenog na pinu 6- Vb.

Ovaj pin 5 je priključen prema snažnom prekidačkom elementu na gornjoj strani i to ka njegovom sorsu (Sl.117) i razapet je između dve sabirnice +Vbus i -Vbus.

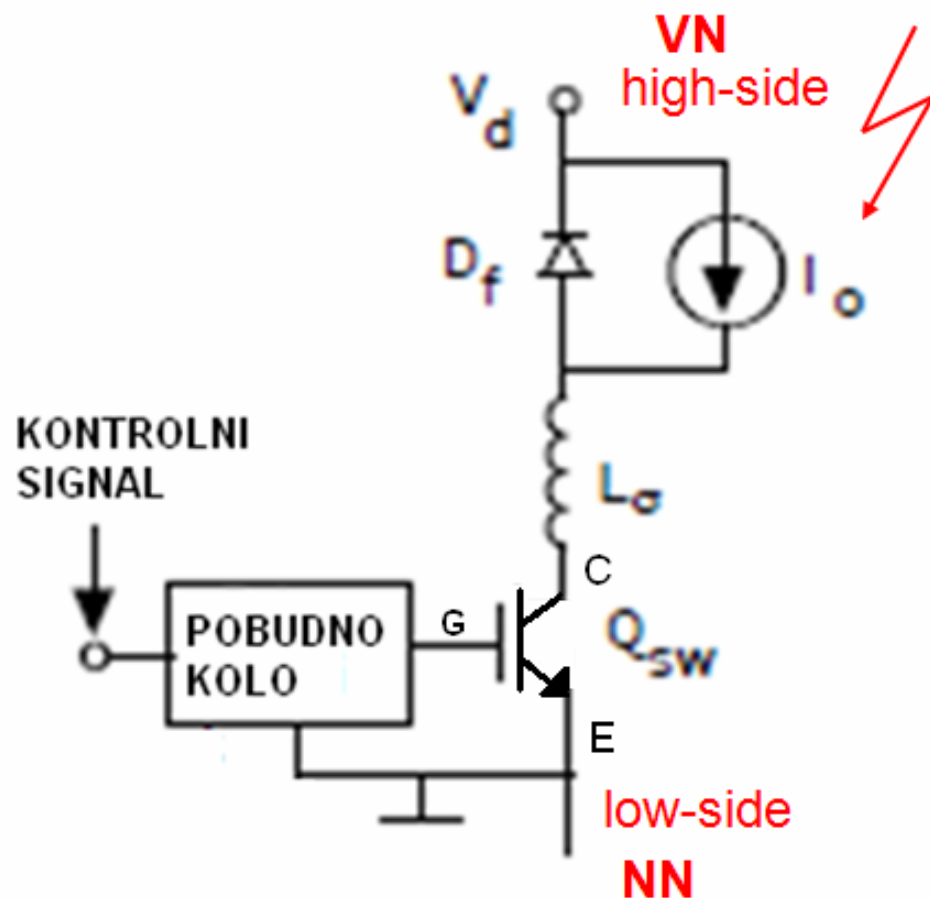
Ako je izolovani izvor priključen između pina 5 i pina 6-(Vs) kanal na gornjoj strani će prekidati izlaz na pinu 7 -(HO) između pozitivnog pola napajanja ovog izvora i njegove lebdeće – “*floating*” mase u skladu sa ulaznom komandom.

PRINCIP ŠIFTOVANJA NIVOVA I FILTRIRANJE SMETNJI

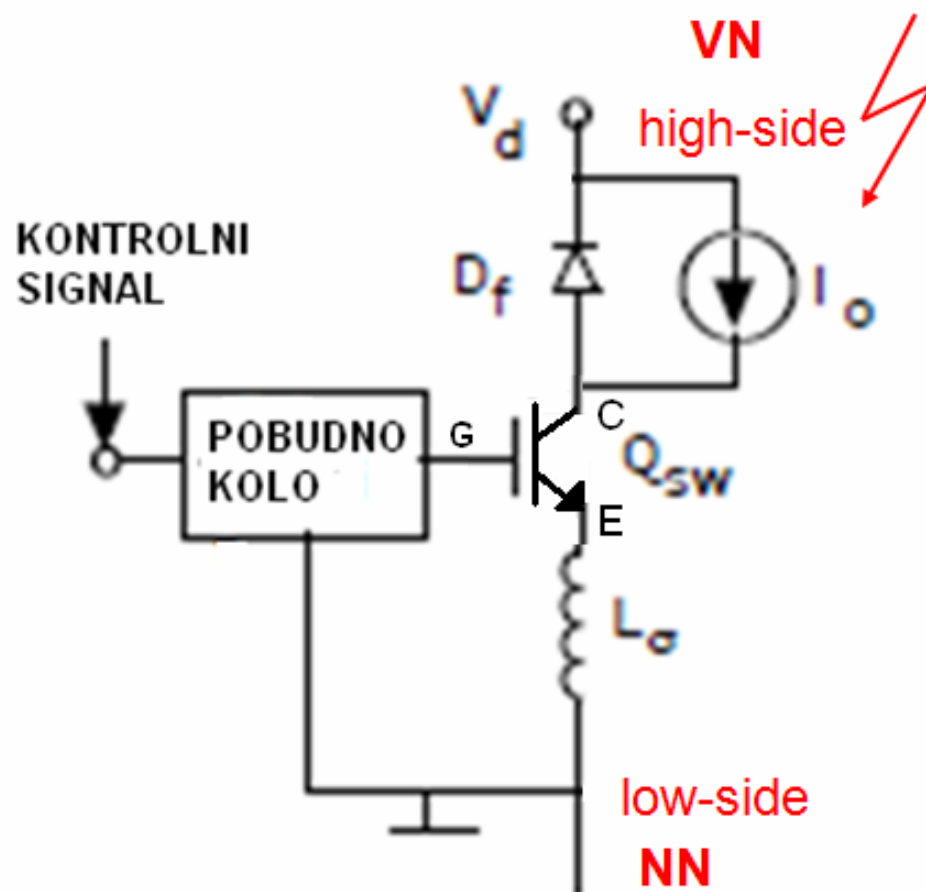


- Princip šiftovanja nivoa i prenos ON/OFF komandi u obliku uskih impulsa pri rastućim i opadajućim ivicama ulazne komande.
- Ove su lečovane *set/reset* flip flopom, koji je referisan prema plivajućem potencijalu. Korišćenje uskih impulsa značajno redukuje disipaciju snage prilikom translacije (pomeranja) nivoa.
- Impulsni diskriminator diferencira *set/reset* impulse kroz impulsni uređaj gde je brzi dV/dt tranzijent primenjen na V_s priključak, pošto brzina porasta od $50V/ns$ na snažnom elementu još uvek neće uticati negativno na rad IR2213.
- Ovaj kanal ima podnaponsku zaštitu (UVLO) koja blokira pobudu gejta ako je napon između plivajuće tačke V_s (pin5) i V_b (pin6) ispod njegovih limita (8.7/8.3V).

UTICAJ RASIPNIH INDUKTIVNOSTI NA POBUDU IGBT-a



Rasipna induktivnost vezana na red sa kolektorskim (C) priključkom IGBT-a na VN, prouzrokuje značajan prenapon pri njegovom isključenju !!!!

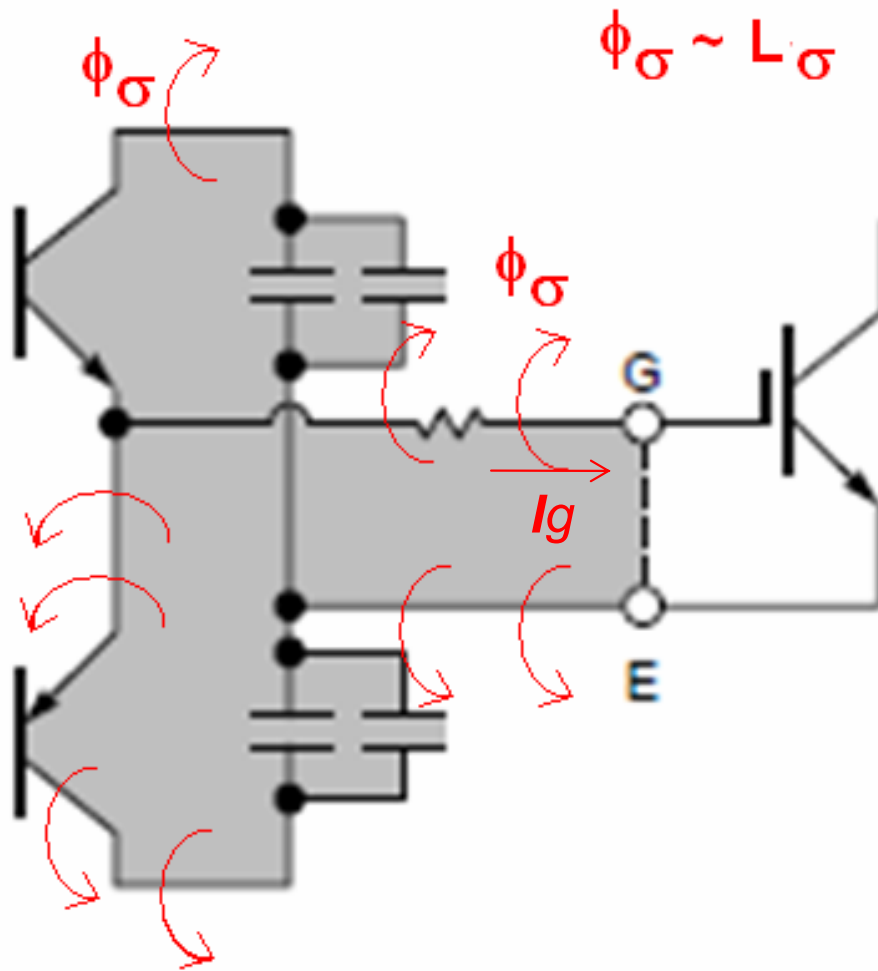


Rasipna induktivnost vezana na red sa NN priključkom IGBT-a Q_{sw} -emiter (E) može prouzrokovati oscilacije kako pri njegovom uključenju tako i pri njegovom isključenju

**1cm neširmovanog kabla
ima induktivnost $L_\sigma \approx 5nH$!!!!**

L_σ se mora svesti na MINIMUM!!!

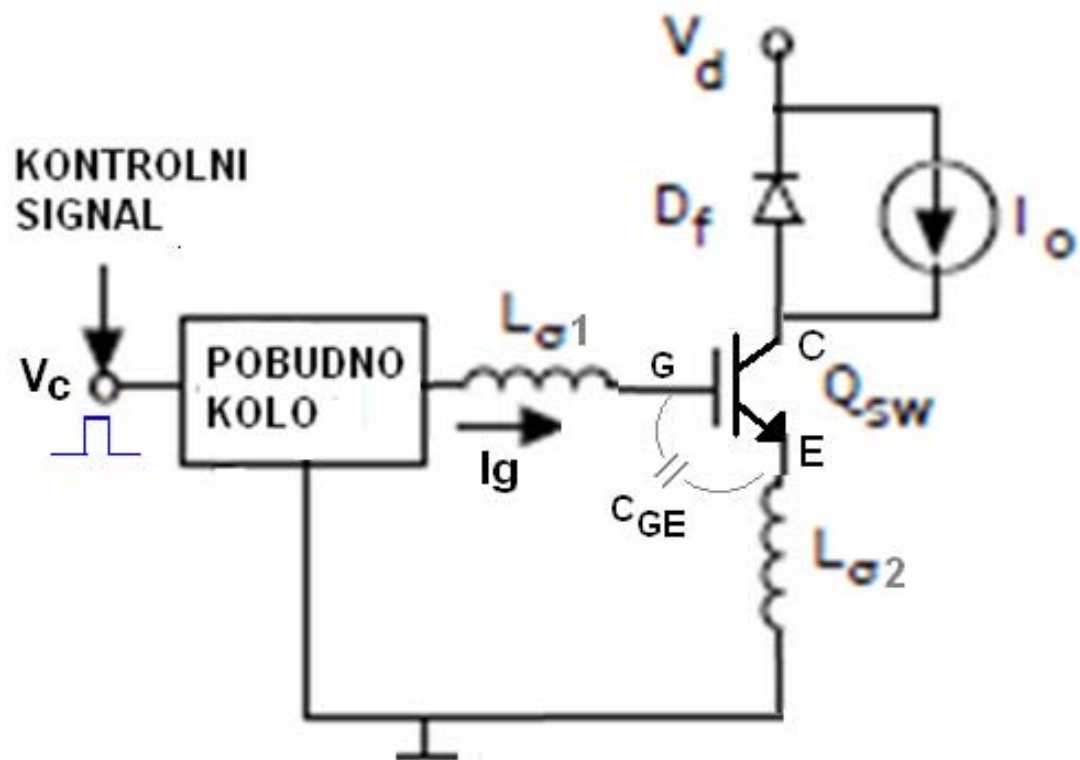
USLED ČEGA USTVARI POTIČE INDUKTIVNOST RASIPANJA?



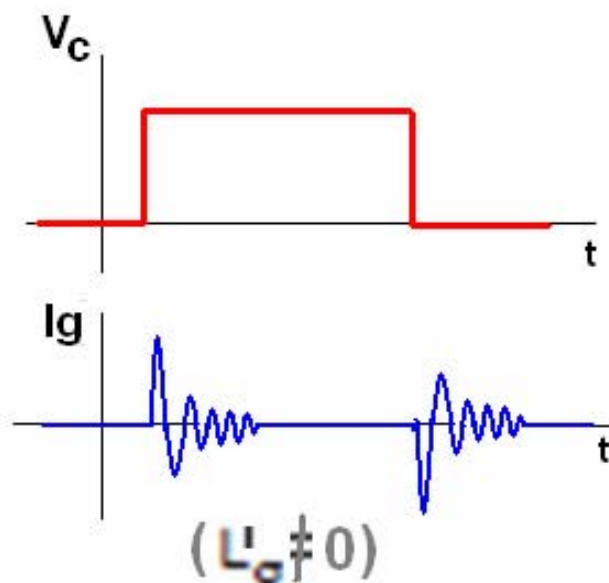
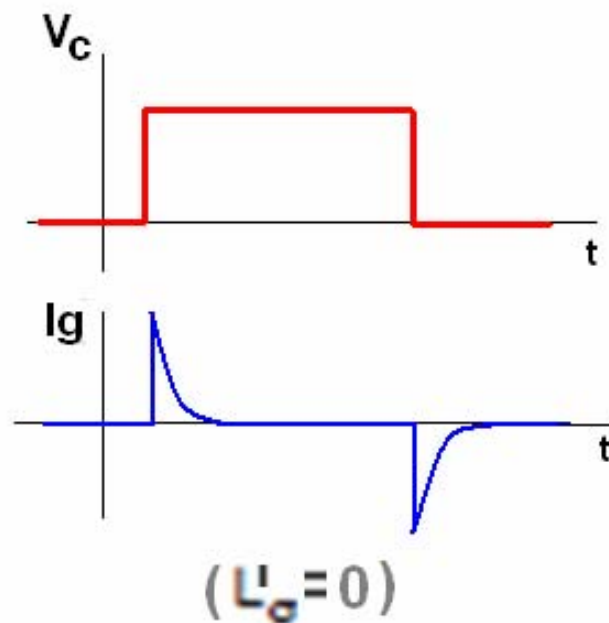
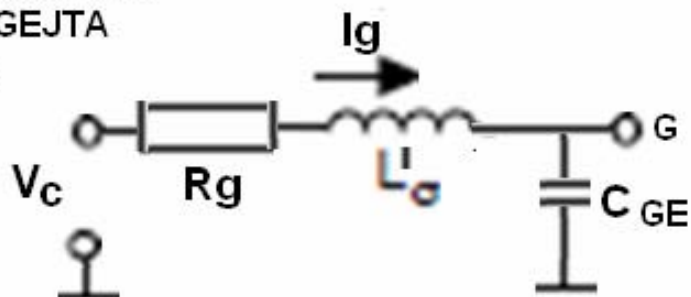
Induktivnost rasipanja je ustvari induktivnost petlje u kolu gejta koju čine drajver i vodovi koji ga povezuju sa priljučcima G i E od IGBT-a (šrafirane površina)

Ova induktivnost potiče od rasipnog fluksa koji prožima celu konturu, a on je posledica struje gejta

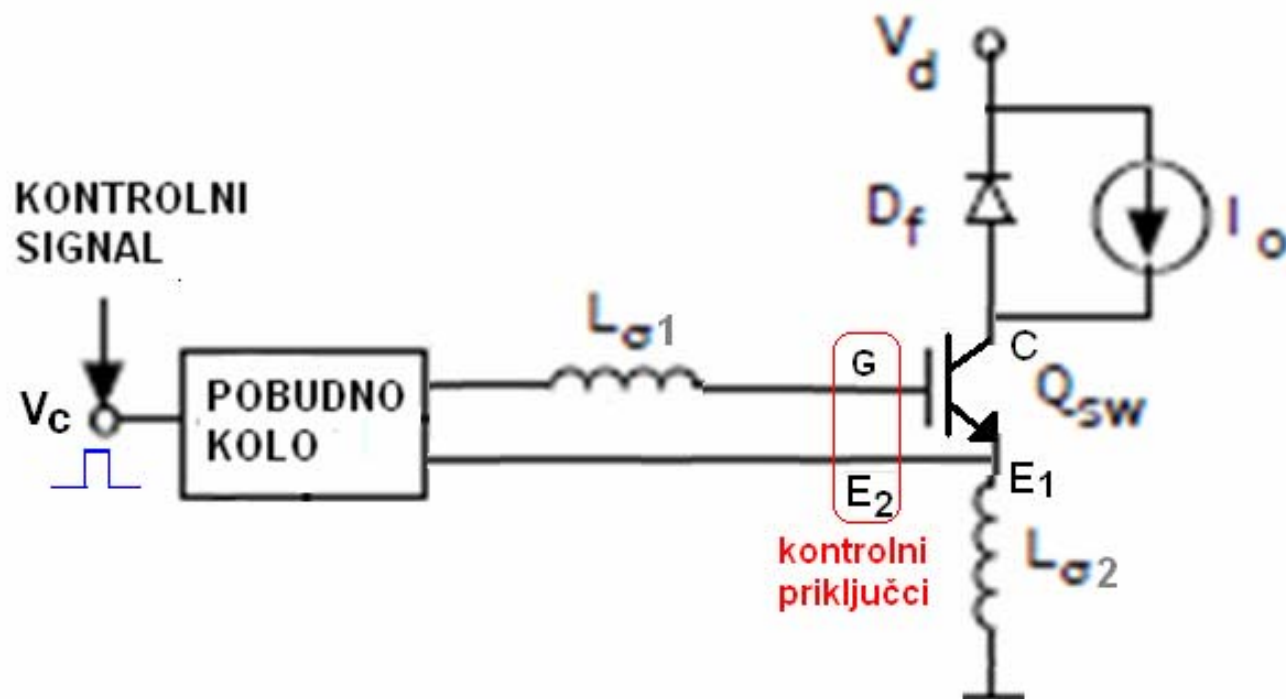
PARAZITNE OSCILACIJE U KOLU GEJTA USLED RASIPNIH INDUKTIVNOSTI



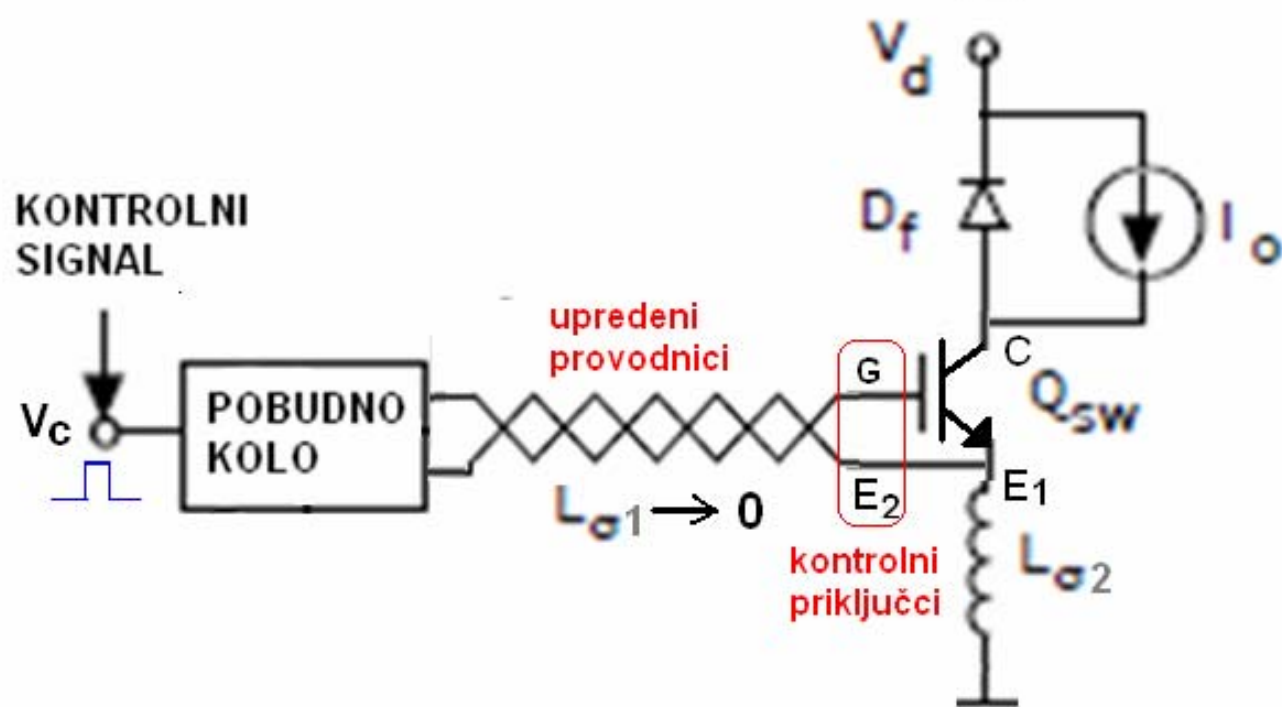
EKVIVALENTNO
KOLO GEJTA
IGBT-a



Kako rešiti problem parazitnih oscilacija struje gejta ?

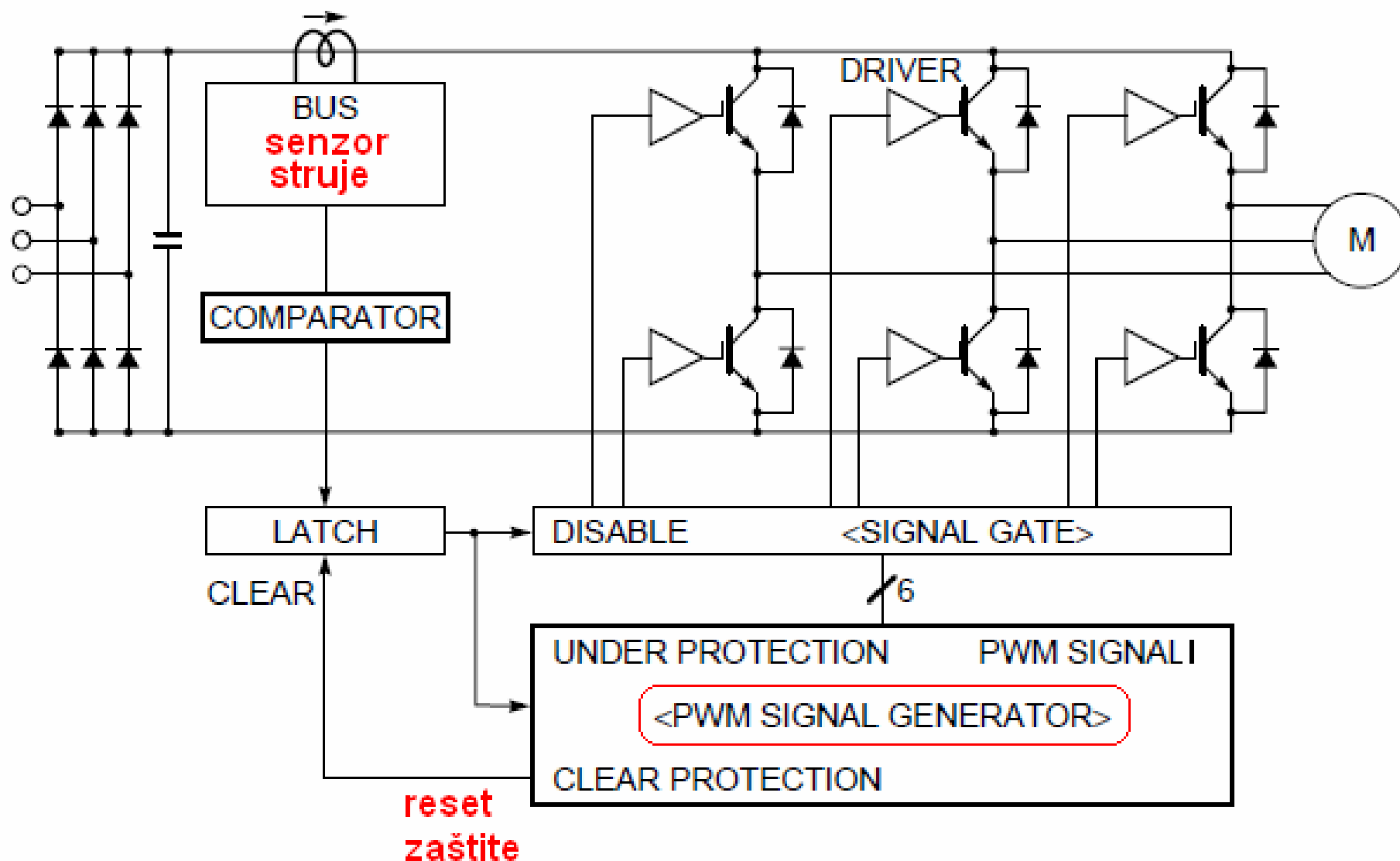


Induktivnost $L_{\sigma 2}$ se eliminiše izvođenjem dvostrukog priključka emitera IGBT-a. Ustvari jedan emiter E1 je energetski a drugi je E2 kontrolni. Oba su u galvanskoj vezi



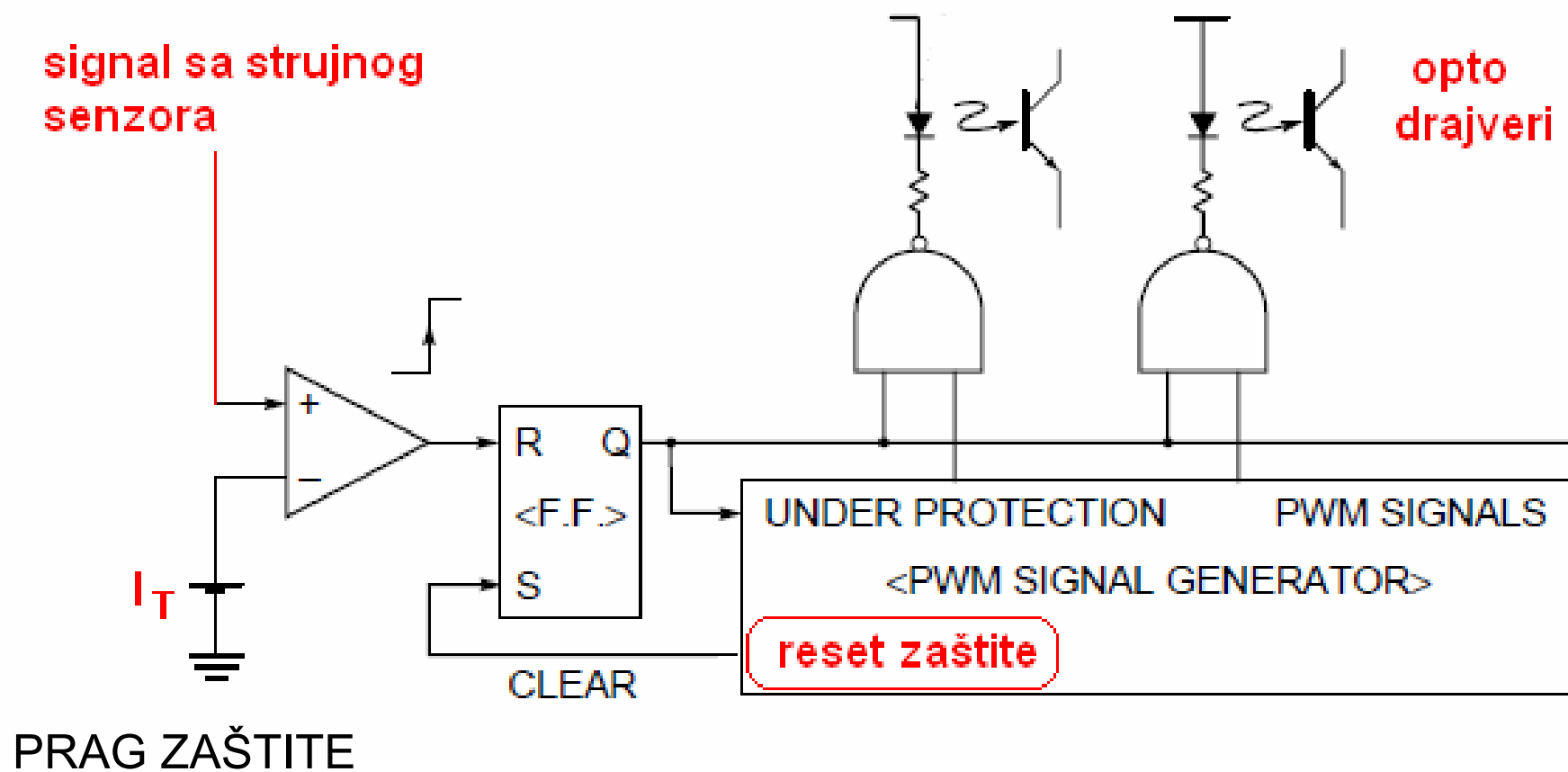
Induktivnost $L_{\sigma 1}$ se eliminiše korišćenjem širmovanih i upredenih provodnika za priključenje pobudnog kola sa kontrolnim priključcima IGBT-a. Ova mera se pogotovu primenjuje ako je rastojanje veće 10-tak centimetara.

PREKOSTRUJNA ZAŠTITA IGBT-a U TROFAZNOM INVERTORU

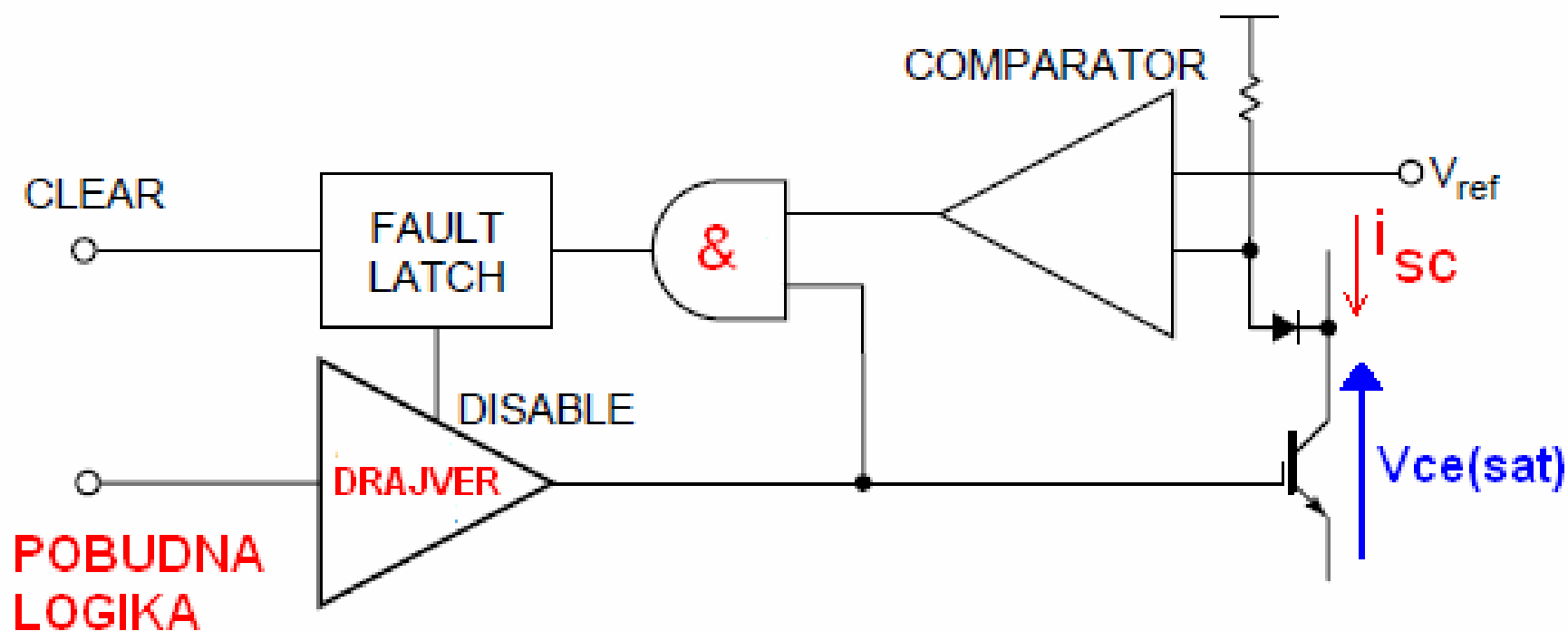


U komparatorskom kolu se poredi stvarna vrednost struje DC međukola (u datom trenutku to je struja pripadajućeg IGBT-a) sa podešenim pragom zaštite. Kada je razlika >0 aktivira se LATCH kolo koje blokira pobudne impulse. Reset zaštite se ostvaruje brisanjem sadržaja LATCH kola.

LOGIČKI DIJAGRAM PREKOSTRUJNE ZAŠTITE



ZAŠTITA IGBT-a OD IZLASKA IZ ZASIĆENJA



Usled struje kratkog spoja dolazi do porasta napona zasićenja IGBT-a. Odnosno $V_{ce(sat)} \uparrow$ i kada on postane veći od V_{ref} , aktivira se izlaz komparatora na logičku "1". Uz uslov da postoji pobuda na gejt preko logičkog "1" kola se aktivira LATCH kolo grečke koje blokira rad drajvera odnosno ostvaruje njegov DISABLE.

IGBT MODULI?

IZ PRETHODNO NAVEDENIH RAZLOGA, MORA SE DOSTA PAŽNJE POSVETITI SMANJENJU PARAZITNIH UTICAJA.

SMANJENJE PARAZITNIH INDUKTIVNOSTI, ALI I KAPACITIVNOSTI VRŠI SE INTEGRACIJOM VIŠE POJEDINAČNIH **IGBT** STRUKTURA U KOMPAKTNIJE JEDINICE.

PROIZVOĐAČI IGBT TRANZISTORA INTEGRIŠU OVE POLUPROVODNIČKE KOMPONENTE U TZV. **IGBT MODULE**.

OBIČNO SE MODULI IZVODE U OBLIKU POLUMOSTA I TROFAZNOG MOSTA.

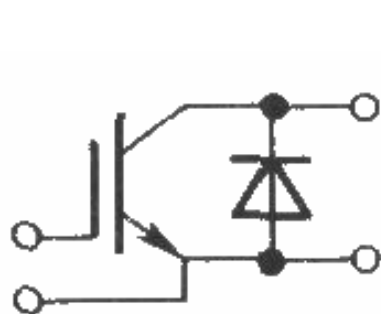
RETKO SE NA TRŽIŠTU MOGU NAĆI JEDNOSTRUKI SNAŽNI IGBT.

VARIJANTA TROFAZNOG MOSTA SE NEKADA INTEGRIŠE U INTELIGENTNE TZV. SMART MODULE U OKVIRU KOJIH JE IZVEDENO I POBUDNO KOLO.

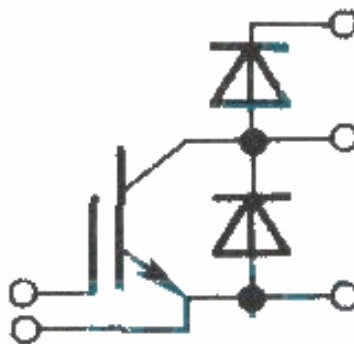
ULAZI U OVE MODULE SU CMOS/TTL I DIREKTNO SE VEZUJU NA MIKROPROCESOR ILI MIKROKONTROLER.

JEDNOSTRUKI IGBT ENERGETSKI MODULI

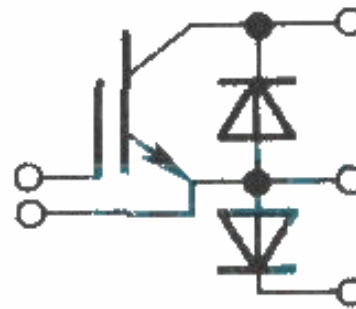
KOMBINACIJE



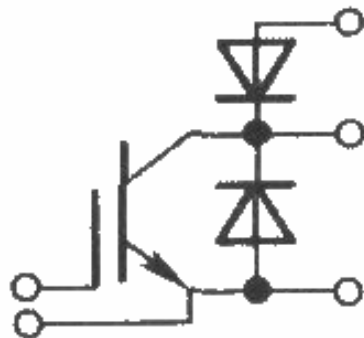
GA



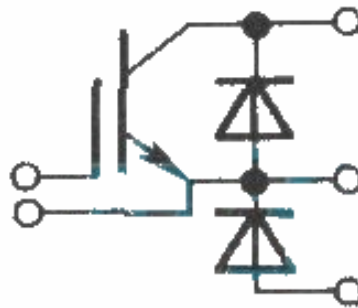
GAL



GAR



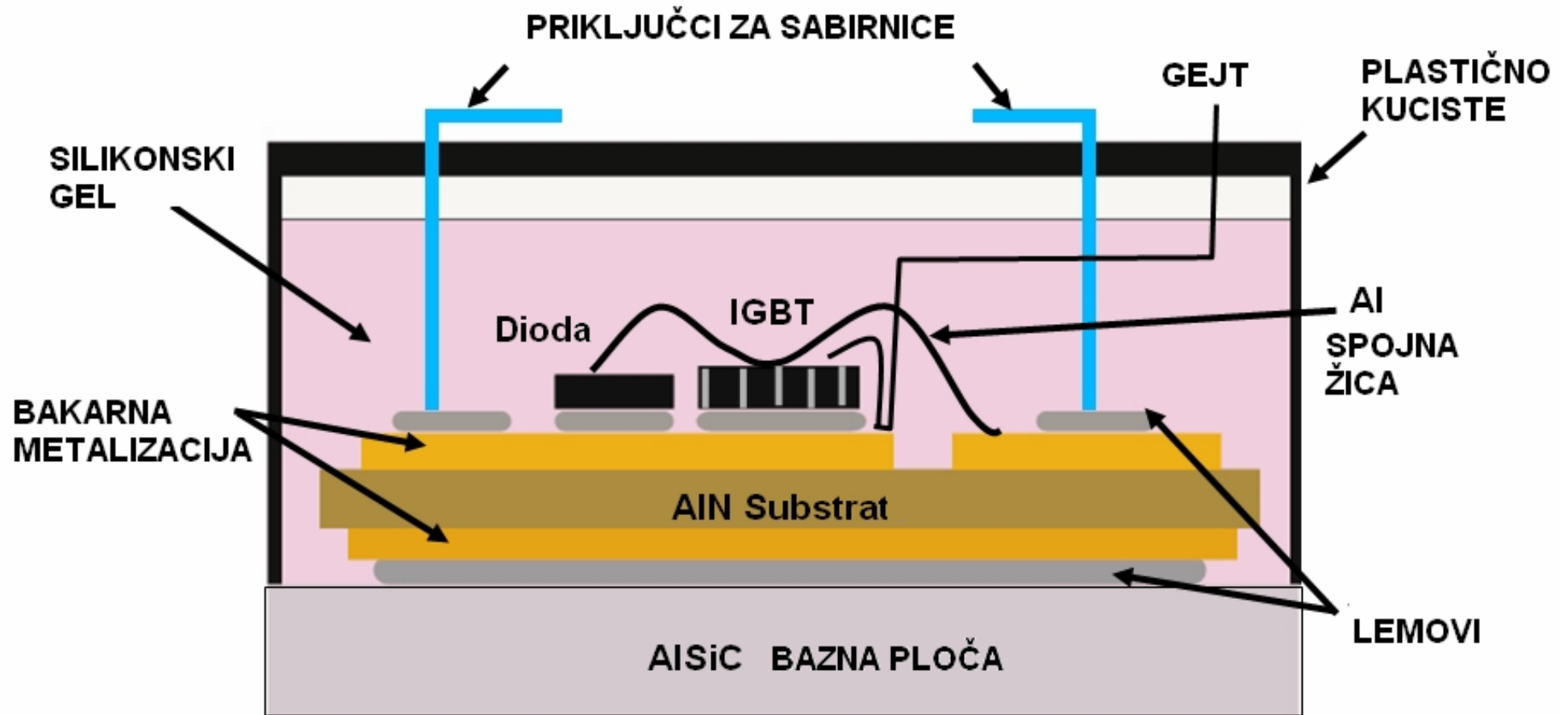
GAX



GAY

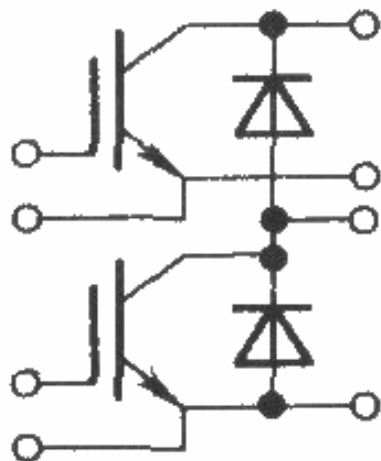


POPREČNI PRESEK JEDNOG TIPIČNOG JEDNOSTUKOG IGBT MODULA (single module)



DVOSTRUKI IGBT ENERGETSKI MODULI

KOMBINACIJE

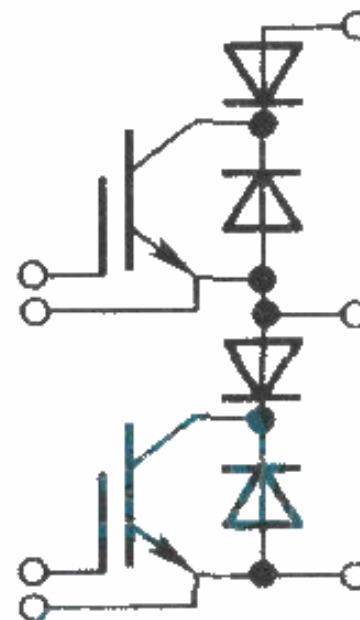


GB

PULUMOSNE I MOSNE PRIMENE

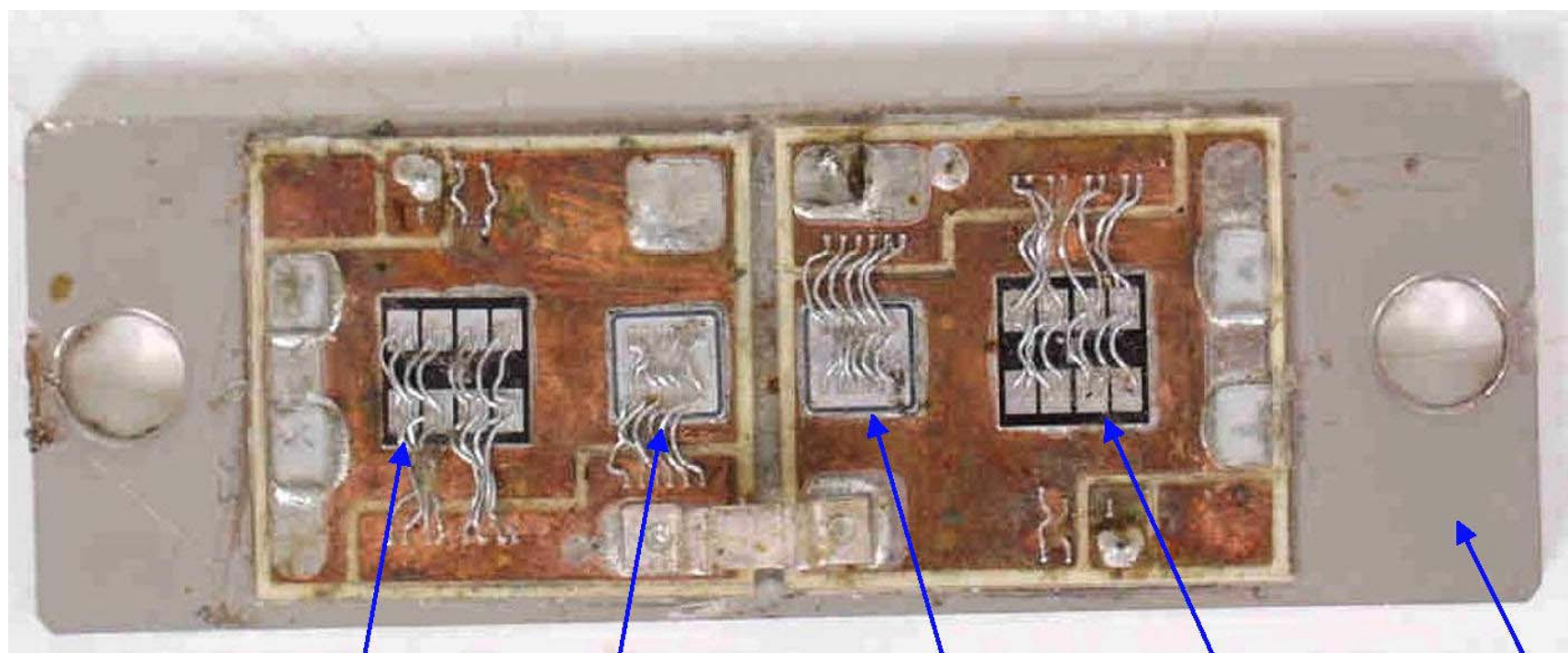
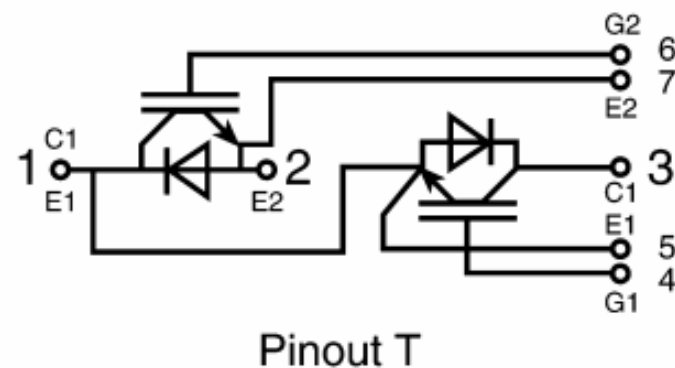
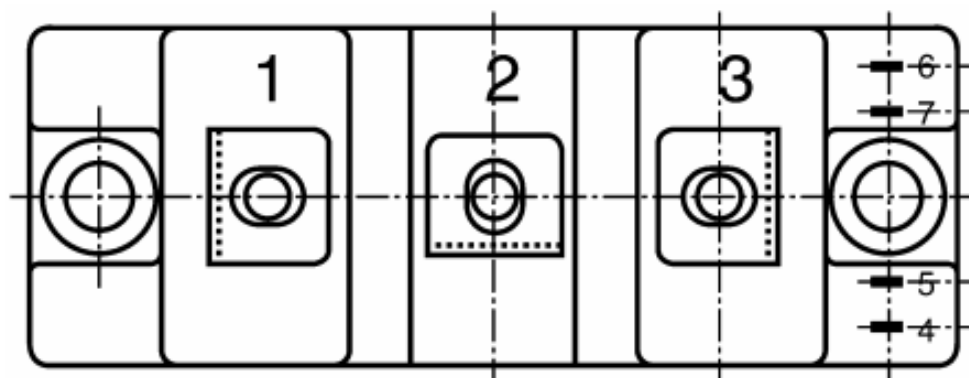


PRIMENE
U REZONATNI M
PRETVARAČI



GBD

TIPIČAN IZGLED JEDNOG DVOSTRUKOG IGBT MODULA



IGBT2

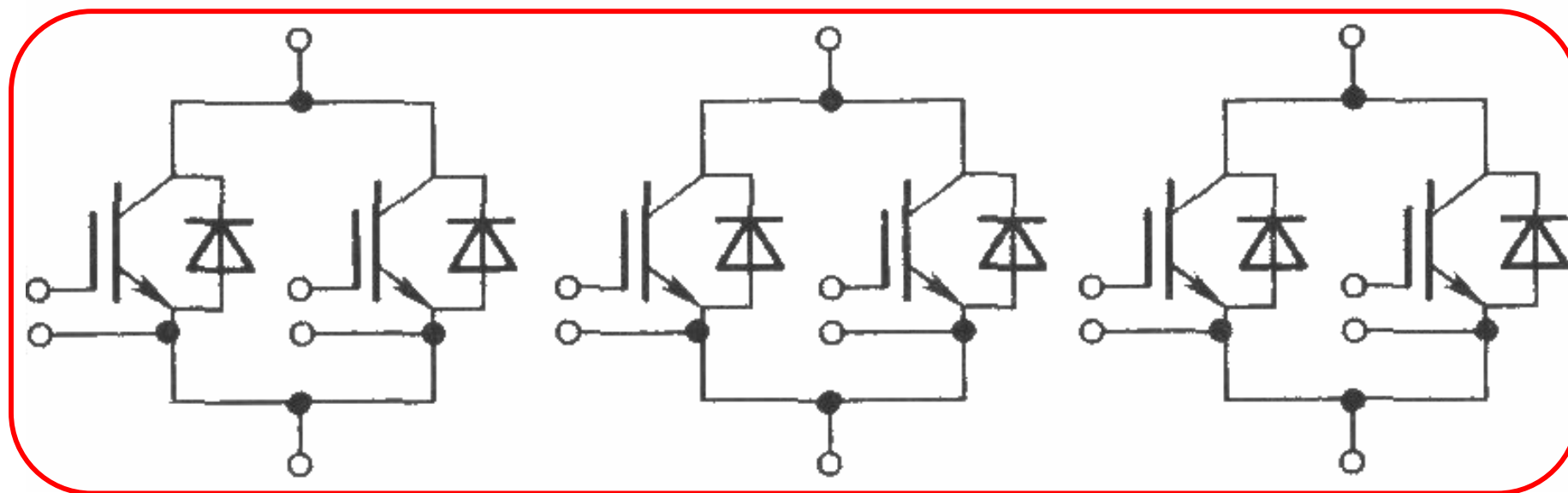
DIODA2

DIODA1

IGBT1

KUĆIŠTE

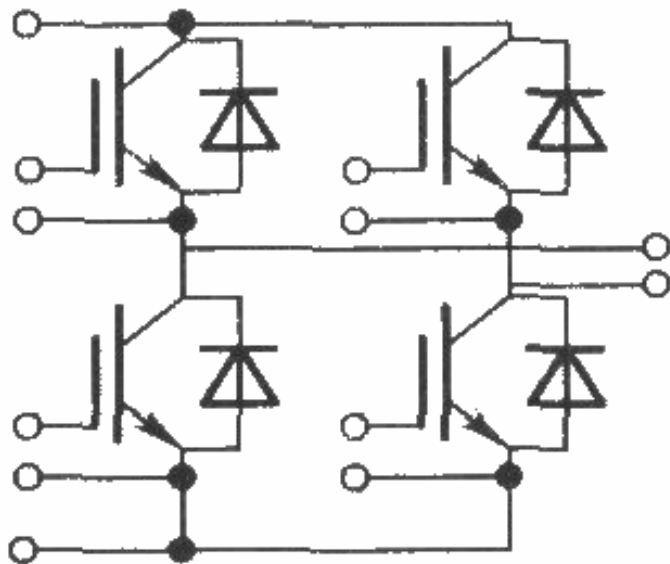
TROSTRUKI IGBT MODULI



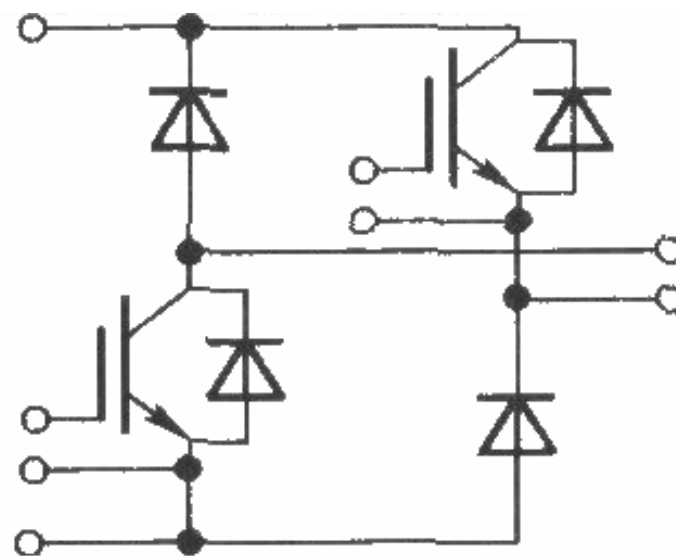
GT

ZGODNI U PRIMENAMA SA VELIKIM STRUJAMA
KADA IH TREBA VEZIVATI U PARALELI

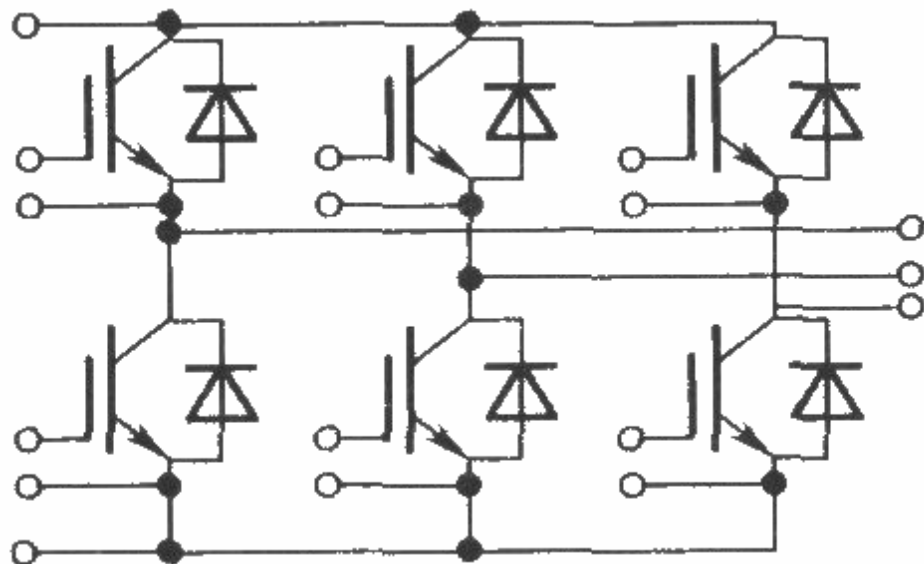
SIMETRIČAN H-MOST i ASIMETRIČAN H-POLUMOST



GH



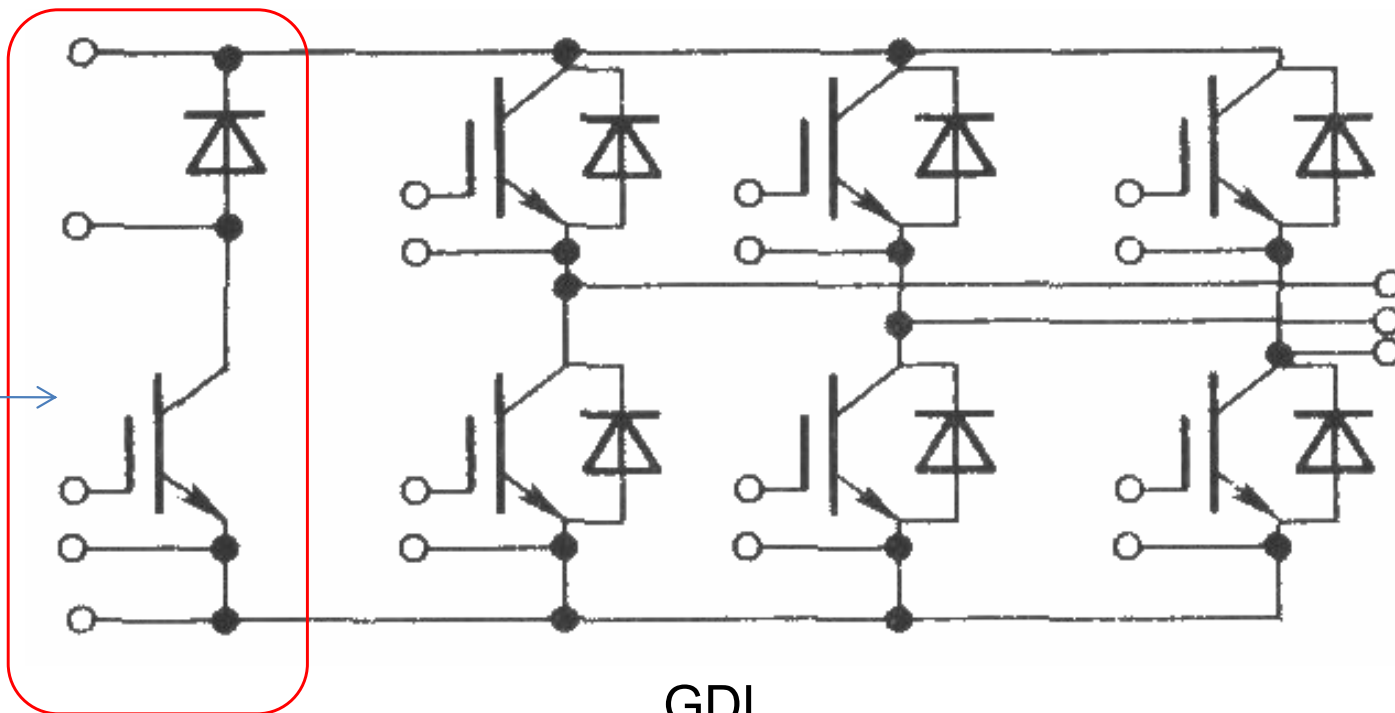
GAH



GD

**IGBT MODULI ZA
TROFAZNE APLIKACIJE
(ELEKTROMOTORNI
POGONI)**

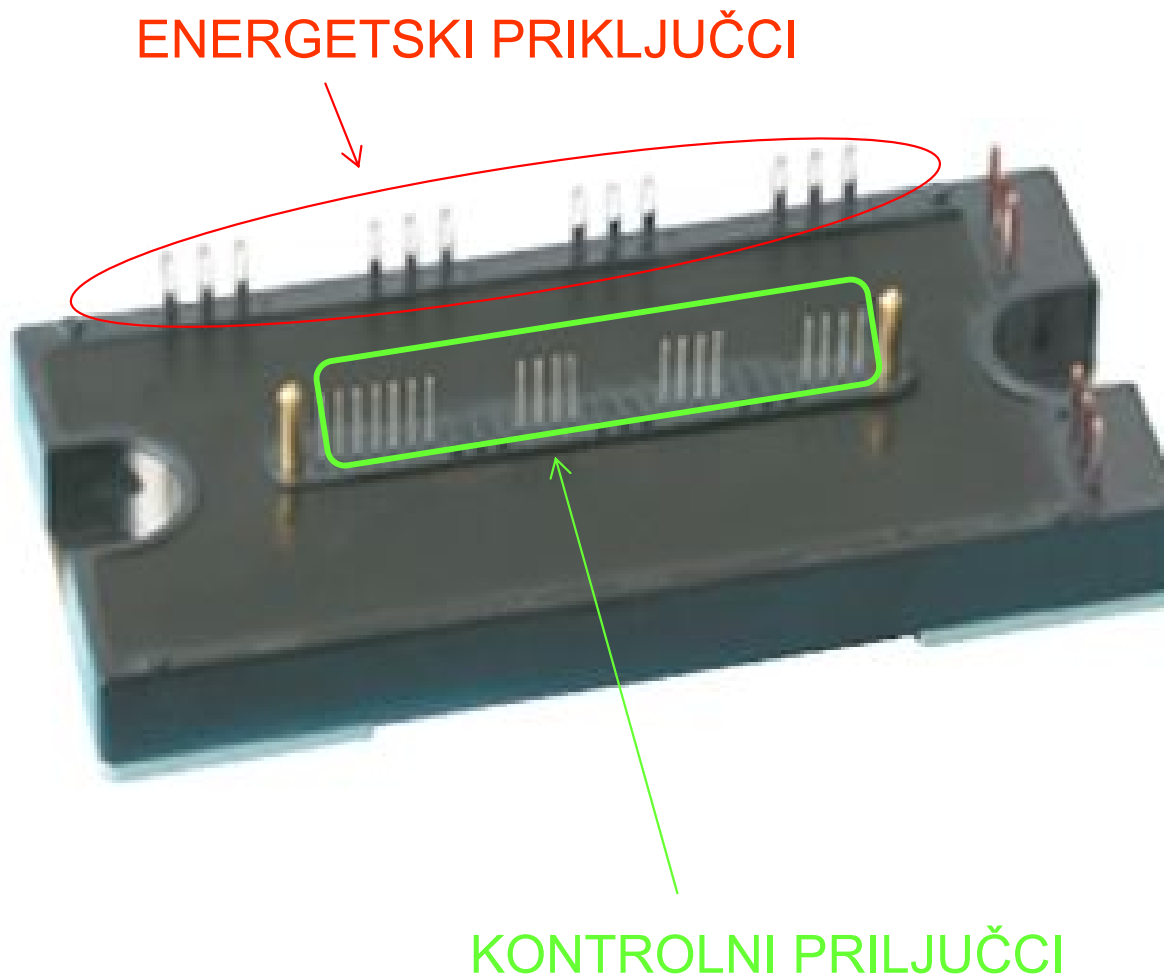
BLOK
ZA UKLJUČENJE
OTPORNIKA ZA
KOČENJE
U DC MEĐUKOLU



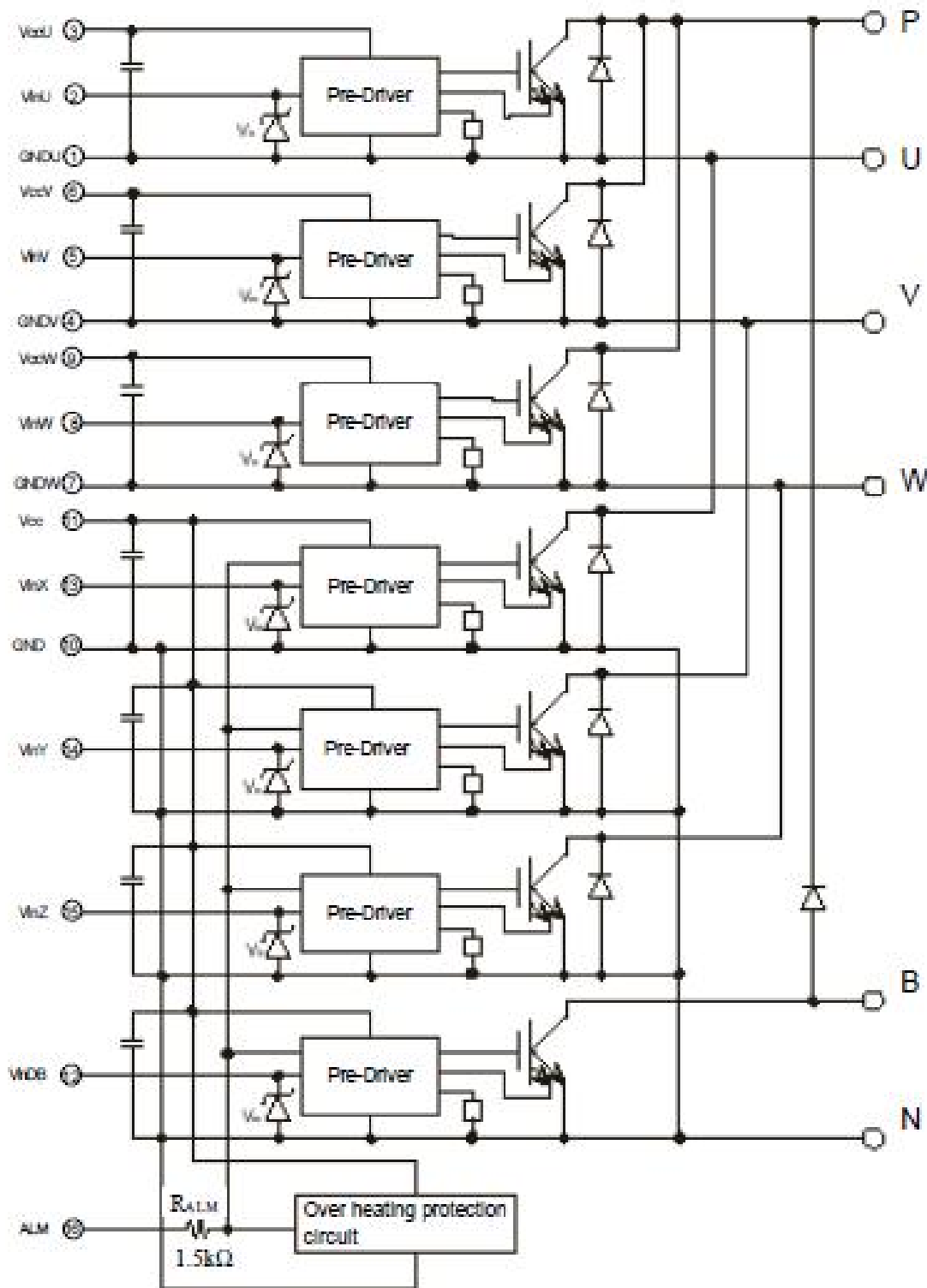
GDL

INTELIGENTNI IGBT MODULI

OBJEDINJAVAJU ENERGETSKI IZLAZNI DEO I POBUDNA (DRAJVERSKA KOLA)



IPM- Intelligent Power Module



ARHITEKTURA IPM-a

Svaki drajver (predriver) ima priključke
 -za napajanje +Vcc i GND
 -ulazni kontrolni priključak

Sam modul ima termički senzor
 i kolo koje predstavlja termičku
 zaštitu (zaštita od pregrevanja)
 modula

Priključci P i N su ustvari krajevi
 Na koje se dovodi napon DC
 među kola P(+) i N(-)

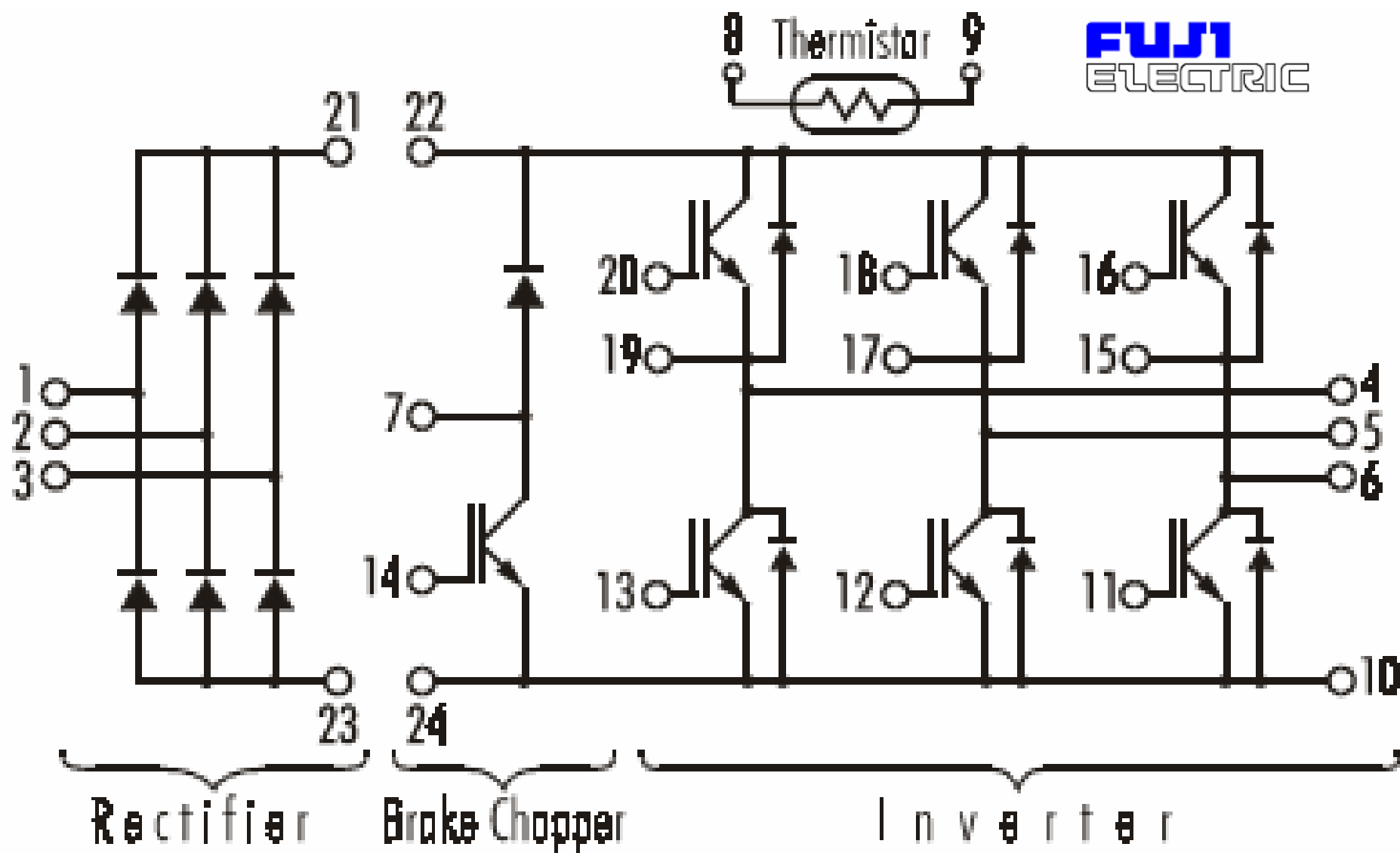
Priključak B je za kočioni otpornik

Energetski priključci za motor
 su U,V,W

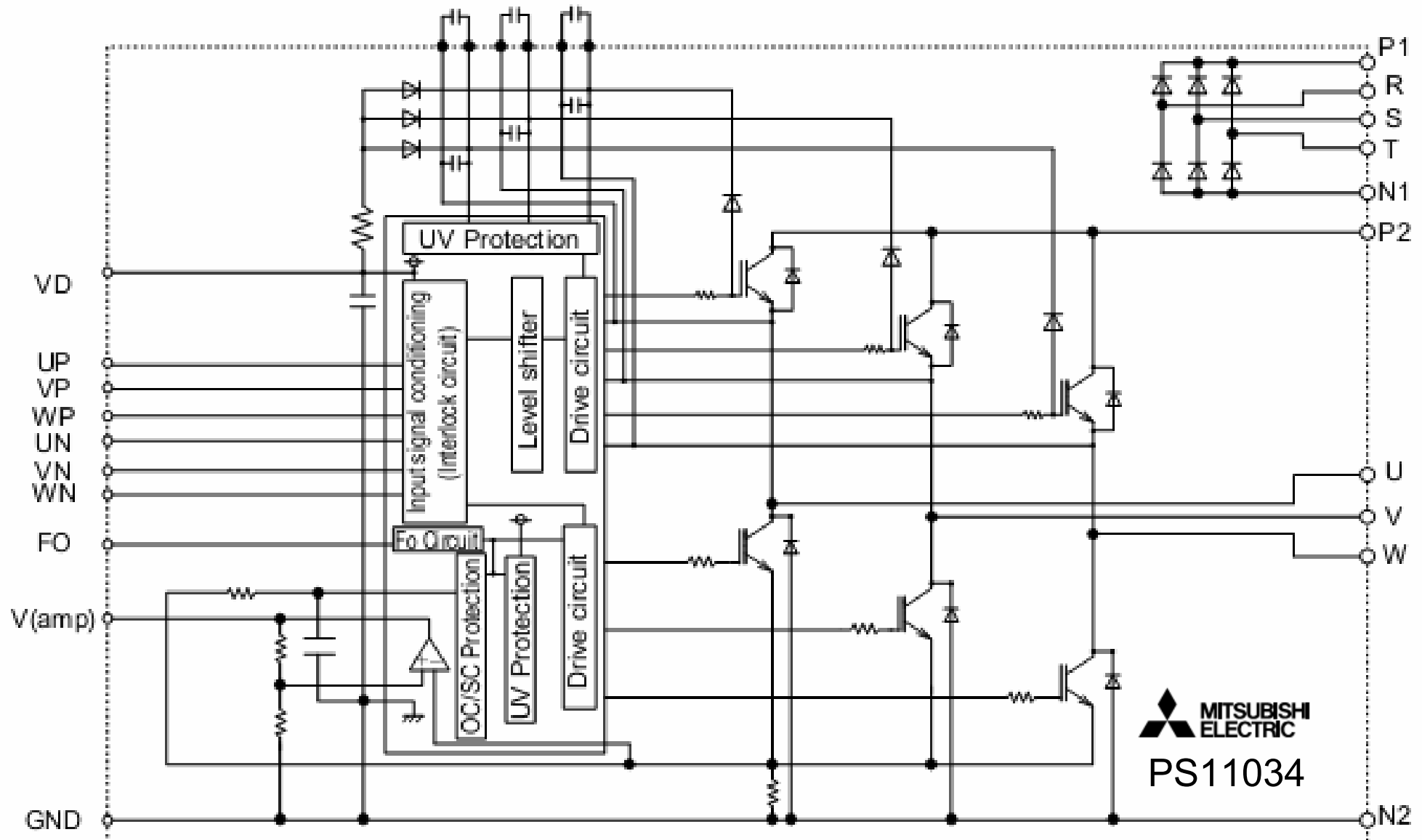
IPM sa integrisanim trofaznim diodnim ispravljačem

7MBR25SA120B Fuji
6x 25A/1200V

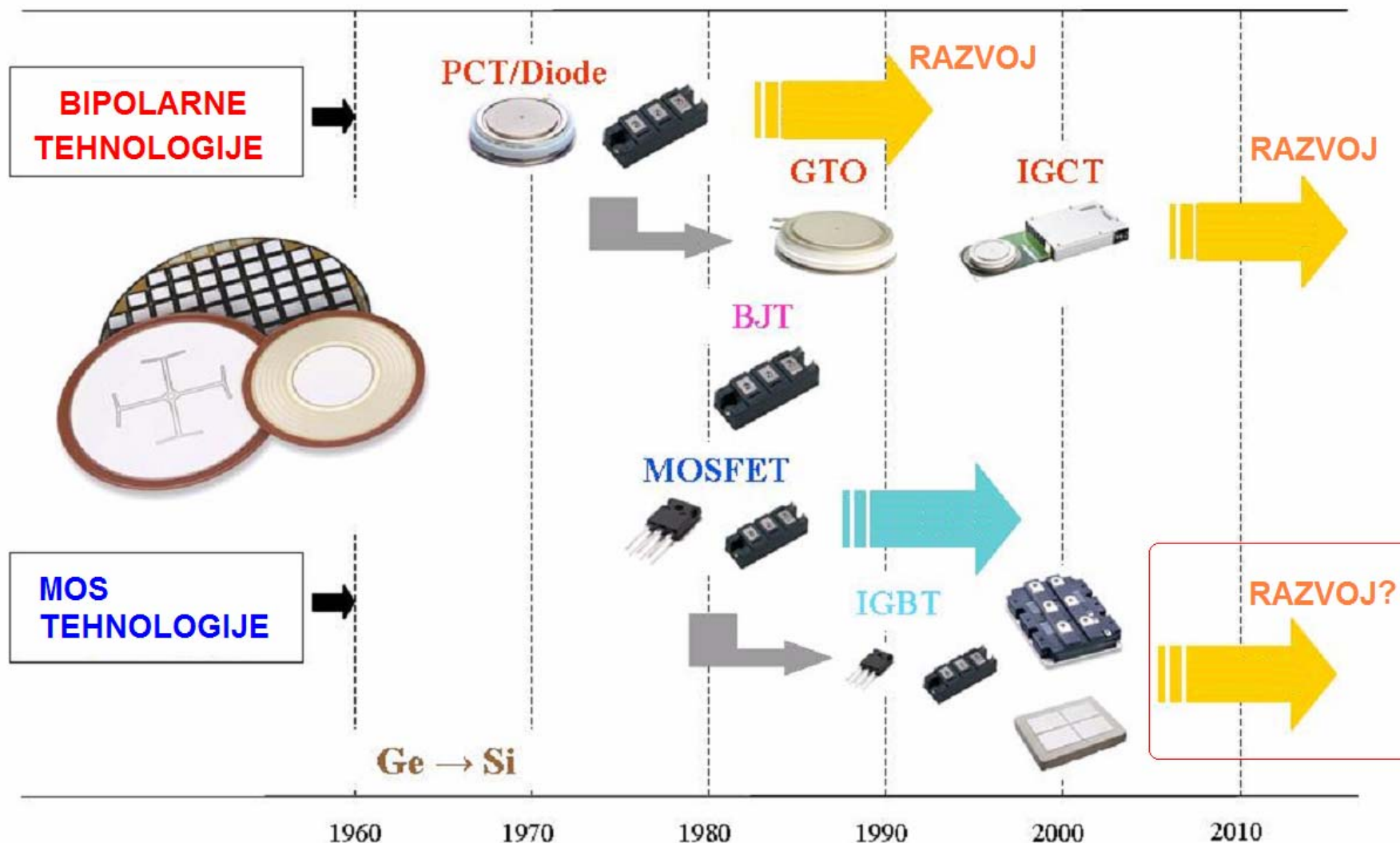
FUJI
ELECTRIC



Kada su u pitanju moduli manjih snaga pored invertorskog mosta, kola za kočenje , integrisan je i ulazni diodni modul (trofazni mosni ispravljač) tj. trofazni diodni most, Kao i sva potrebna zaštitna kola (zaštita od KS, prekostruje, podnaponska i sl...).

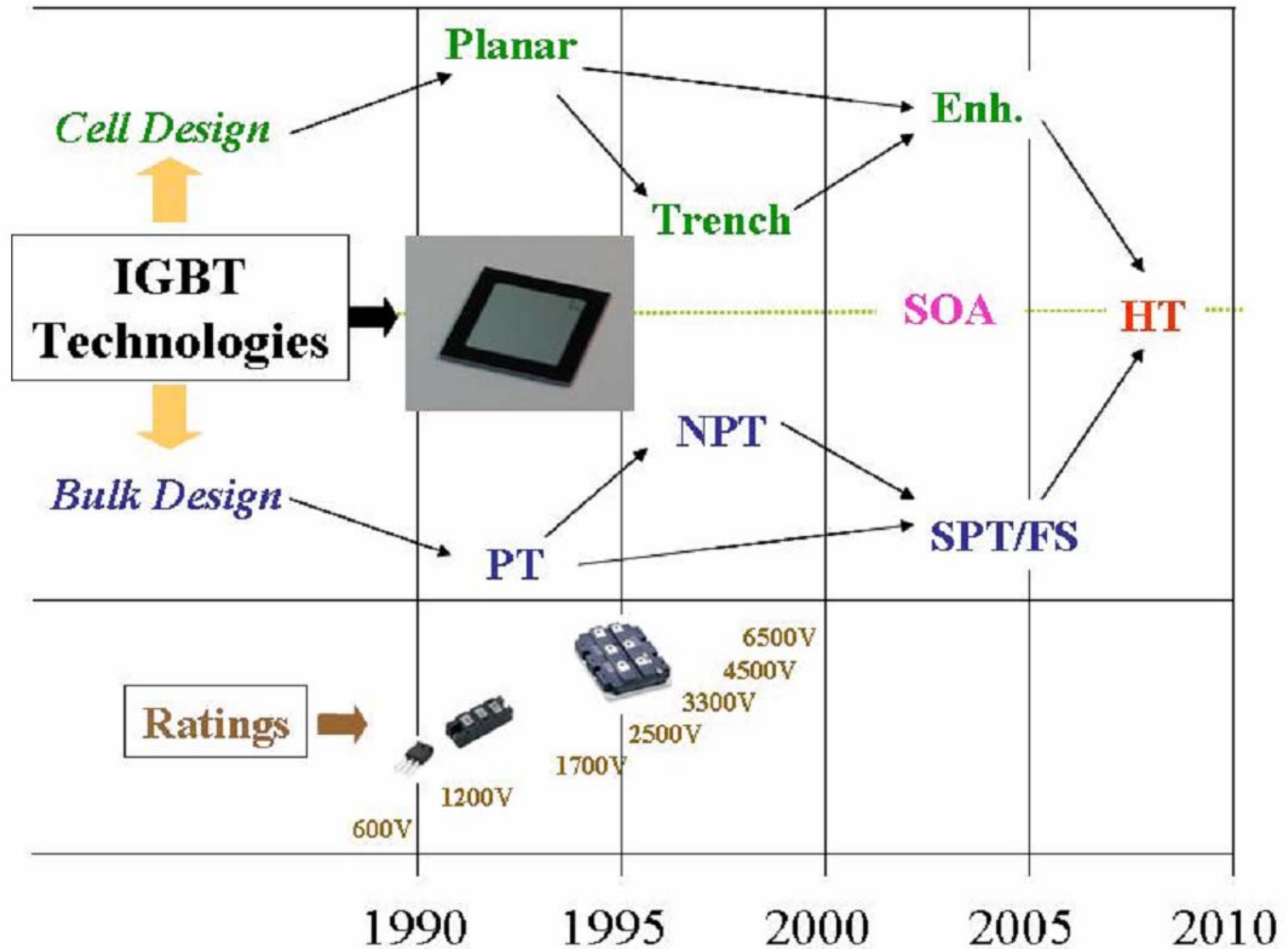


PERSPEKTIVE DALJEG RAZVOJA IGBT-a



Silicijumski energetski elementi i kontinualni trendovi razvoja bazirani na tehnološkoj platformi

Soft-Punch-Through “SPT”



EVOLUCIJA IGBT TEHNOLOGIJE

Trend u razvoju novih IGBT modula

U modernim aplikacijama dioda u IGBT-u predstavlja ozbiljno ograničenje.

Naročito se to odnosi na performanse gubitaka i strujne udarne preopteretivosti.

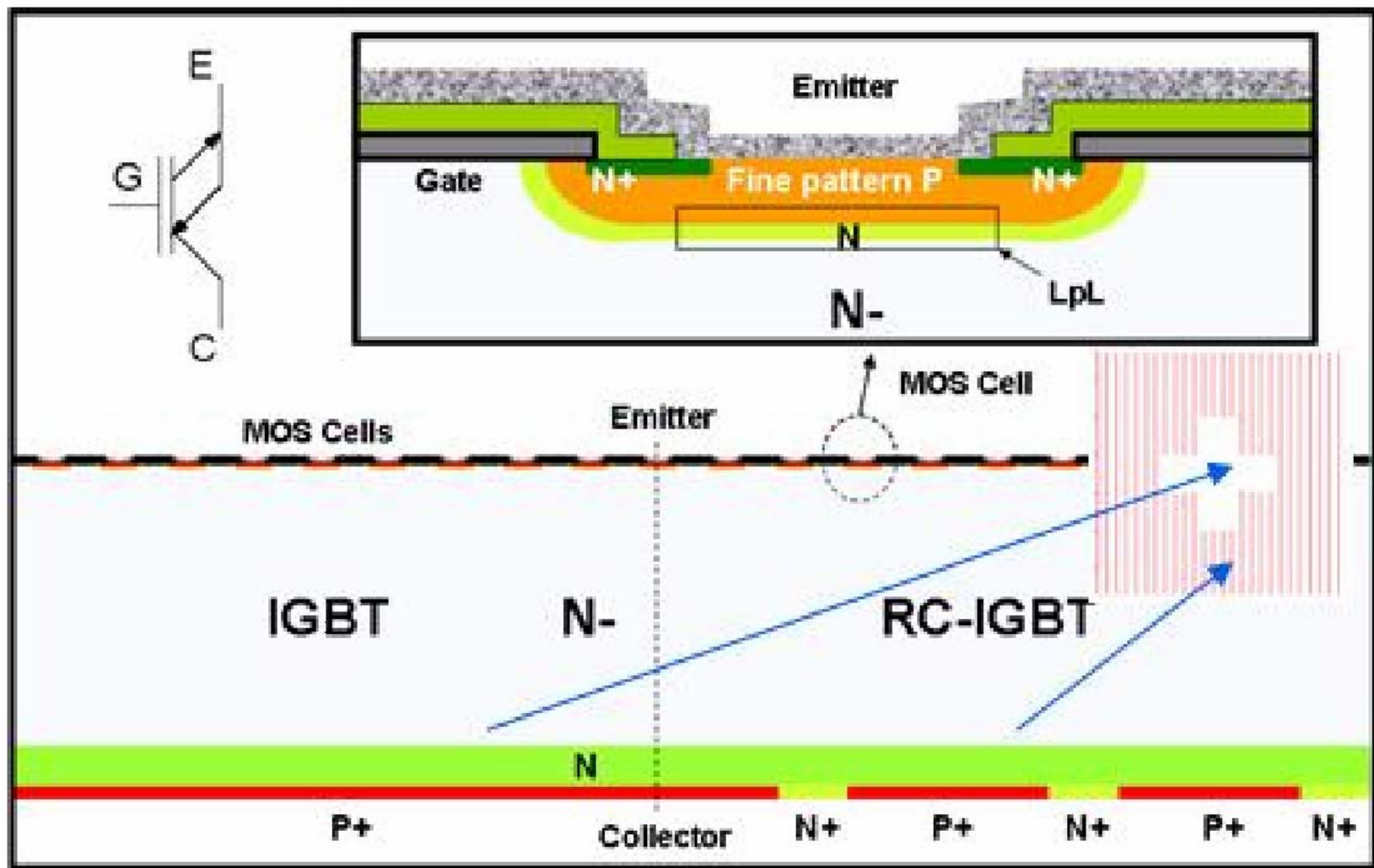
Tipičan odnos površine u *foot-printu* modula je 2:1 za IGBT.

Ovo ograničenje u pogledu strujne opteretivosti je u osnovi uspostavljeno nakon uvođenja modernog dizajna IGBT-a baziranog na malim gubicima snage.

Zahtevi za povećanjem gustine snage su doveli do rešenja RC-IGBT odnosno inverzno provodnog IGBT-a tj. Reverse Conducting IGBT.

Razvojni naponi koji su se odnosili na rešavanje brojnih problema RC-IGBT (pre svih gubitaka snage i široke oblasti RBSOA i FBRSOA doveli su do hibridnog rešenja tzv. **Bi-mode Insulated Gate Transistor (BIGT)**.

Ovo rešenje kombinuje dobre osobine RC-IGBT i IGBT u jednostukom modulu.

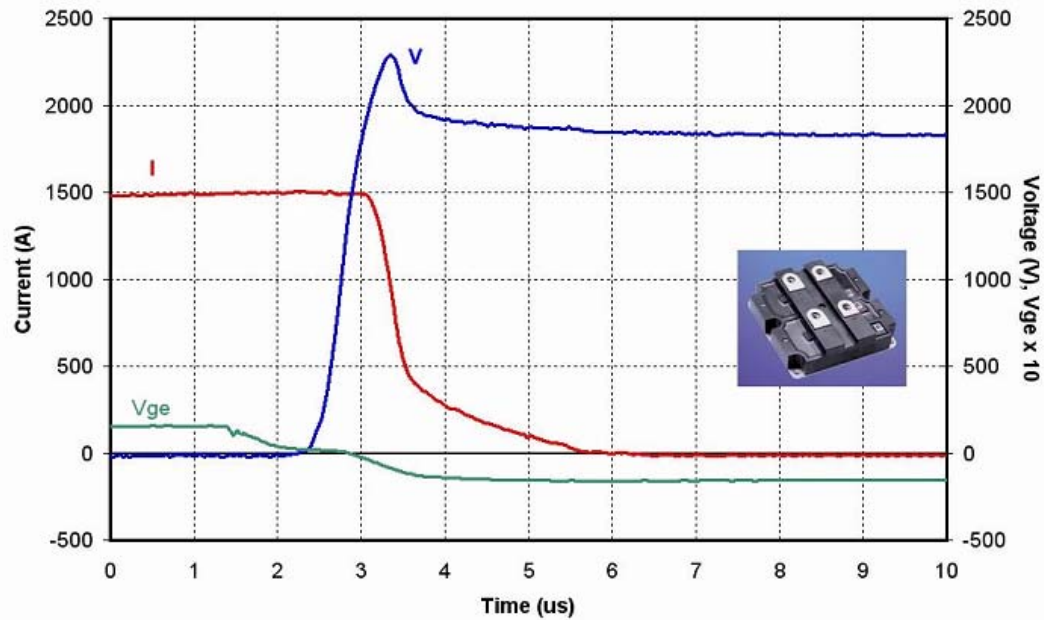


Poprečni presek BIGT

3.3kV BIGT modul

ISKLUČENJE

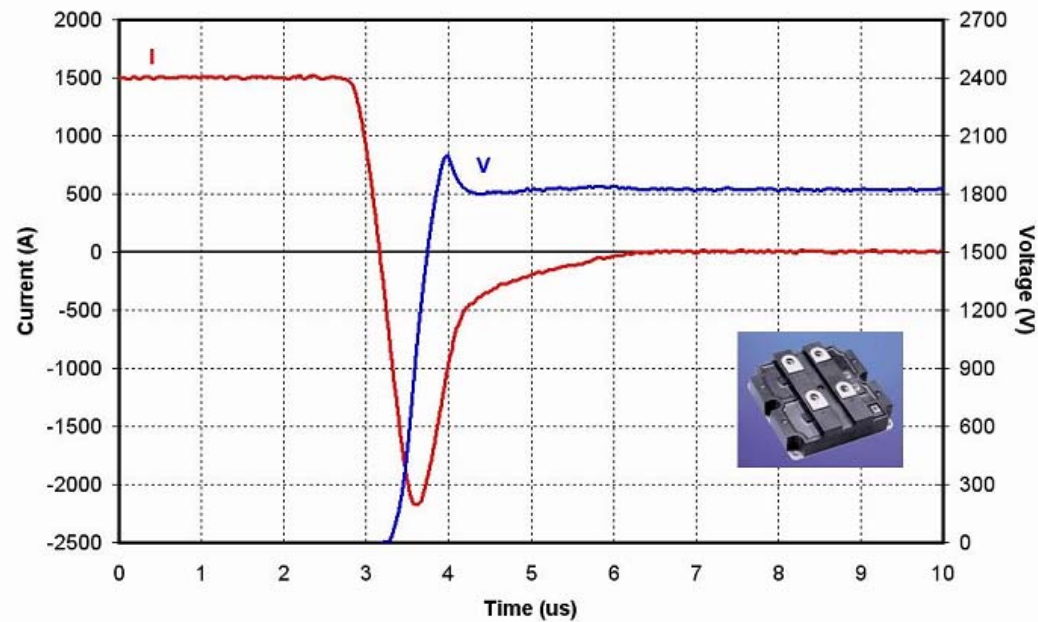
$$E_{\text{off}} = 2.8 \text{ J}$$



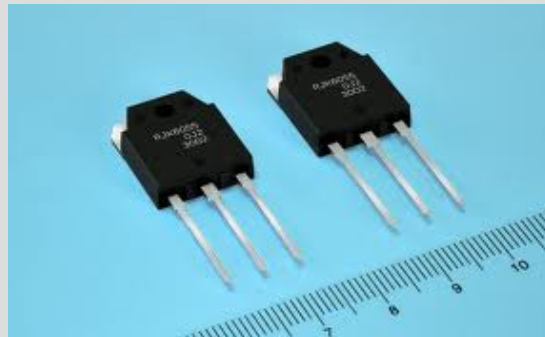
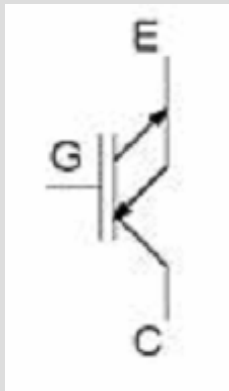
INVERZNI OPORAVAK

$$E_{\text{on}} = 2.2 \text{ J}$$

$$E_{\text{rec}} = 2.3 \text{ J}$$



HVALA NA PAŽNJI !!!!!



PITANJA

NOVEMBAR 2013