

VISOKA ŠKOLA ELEKTROTEHNIKE I RAČUNARSTVA STRUKOVNIH
STUDIJA-VIŠER, BEOGRAD

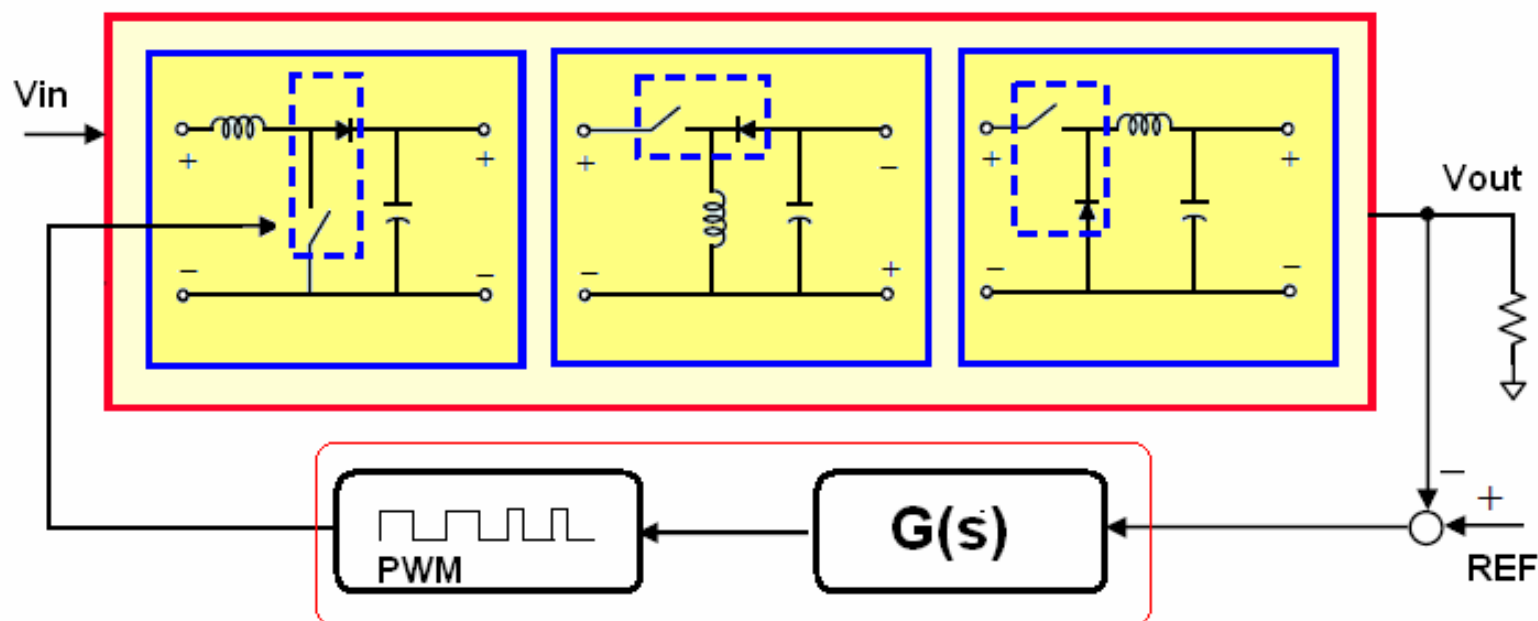
STUDIJSKI PROGRAM: NOVE ENERGETSKE TEHNOLOGIJE

SPECIJALISTIČKE STUDIJE

PREDMET: UPRAVLJANJE ELEKTROENERGETSKIM PRETVARAČIMA



OSNOVNA UPRAVLJČKA KOLA DC-DC PRETVARAČA

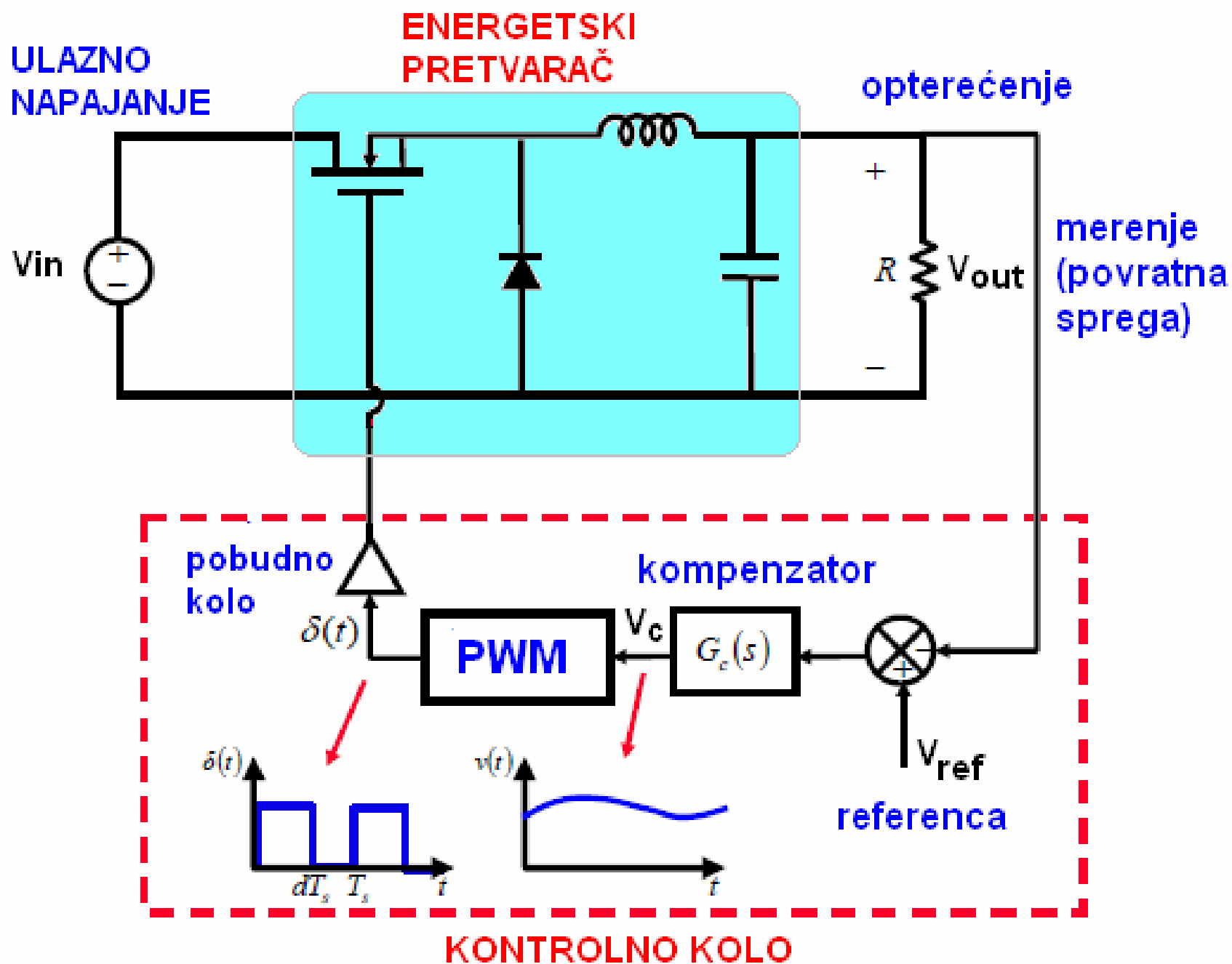


Predmetni profesor: Dr Željko Despotović, dipl.el.inž

UVOD

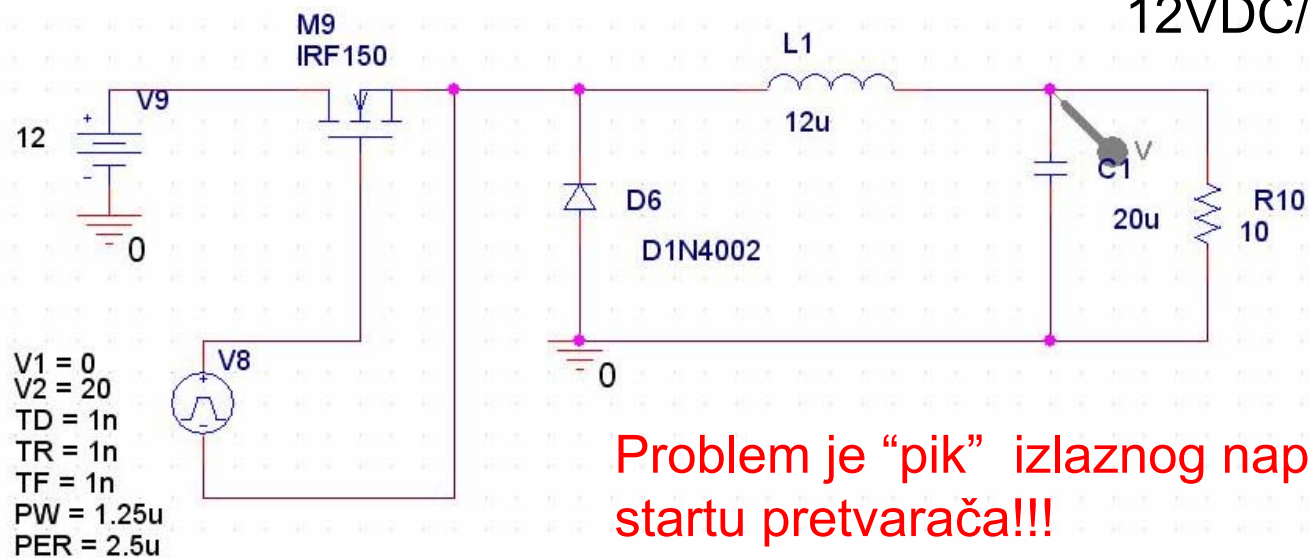
- Osnovni zadatak upravljačkog kola elektroenergetskog pretvarača je da izvrši stabilizaciju izlaznog napona (najčešće jednosmernog) bez obzira na varijacije ulaznog napona i/ili opterećenja
- **Izlazni napon** je po prirodi **analogna veličina** (“analogne prirode”)
- **Pobuda energetskog prekidača** je ON-OFF, dakle ima **digitalni karakter** (obzirom da se radi o dva stanja ON i OFF)
- Kontrolno kolo ustvari mora da prilagodi ove dve prirode (analognu i digitalnu)
- Da bi upravljanje bilo zadovoljavajuće moramo imati tačna merenja i pouzdanu pobudu energetskog prekidača

OSNOVNA UPRAVLJAČKA ŠEMA JEDNOG DC-DC PRETVARAČA

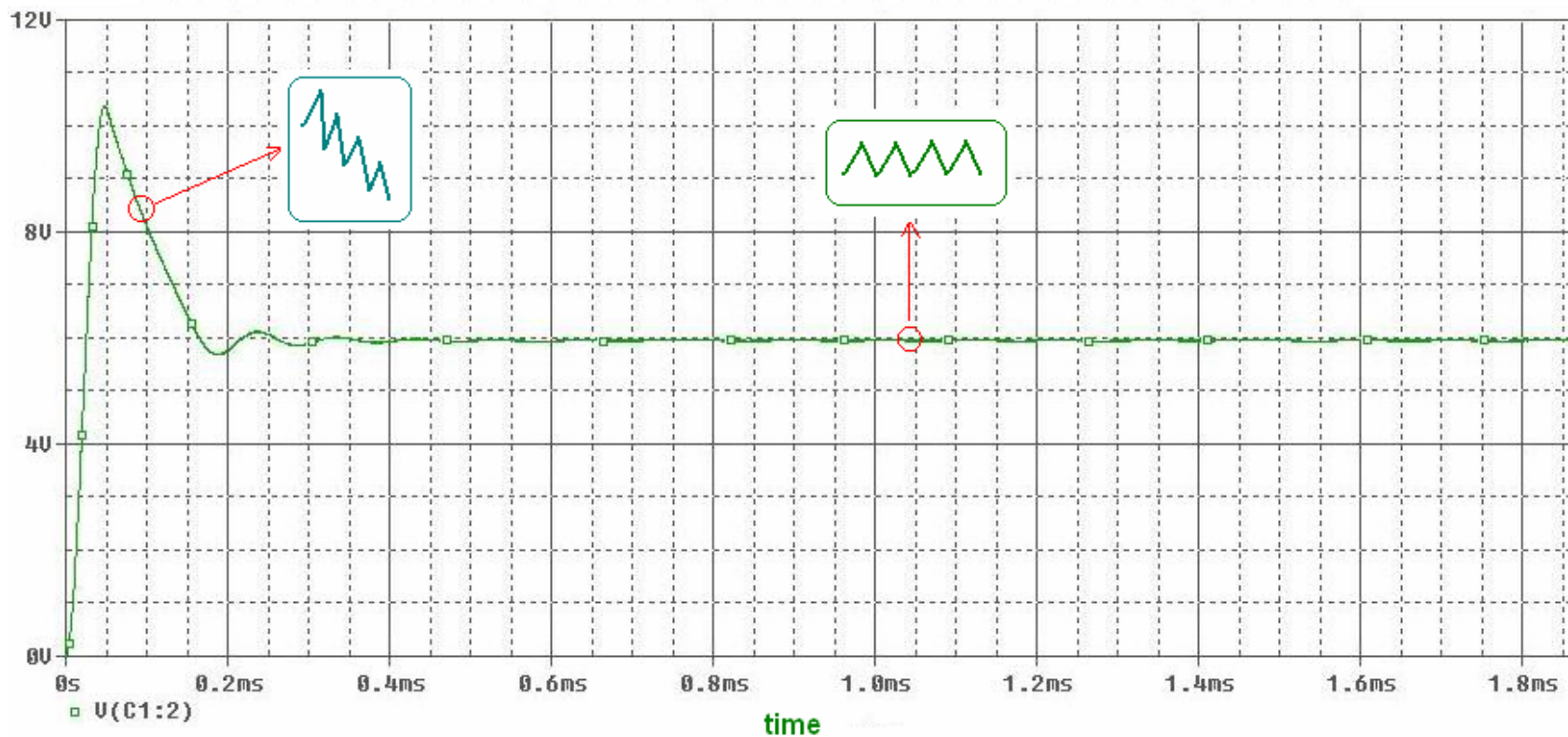


ODZIV NEREGULISANOG DC-DC “BUCK” PRETVARAČA

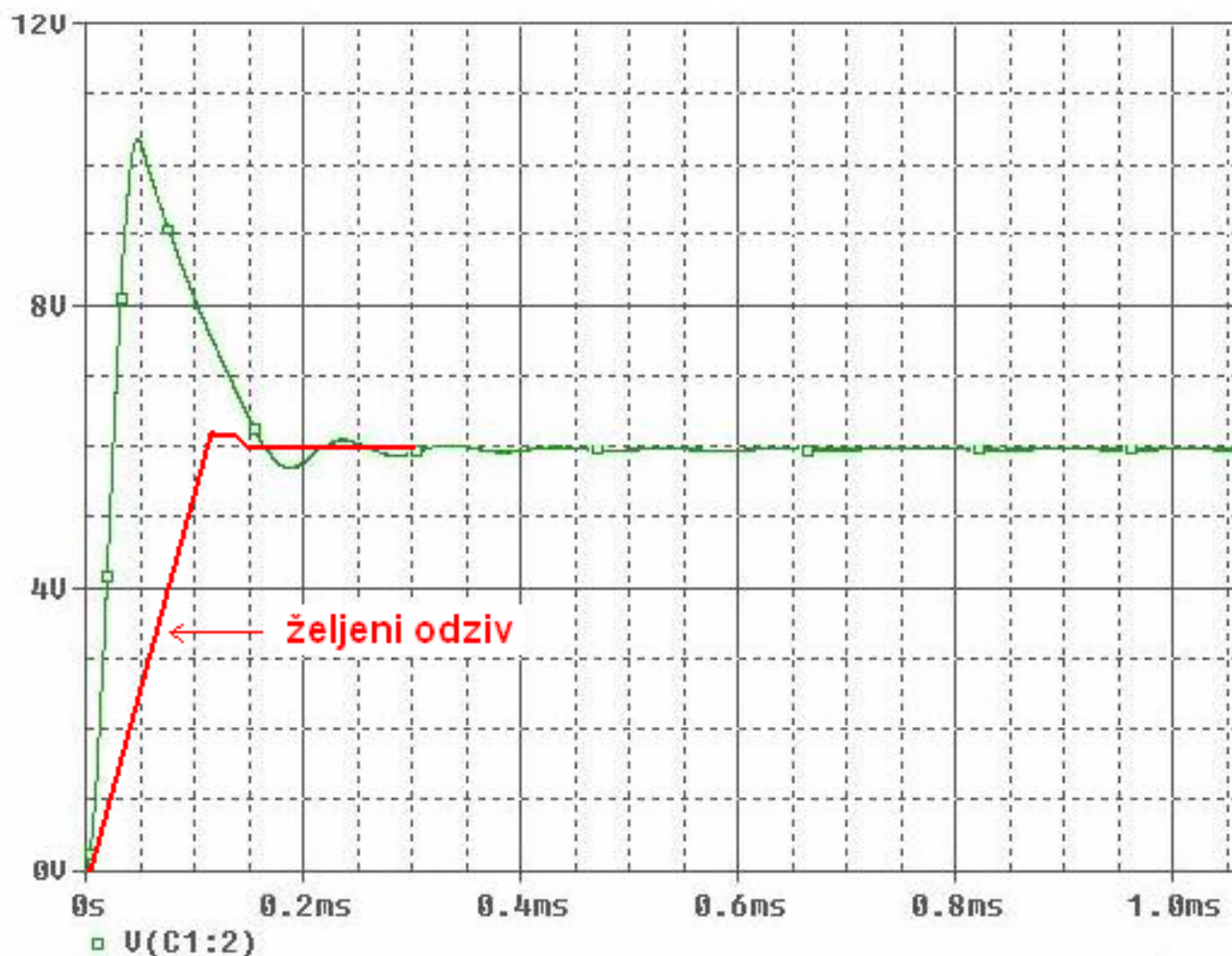
12VDC/6VDC



Problem je “pik” izlaznog napona pri startu pretvarača!!!



A KAKAV JE USTVARI ZAHTEVANI ODZIV?



- Mi ustvari želimo odziv bez naponskog premašaja!!!

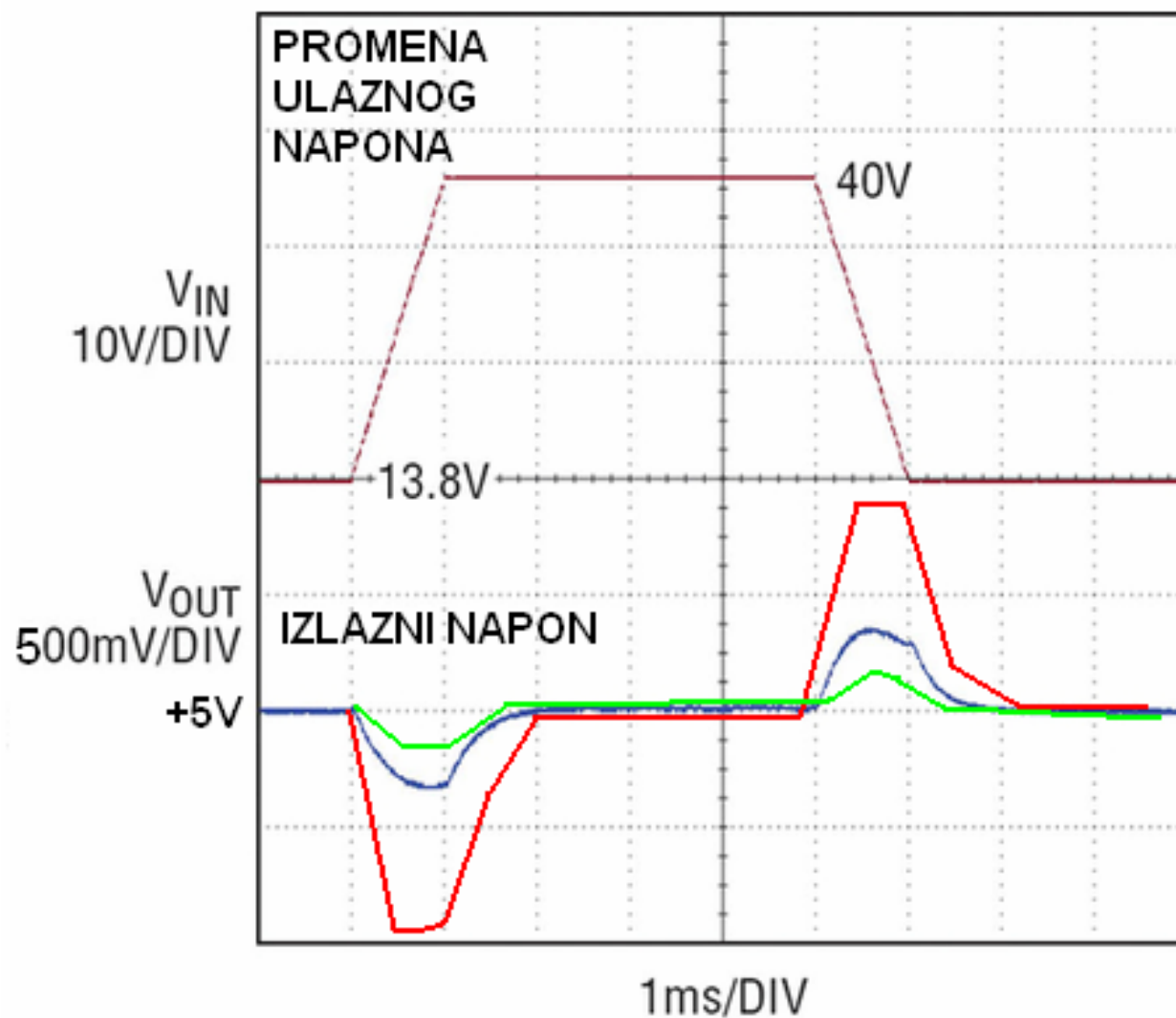
-Da bi to ostvarili potrebno je upravljačko kolo o kome je prethodno bilo reči (slajd 3)

-Takođe upravljačko kolo mora da obezbed stabilizaciju izlaznog napona kako pri promeni ulaznog napona tako i pri promeni opterećenja!!!

Stabilizacija pri nagloj promeni ulazn.napona = TRANSIENT LINE REGULATION

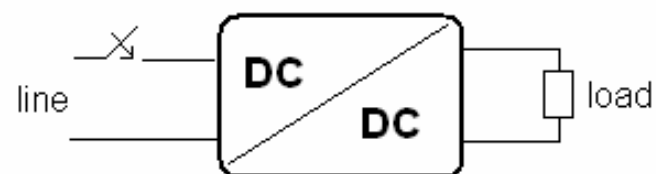
Stabilizacija pri nagloj promeni opterećenja = TRANSIENT LOAD REGULATION

ODZIVI PRI “TRANSIENT LINE REGULATION”

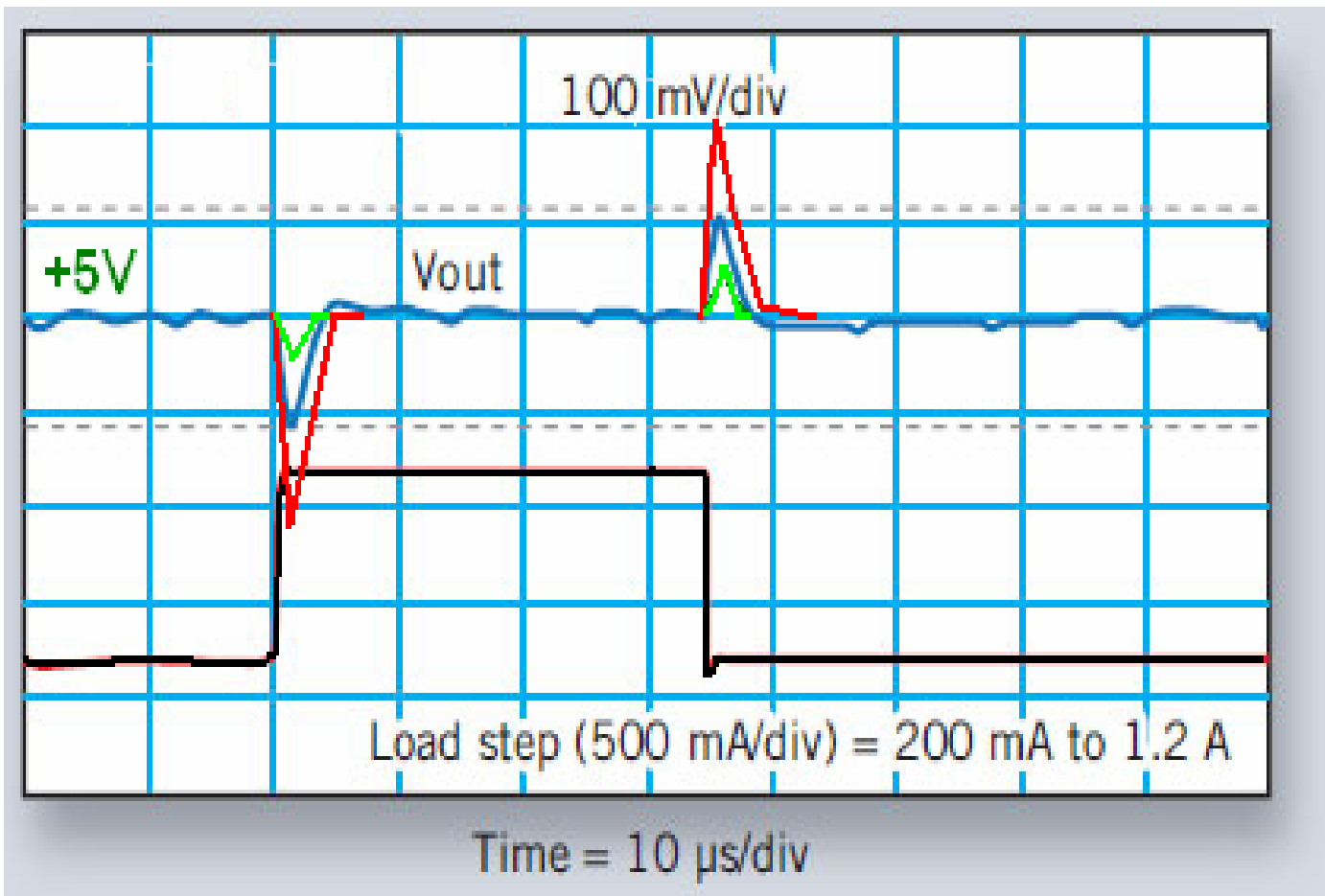


- nestabilisan sistem
- stabilisan sistem
- jako dobro stabilisan sistem

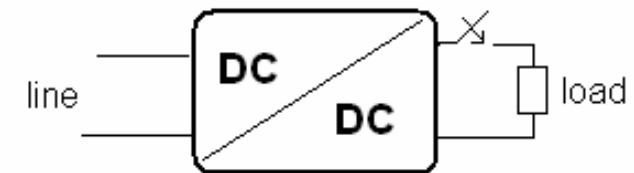
40VDC/5VDC



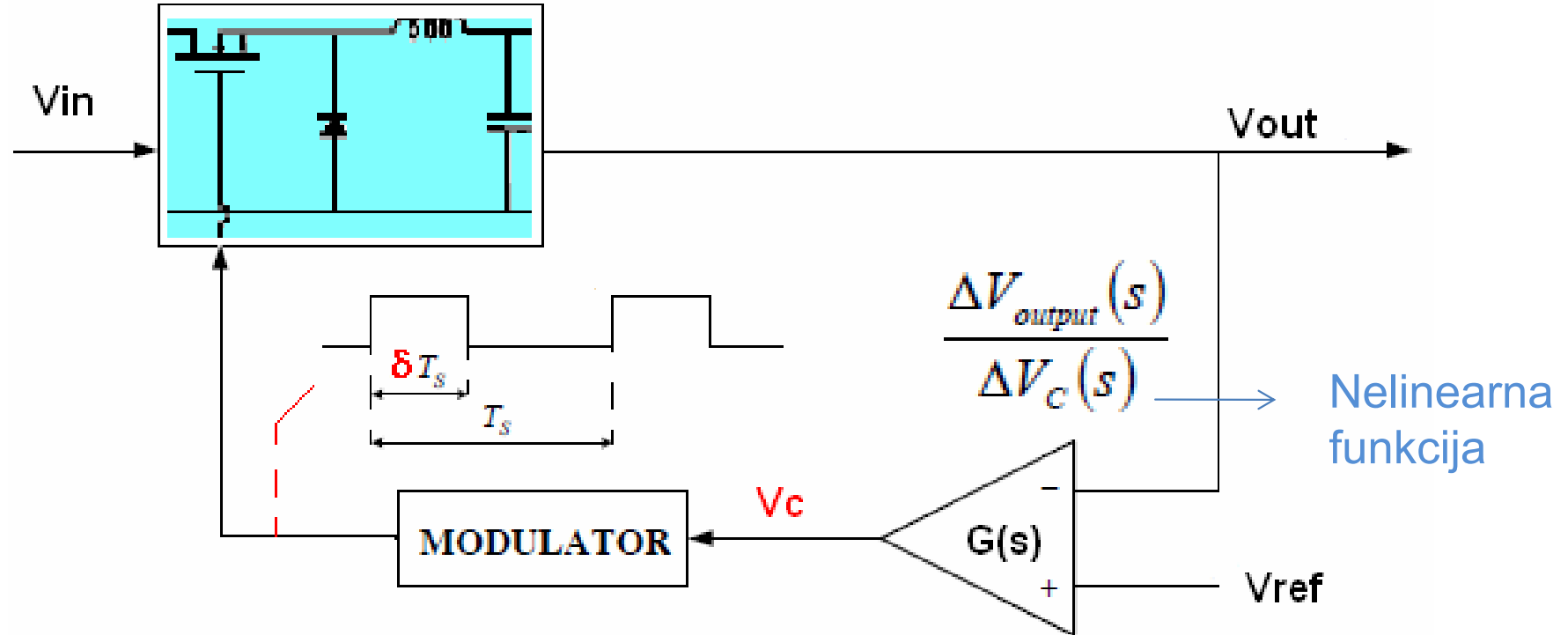
ODZIVI PRI “TRANSIENT LOAD REGULATION”



- nestabilisan sistem
- stabilisan sistem
- dobro stabiisan sistem

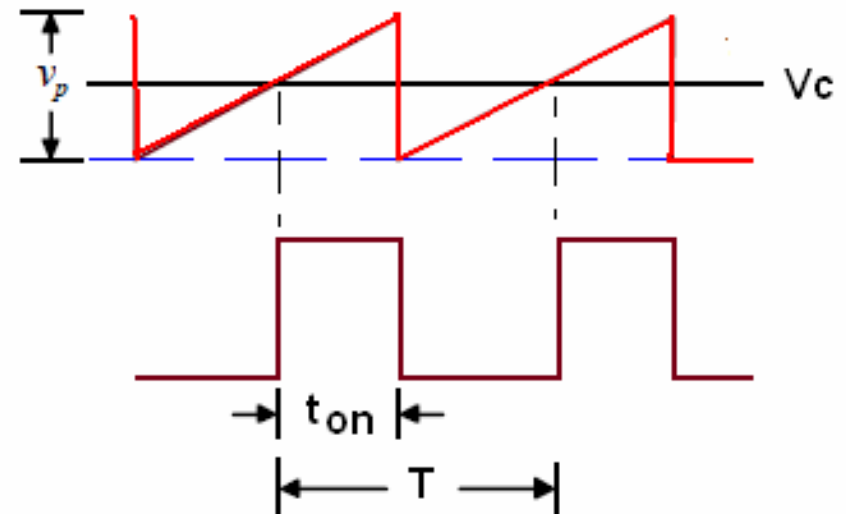
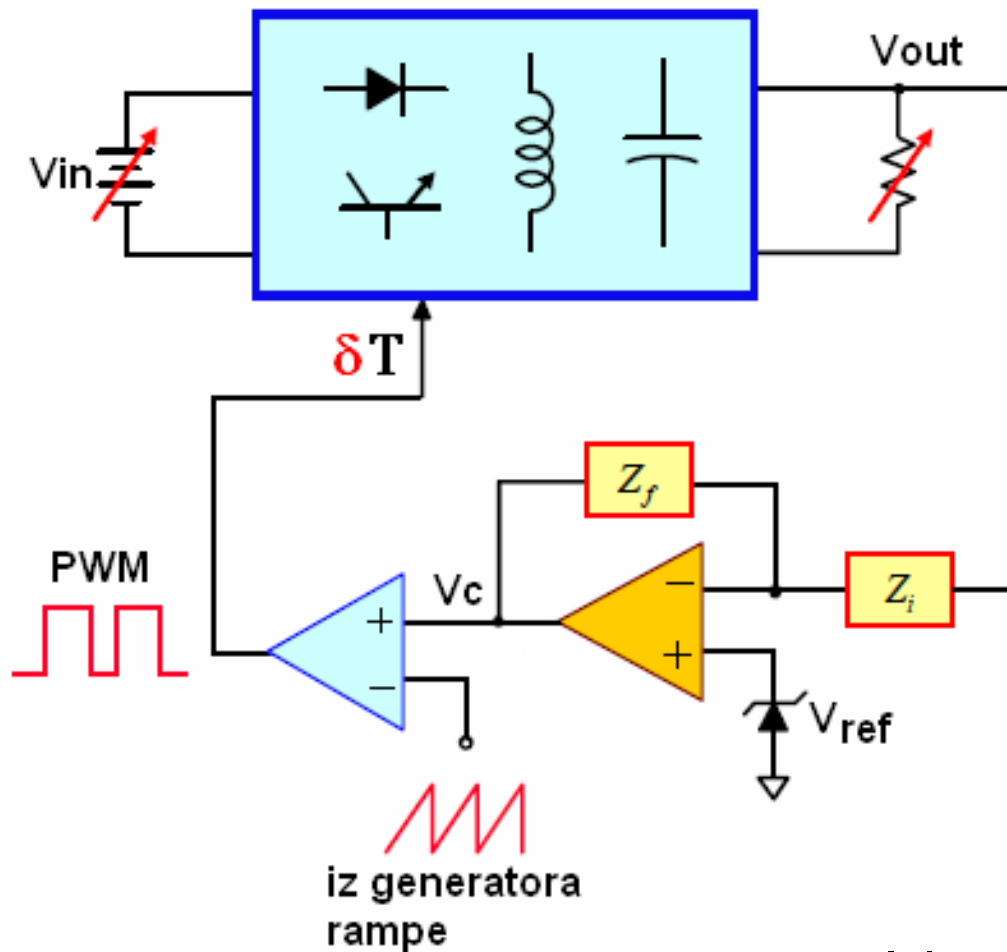


OSNOVNI PRINCIP KONTROLE

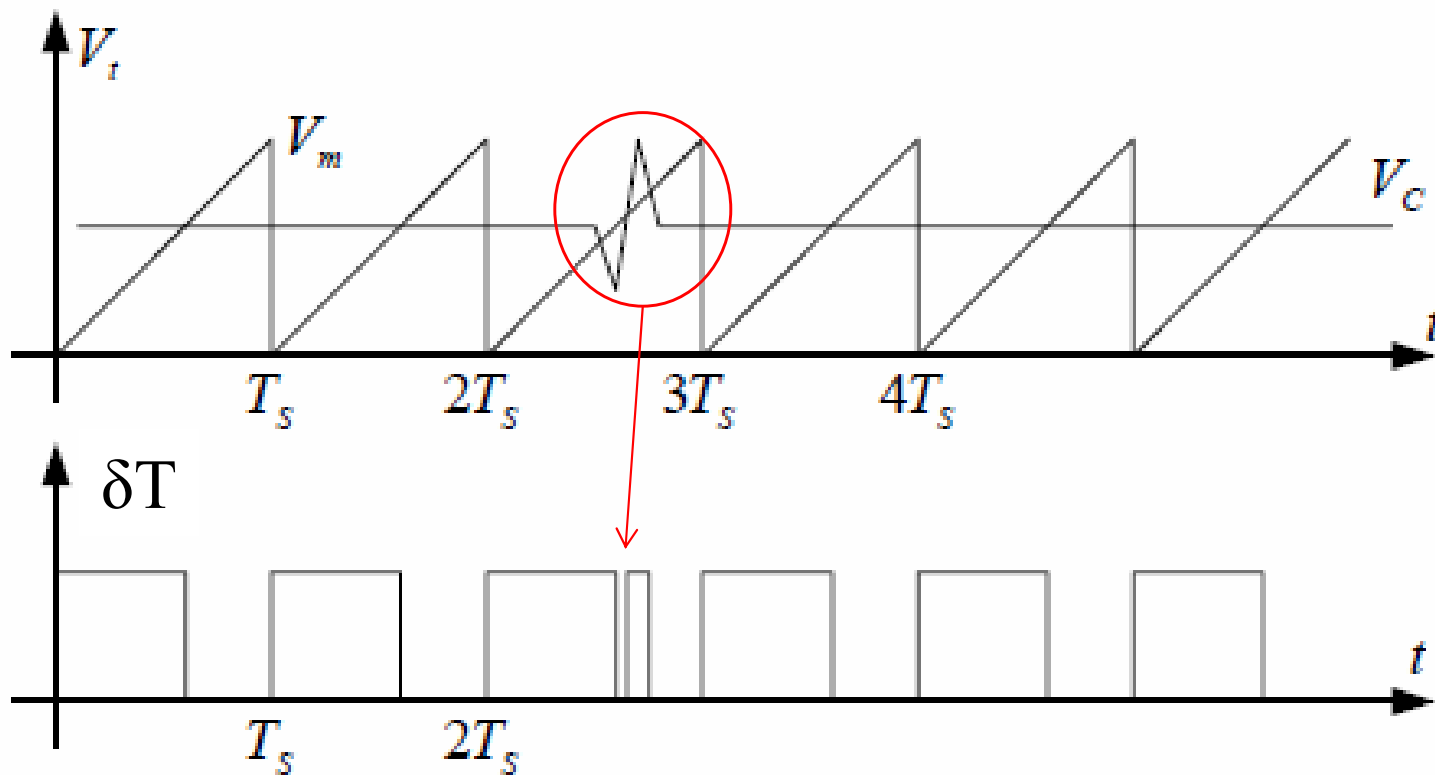


- Promenom koeficijenta radnog režima prekidača (“duty-cycle”) δ je obezbeđeno upravljanje ovim pretvaračem. Pojačavač greške mora imati prenosnu funkciju takvu da potisne smetnje na učestanosti prekidanja i druge šumove na visokim učestanostima, sa specificiranom unapred nultom greškom u ustaljenom stanju.
- Kolo modulatora na ulazu ima kontinualnu promenljivu V_c u vremenu i na osnovu nje treba da generiše na izlazu odgovarajuću povorku impulsa da bi se napon na izlazu V_{out} održavao konstantnim. Kolo modulatora u mnogome određuje TIP PRIMENJENE KONTROLE

MODULATOR SA KONSTANTNOM UČESTANOSTI



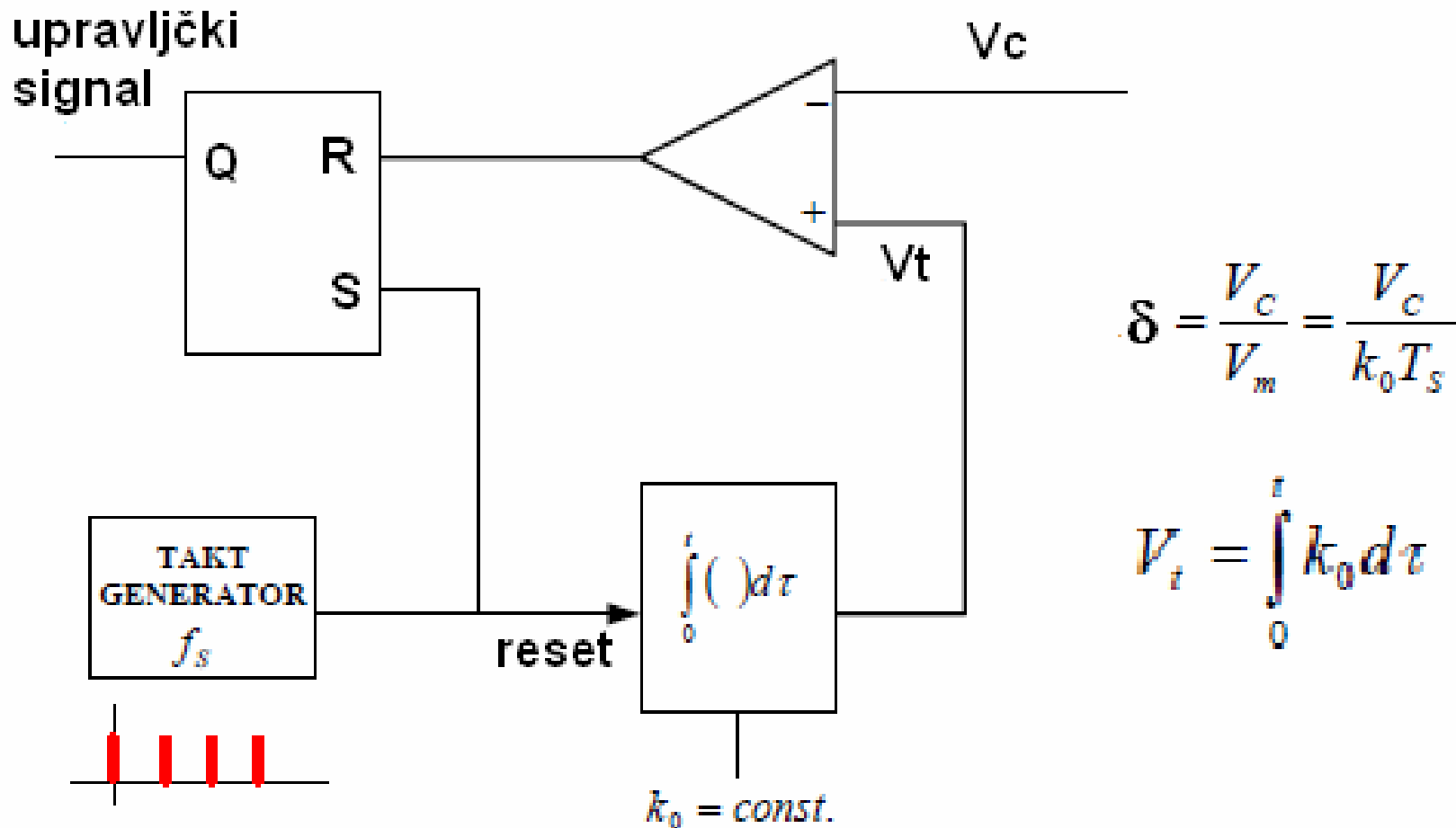
Izlazni PWM signal je jako osjetljiv na šumove koji se mogu javiti u signalu V_c !!!
Razmotrimo talasne oblike u tom slučaju



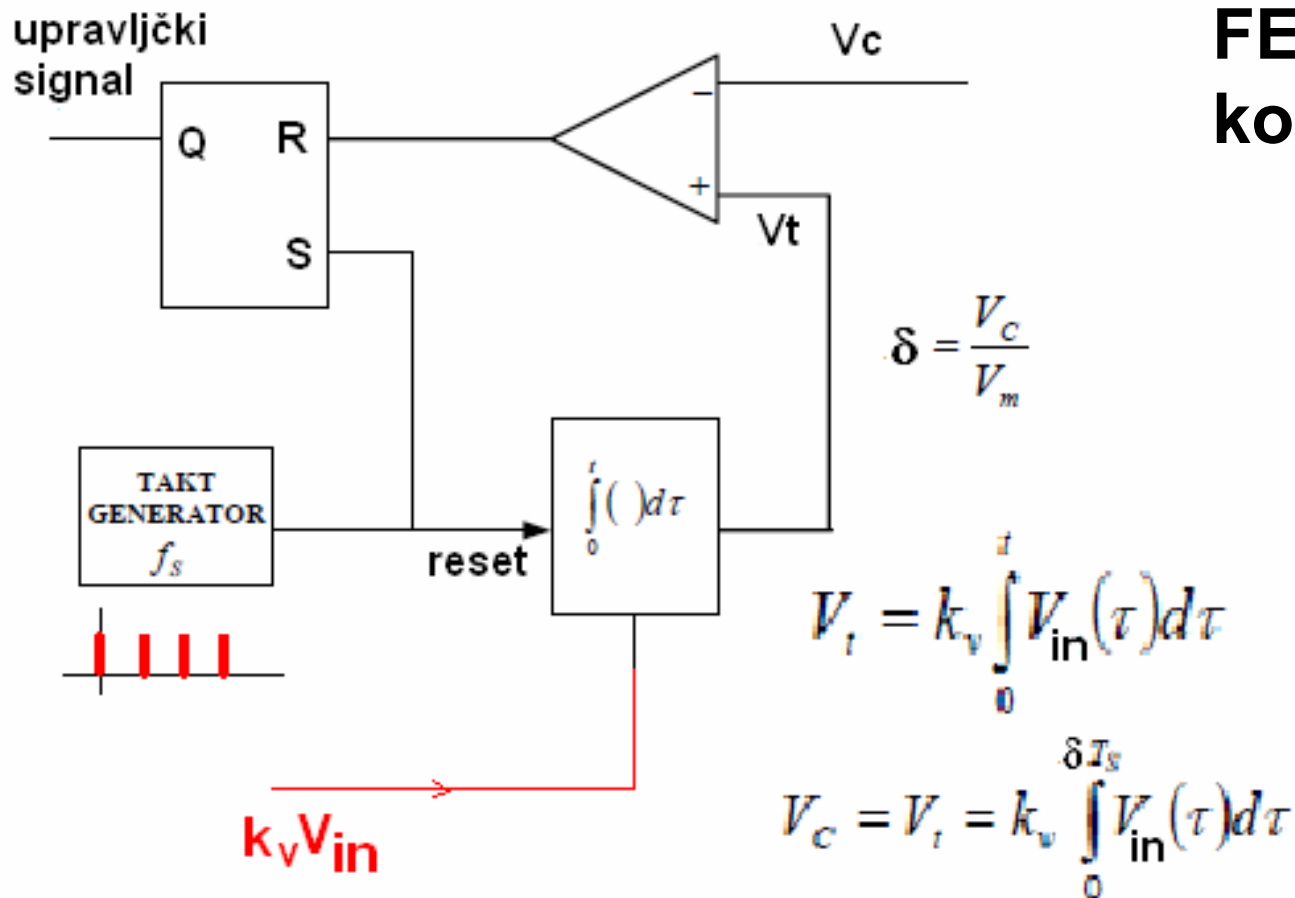
Na ovaj način se ne garantuje jedan upravljački impuls po periodu T_s . Kada se radi sa pretvračima koji su podložni smetnjama i ovakvom neregularnom radu modulatora, onda ove greške mogu biti katastrofalne (mogu se javiti nekontrolisano veliki naponi na izlazu)

REŠENJE OVOG PROBLEMA JE KORIŠĆENJE MODULATORA SA INTEGRACIONIM DEJSTVOM SA MOGUĆNOŠĆU RESETA!!!

MODULATOR SA INTEGRACIONIM DEJSTVOM



Takt generator kontroliše i integrator i flip-flop. Integrator ima mogućnost resetovanja. Takt generator setuje flip-flop na početku svake periode, a resetuje integrator. Kako je set ulaz S na flip-flopu jednak 0 posle prvog detektovanja jednakosti $V_c = V_t$ modulator registruje samo prvi trenutak kada je ispunjen uslov ovaj uslov, a ostale "ignoriše".

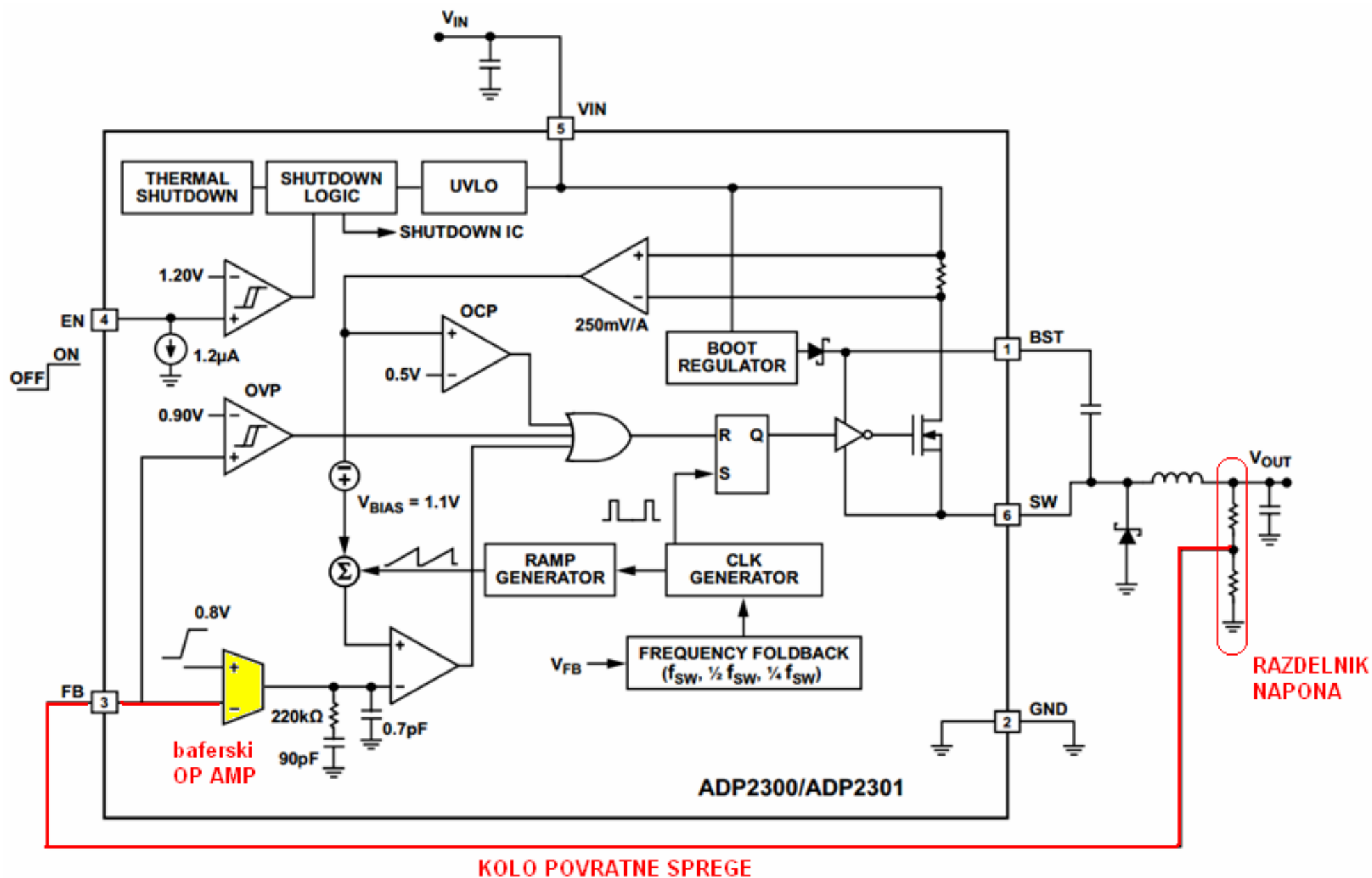


FEED-FORWARD kompenzacija

Kod FEED-FORWARD kompenzacije radi se o kompenzaciji kod koje nam je poznat poremećaj i na osnovu tog poremećaja se ona i realizuje.

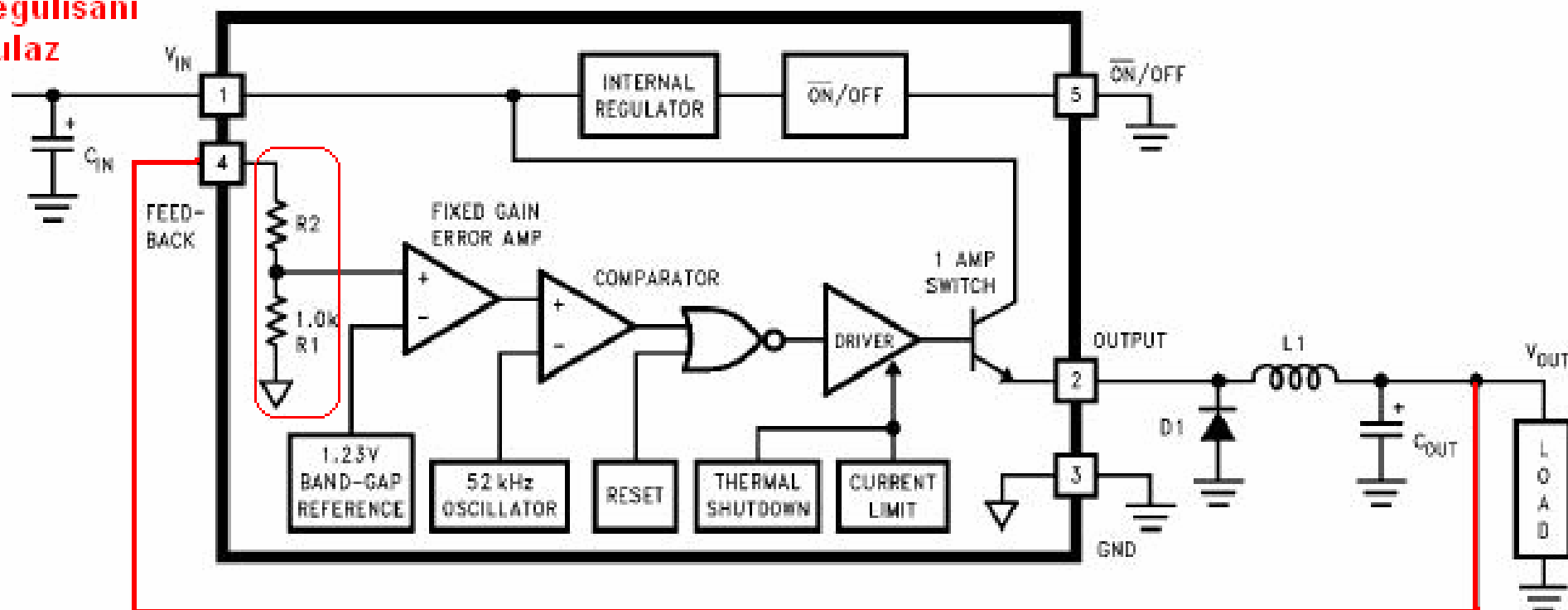
- Ako se V_t generiše kao integral napona koji je srazmeran ulaznom naponu V_{in} , tada se postiže potpuna nezavisnost izlaznog napona od promena ulaznog napona (koje se obično tretiraju kao šum odnosno smetnje). Osim toga postiže i znatno bolja stabilnost izlaznog napona.
- Porastom ulaznog napona dolazi do opadanja vredenosti δ , tj. potrebna je manji vrednost faktora δ , da bi se postiglo $V_t = V_c$, čime je ostvarena i manja zavisnost izlaznog napona V_{out} od ulaznog napona V_{in} ;
- Smanjenje δ kompenzuje porast ulaznog napona V_{in} .

NAPONSKA- “DUTY RATIO” kontrola sa kolom ADP2300



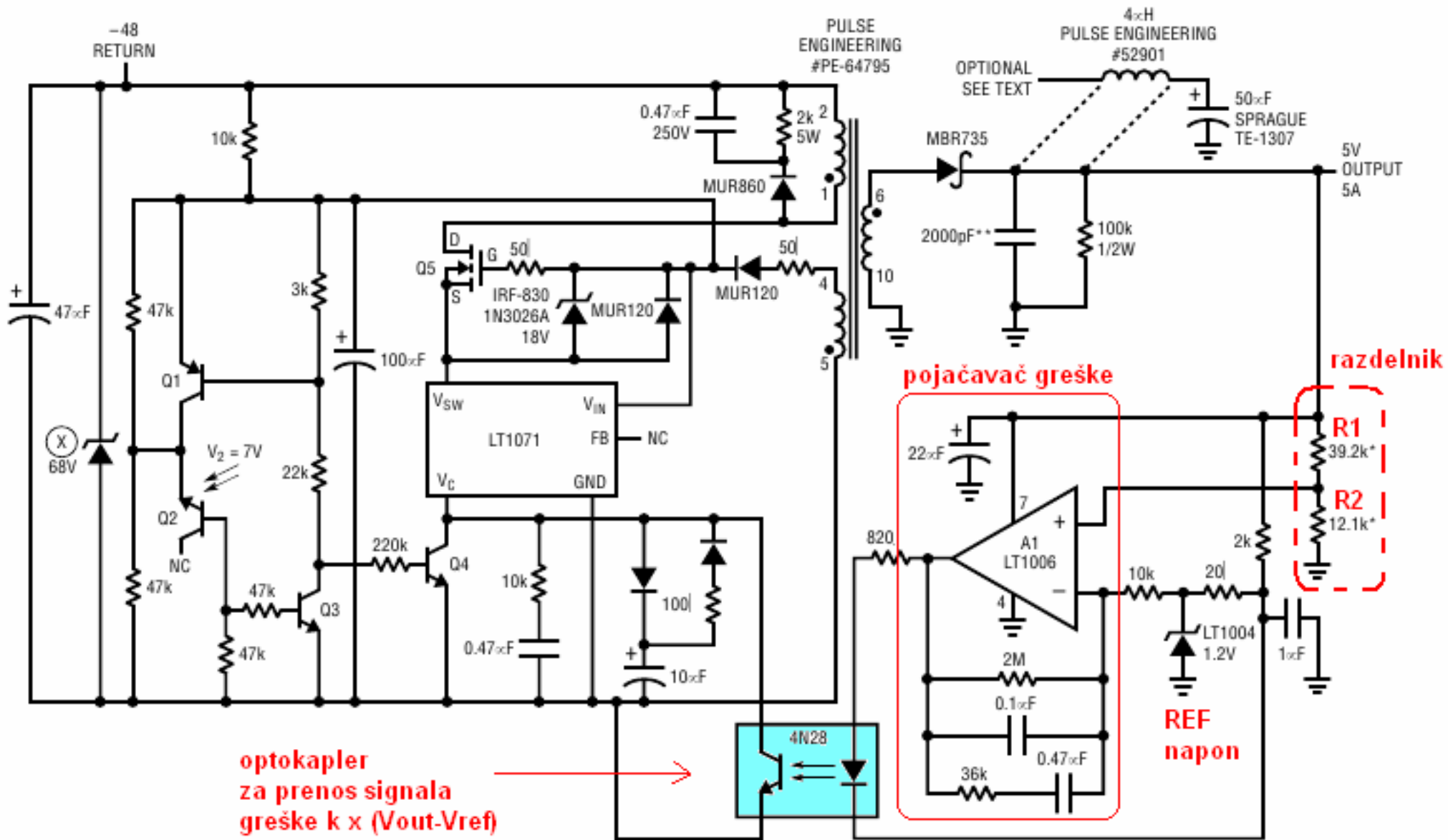
SPUŠTAČ NAPONA realizovan preko naponske kontrole

neregulisani
DC ulaz

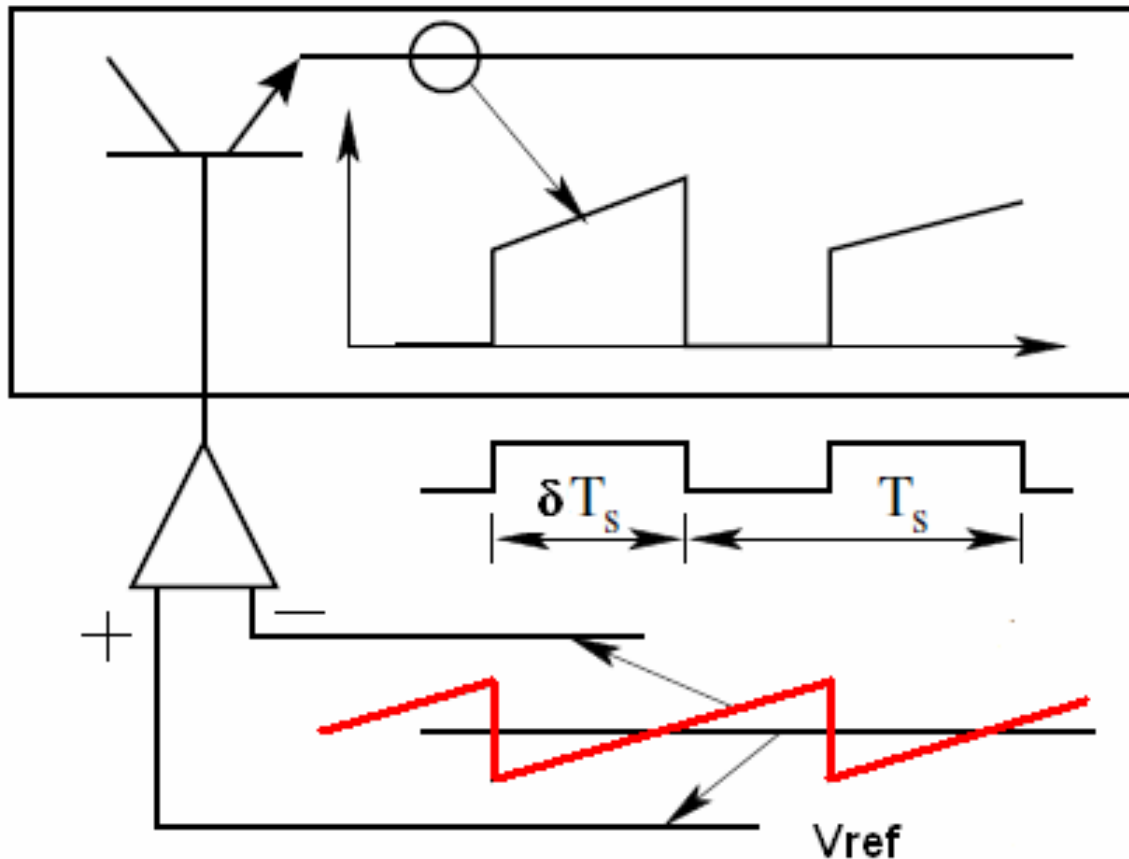


- Kolo ima inherentno ugrađen razdelnik, tako da se povratna sprega sa izlaza dovodi direktno
- Pojačanje pojačavača greške je fiksno
- Učestanost internog oscilatora 52kHz
- Kolo ima ugrađenu termičku zaštitu i strujno ograničenje

PREKO OPTOKAPLERA



PROGRAMIRANA STRUJNA KONTROLA



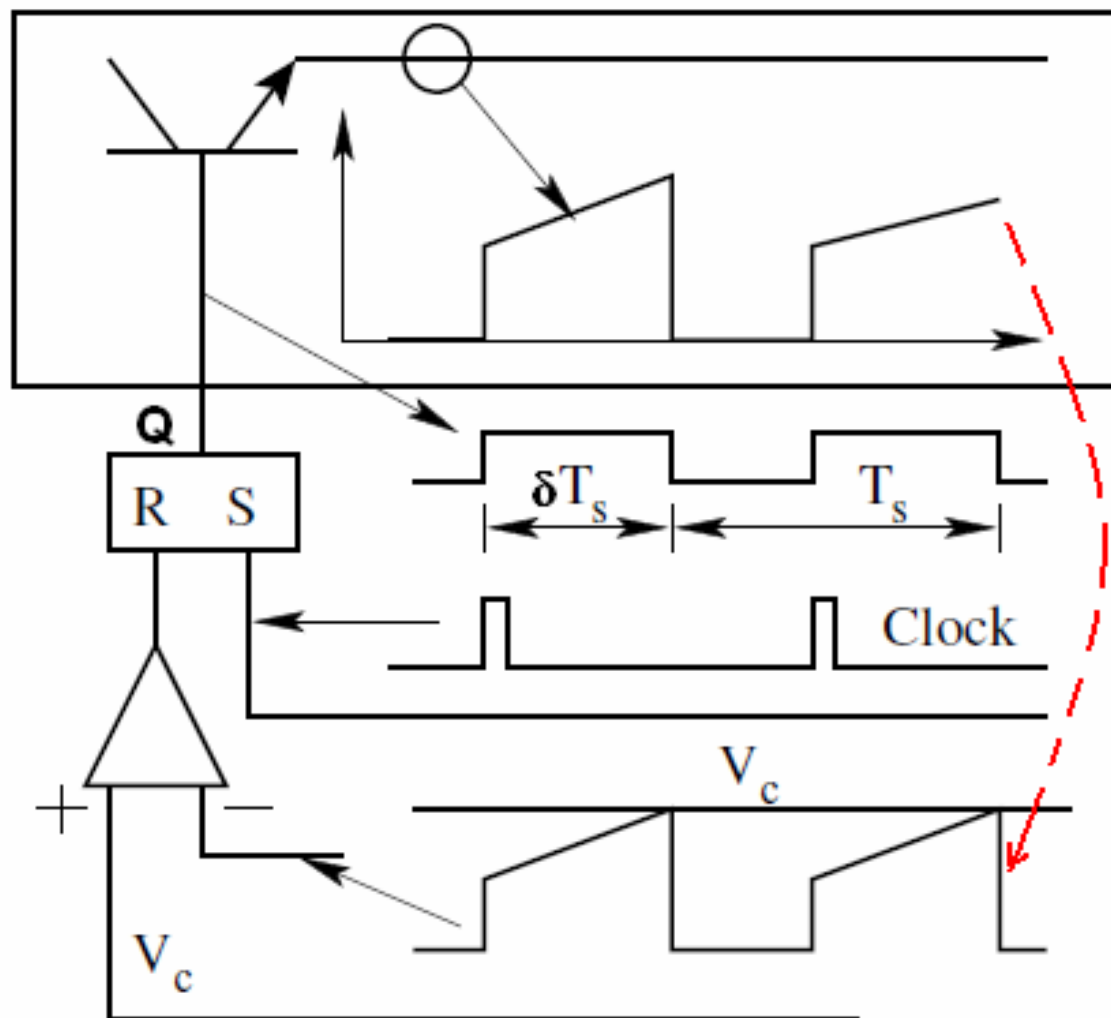
Prethodno opisani tipovi kontrole (koji se baziraju na kontroli DUTY-RATIO) sa fiksnom ili promenljivom učestanošću, nemaju u sebi implementiranu strujnu kontrolu.

TIPIČNA IC:
LM3525
TL497

Ulaz po struji se koristi u cilju prekostrujne zaštite ali ne i kao kontrolni.

IDEJA JE DA SE U KOLO POVRATNE SPREGE UVEDE SIGNAL STRUJE!!
Koje ustvari struje (prekidača, opterećenja, induktora....) i na koji način?

OSNOVNI PRINCIP PROGRAMIRANE STRUJNE KONTROLE



- Na ovaj način trenutci uključanja energetskog prekidača su određeni eksternim CLOCK signalom.

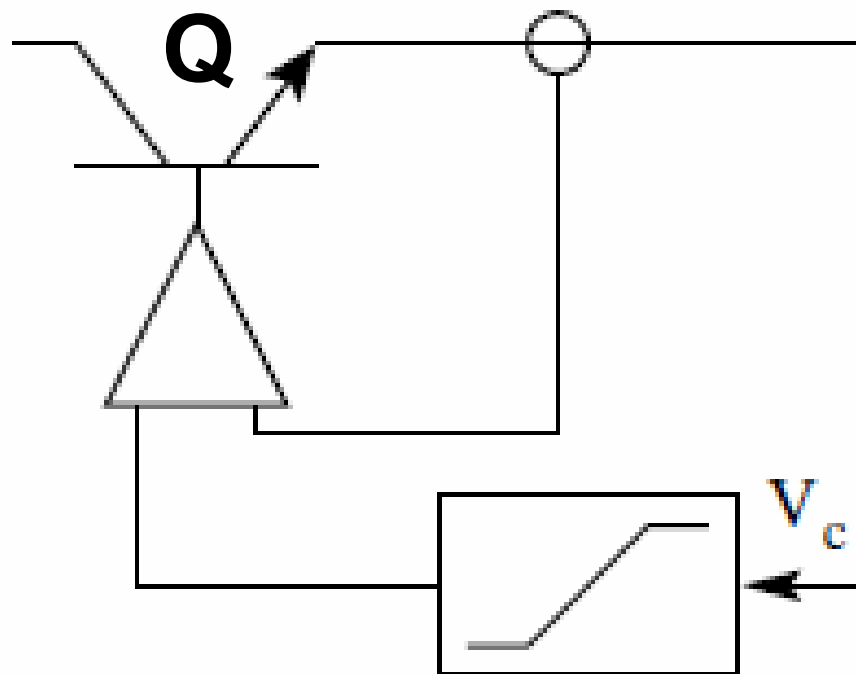
- Isključenje energetskog prekidača je određeno trenutcima kada njegova struja dostigne prag koji je određen kontrolnim signalom V_c .

- Strujna povratna sprega je "lokalna" i njenim preciznim merenjem se kontroliše DUTY-RATIO δ

PREDNOSTI:

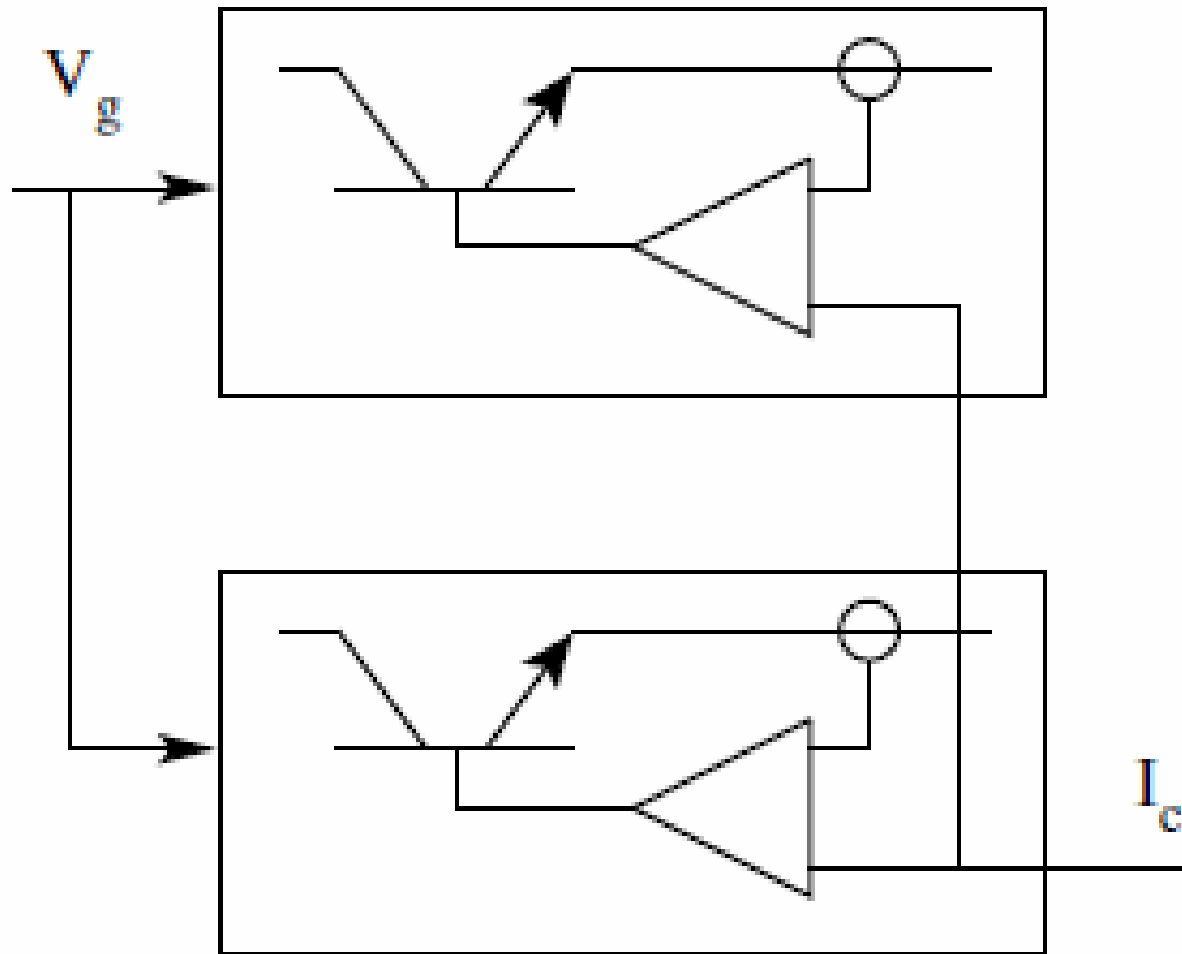
- jednostavno strujno ograničenje i inherentna prekostrujna zaštita
- mogućnost jednostavnog paralelovanja izlaza pretvarača
- redukija prenosne funkcije petvarača (jednostavnija kontrola)

STRUJNO OGRANIČENJE I PREKOSTRUJNA ZAŠTITA



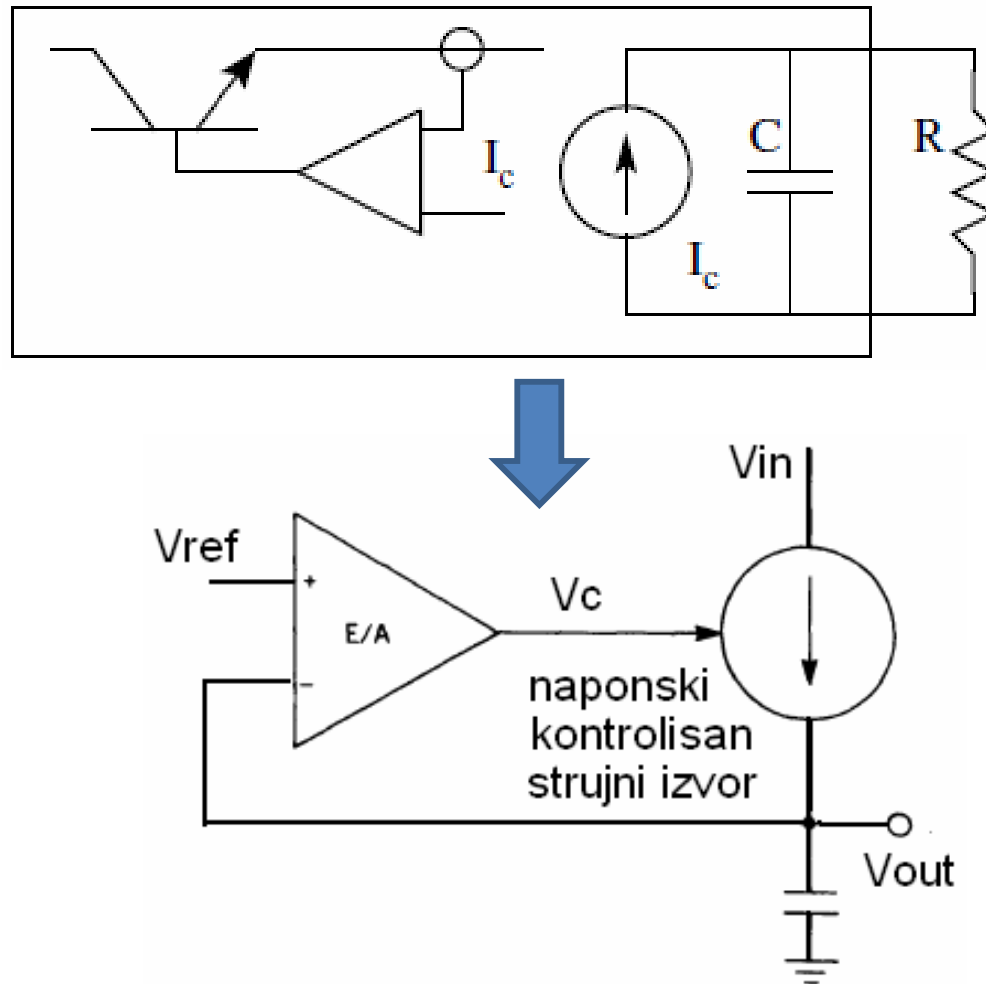
Prekidač **Q** (BJT, MOSFET, IGBT) se isključuje kada njegova struja dostiže SET nivo. Zaštita od prevelikih struja prekidača (ograničenjem struje) je obezbeđena kontrolnim signalom V_c . Takođe ovim načinom je obezbeđena zaštita celokupnog pretvarača od preopterećenja i prekostruja.

MOGUĆNOST JEDNOSTAVNOG PARALELOVANJA IZLAZA PRETVARAČA



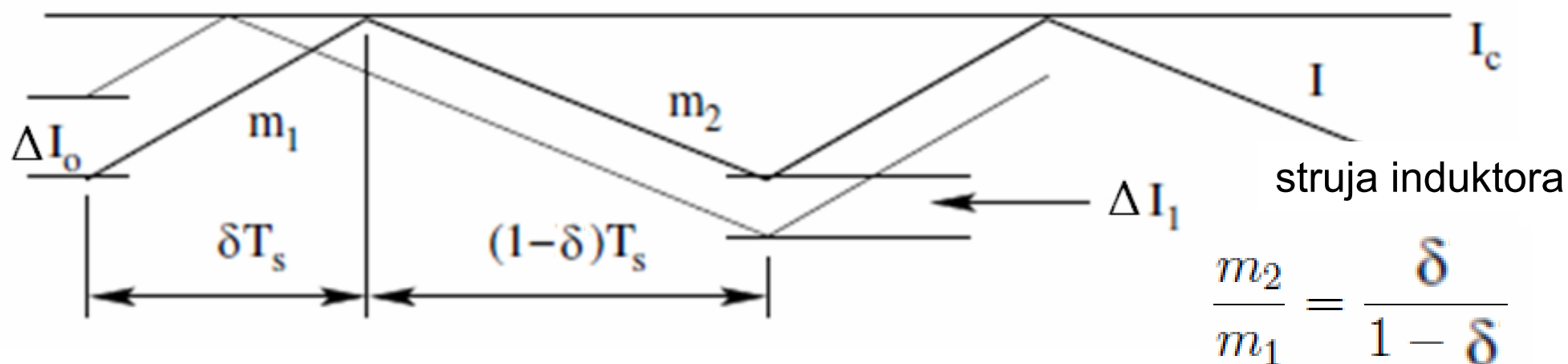
Ako se isti kontrolni signal dovodi na prekidače u nekoliko pretvarača iz regulacionog kola , jednostavno se obezbeđuje da pretvarači dele istu maksimalnu vrednost struje.

JEDNOSTAVIJA PRENOSNA FUNKCIJA



Obzirom da se programiranom strujnom kontrolom održava konstantna struja induktora (vršna vrednost), efektivno se eliminiše struja induktora kao promenljiva stanja (obzirom da je konstantna ona više ne ulazi u model kao promenljiva stanja). Na ovaj način se značajno redukuje prenosna funkcija i dobija se njen jednostavniji oblik. Ustvari pretvarač se ponaša kao naponski kontrolisan strujni izvor

NAJVEĆA MANA PROGRAMIRANE STRUJE KONTROLE JE TA ŠTO SE MOŽE JAVITI SUBHARMONIJSKA NESTABILNOST!!



Nestabilnost se javlja kada **DUTY-RATIO** δ postane veći od 0,5.

Ako se javi **poremećaj** ΔI_o u struji induktora na početku ciklusa , nakon jedne periode poremećaj će se propagirati do vrednosti ΔI_1 .

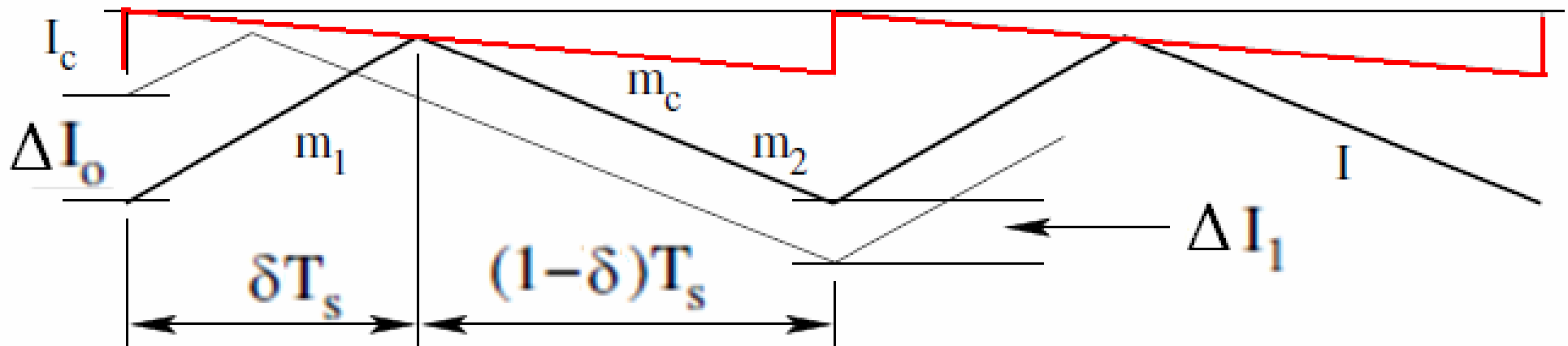
$$\Delta I_1 = -\frac{m_2}{m_1} \Delta I_o$$

Nakon n -ciklusa poremećaj će biti veći:

$$\Delta I_n = \left(-\frac{\delta}{1 - \delta} \right)^n \Delta I_o$$

Sistem postaje izrazito nestabilan za $\delta > 0.5$

PREVAZILAŽENJE PROBLEMA SUBHARMONIJSKE NESTABILNOSTI



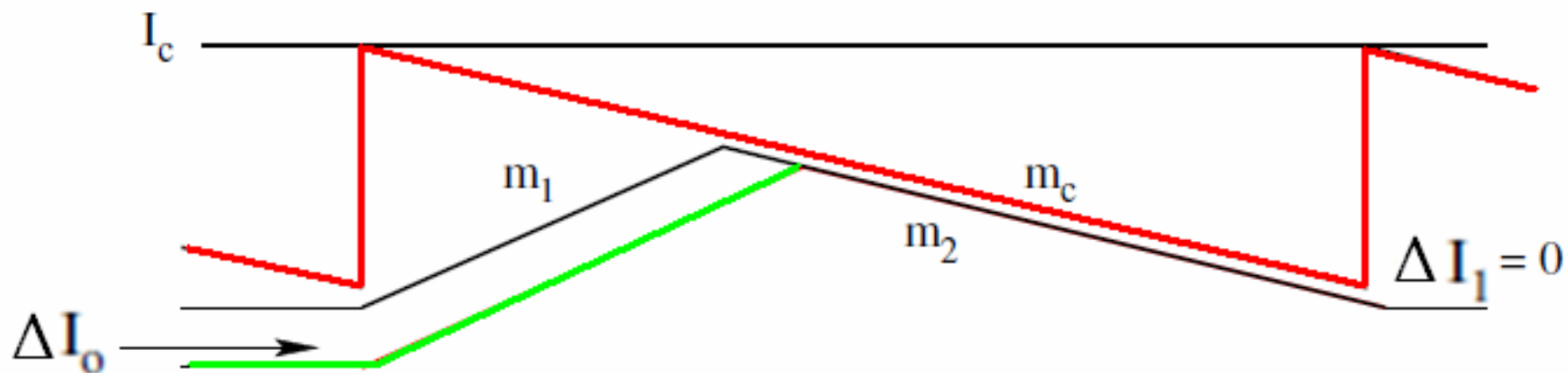
Dodavanjem periodične rampe na kontrolni signal se postiže značajnije poboljšanje
 Nakon n -ciklusa poremećaj je:

$$\Delta I_n = \left(-\frac{m_2 - m_c}{m_2 + m_c} \right)^n \Delta I_o$$

Ako se odabere da je $m_2 = m_c$ tada se postiže najbolji efekat što se ove kompenzacije tiče, i to u celom opsegu $\delta (0, 1)$.

Kako izgledaju u tom slučaju talasni oblici?

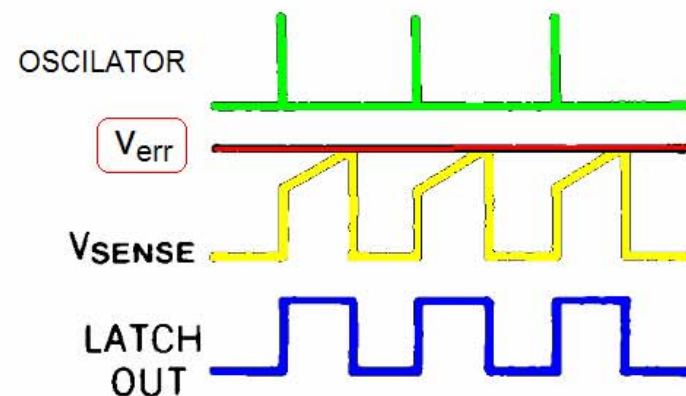
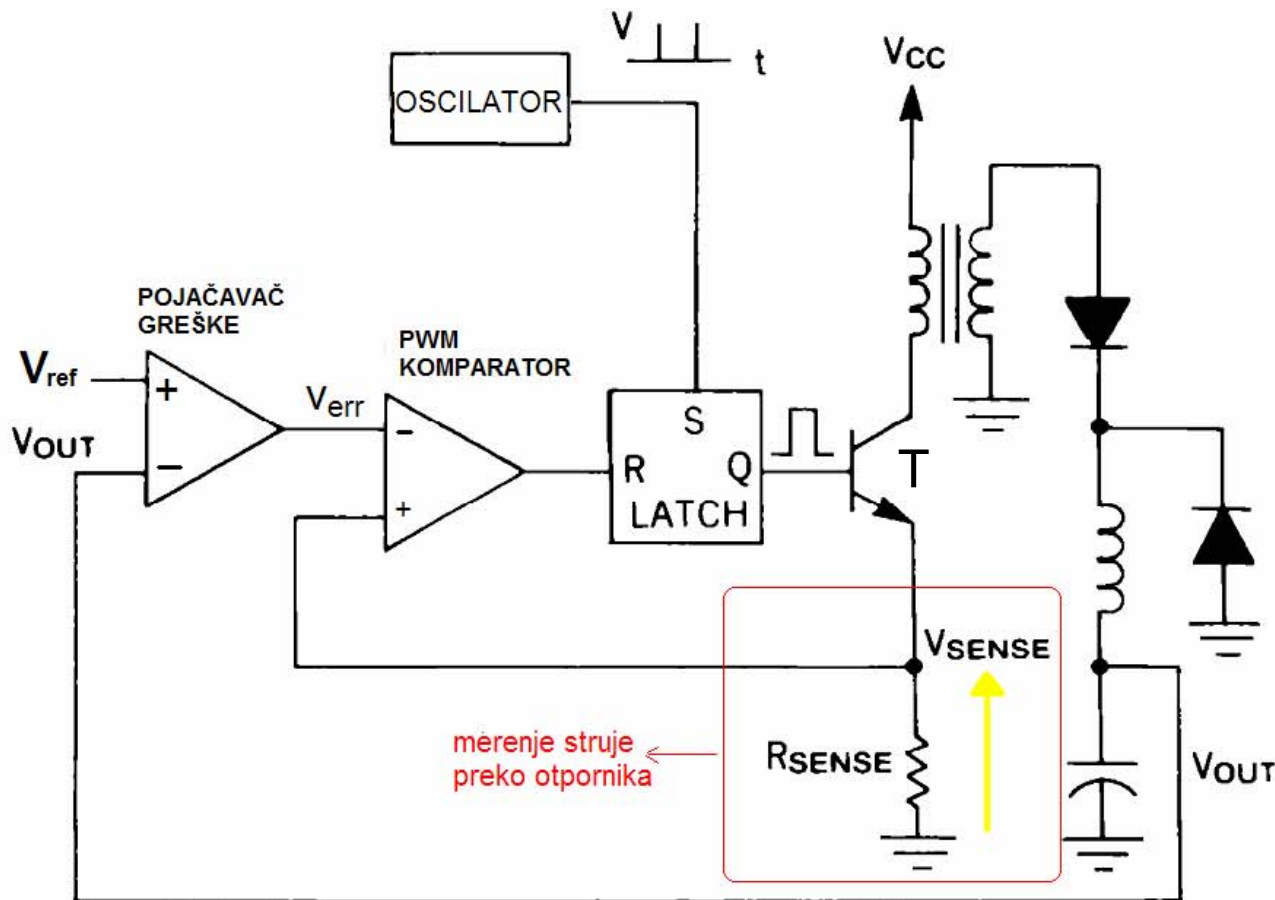
KOMPENZACIJA SUBHARMONIJSKE NESTABILNOSTI



Ako je $m_2 = m_c$ tada je, $\Delta I_1 = 0$

Tako da imamo kompenzaciju već nakon prvog ciklusa

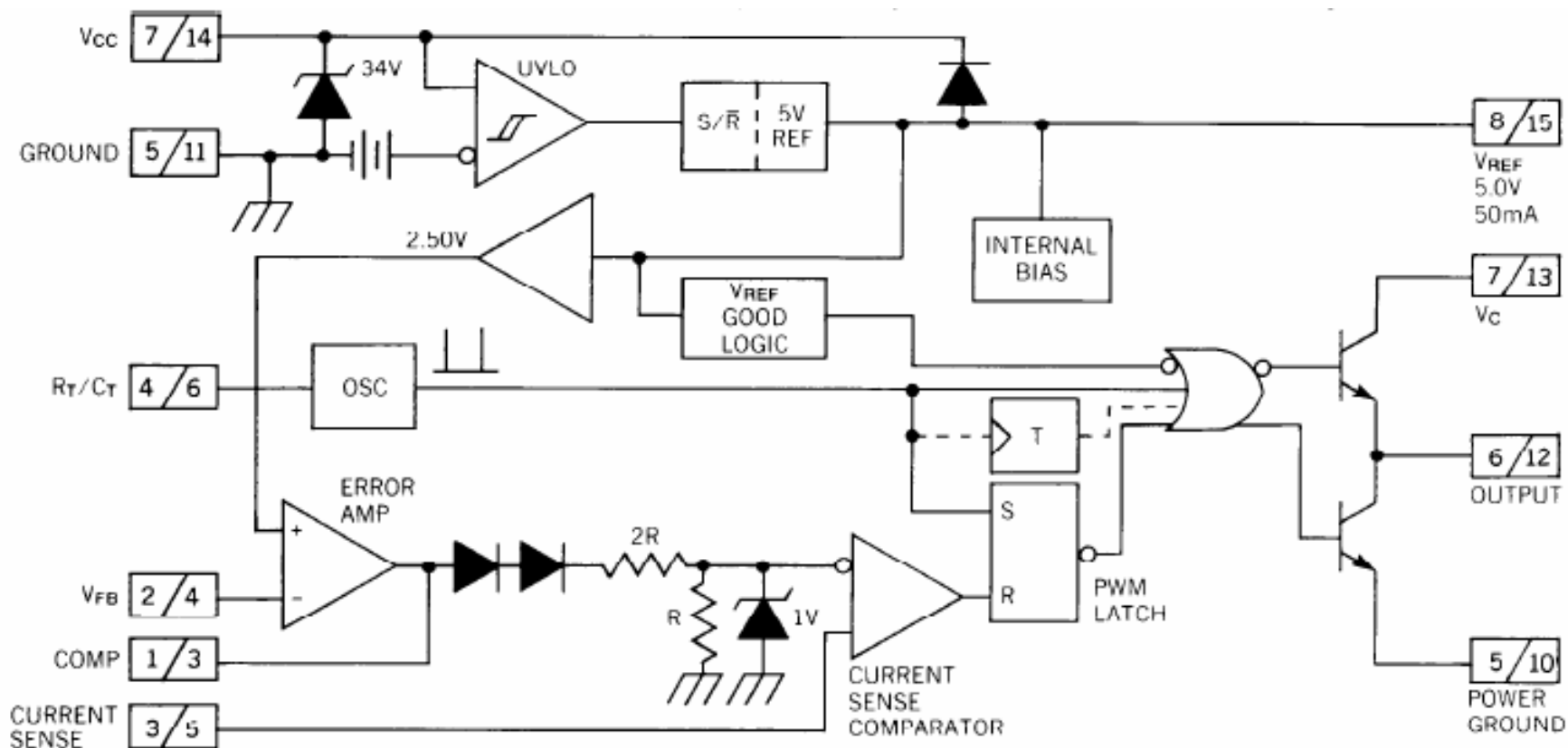
TIPIČNA ŠEMA PROGRAMIRANE STRUJNE KONTROLE- kontroler UC1842/3842



Flip-flop (latch kolo) se "SETUJE" kratkotrajnim Impulsima iz oscilatora fiksne učestanosti, a "RESETUJE" kada struja prekidača T, odnosno napon V_{sense} dostigne nivo izlaza pojačavača greške V_{err}

Pojačavač greške ustvari pojačava razliku stvarnog (izlaznog napona) i željenog (referentnog) napona. To nije prost pojačavač već mora u sebi da sadrži i Kompenzaciju.

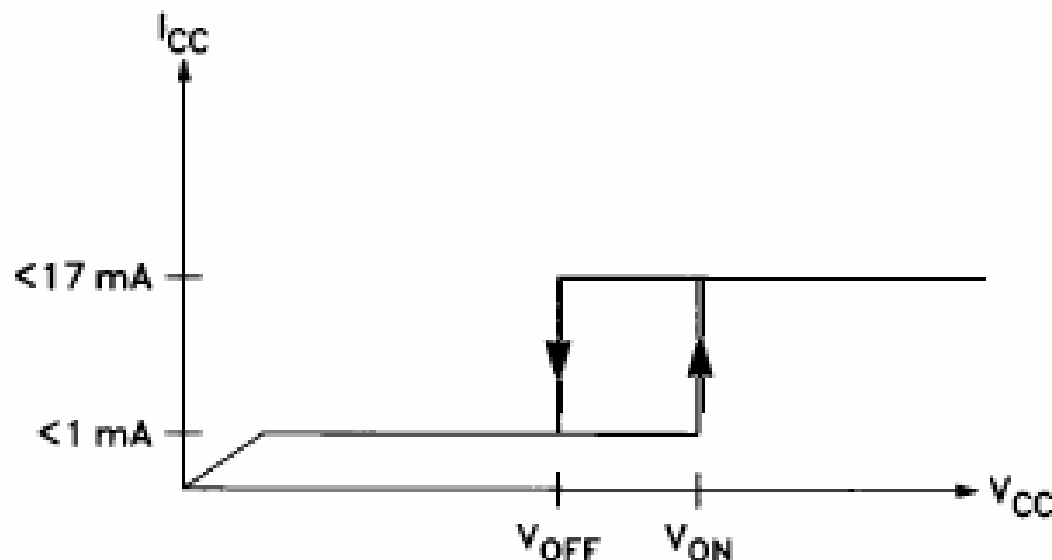
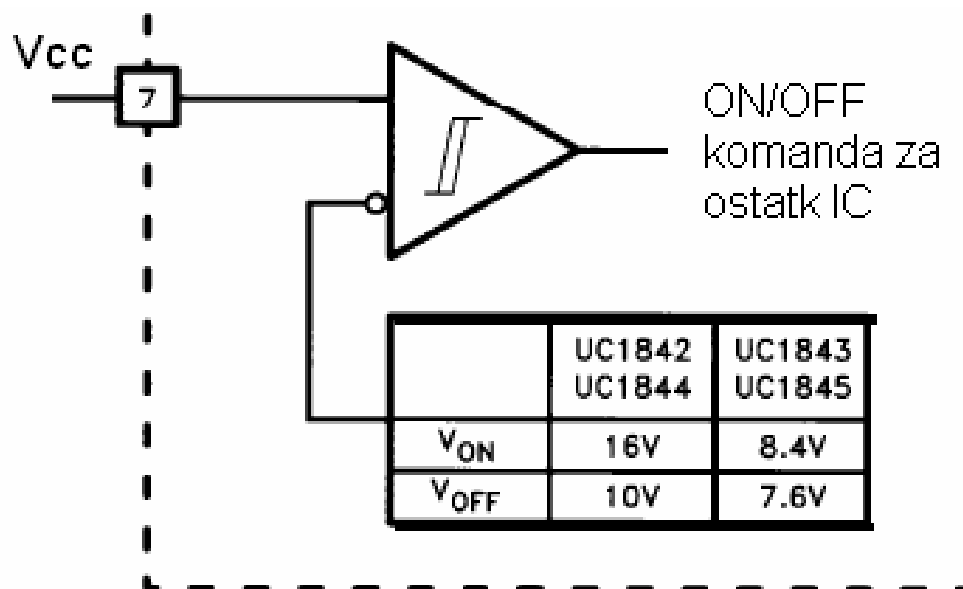
BLOK ŠEMA STRUJNOG KONTROLERA UC3842



Osnovni funkcionalni blokovi:

- Kolo za početno startovanje (Under Voltage Lock Out-UVLO)
- Oscilator (generator takta odnosno prekidačke učestanosti), OSC
- Pojačavač greške (ERROR AMP)
- Kolo za merenje struje
- PWM latch (flip flop)
- TOTEM-POLE izlazni stepen

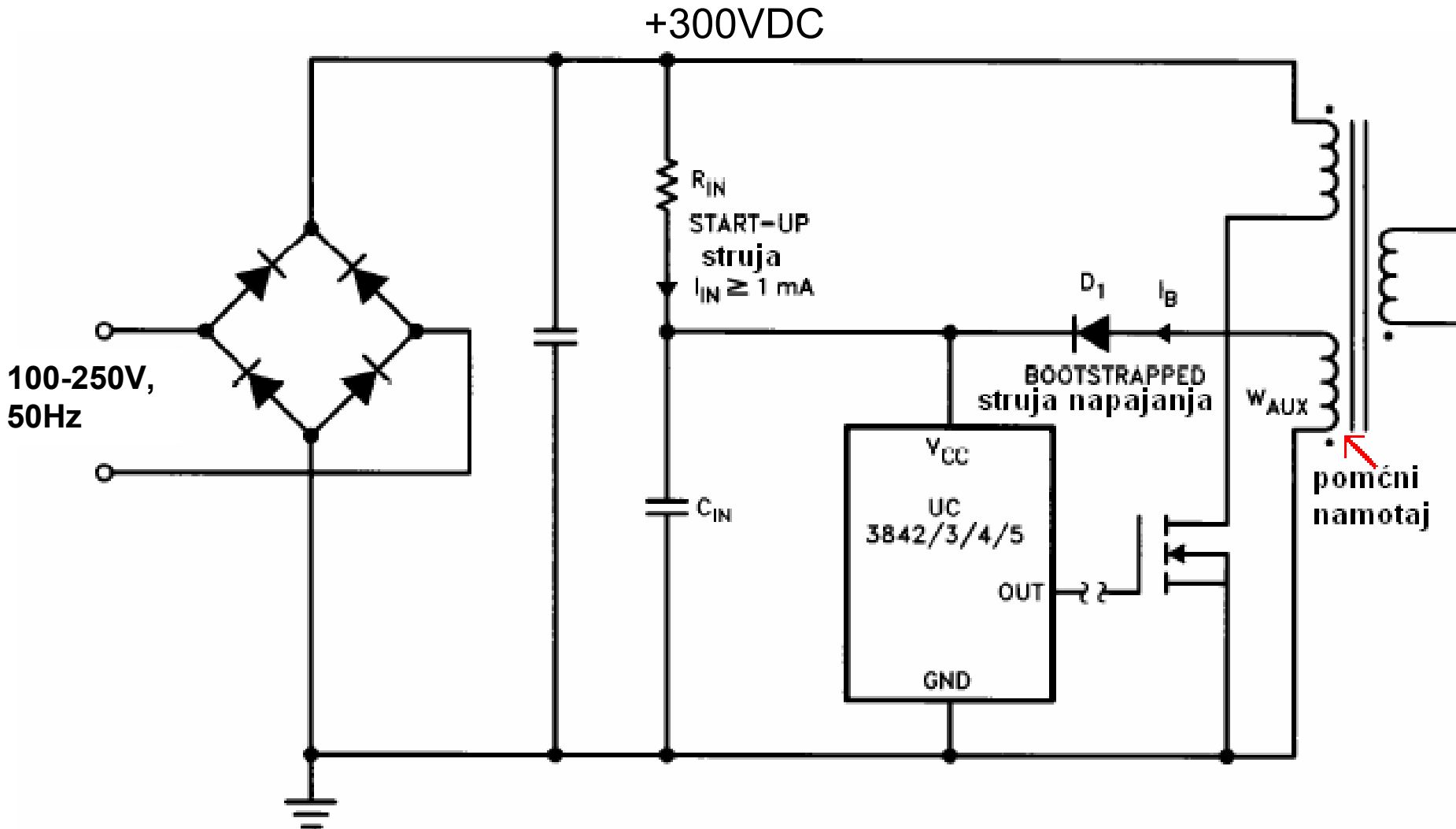
KOLO za Under Voltage Lock Out-UVLO



Kolo ustvari ima ugrađenu histerezisnu funkciju I_{cc} - V_{cc}

- Kolo UC1842 startuje kada napon dostigne 16V kada iz spoljnog izvora uzima struju $>17\text{mA}$ (tipično 20-30mA), kada daje signal za uključenje ostalih funkcionalnih blokova
- Kada napon spoljnog izvora pada kolo regularno radi do donje granice napona koja za kolo UC1842 iznosi 10V. Ispod ove vrednosti kolo se isključuje.

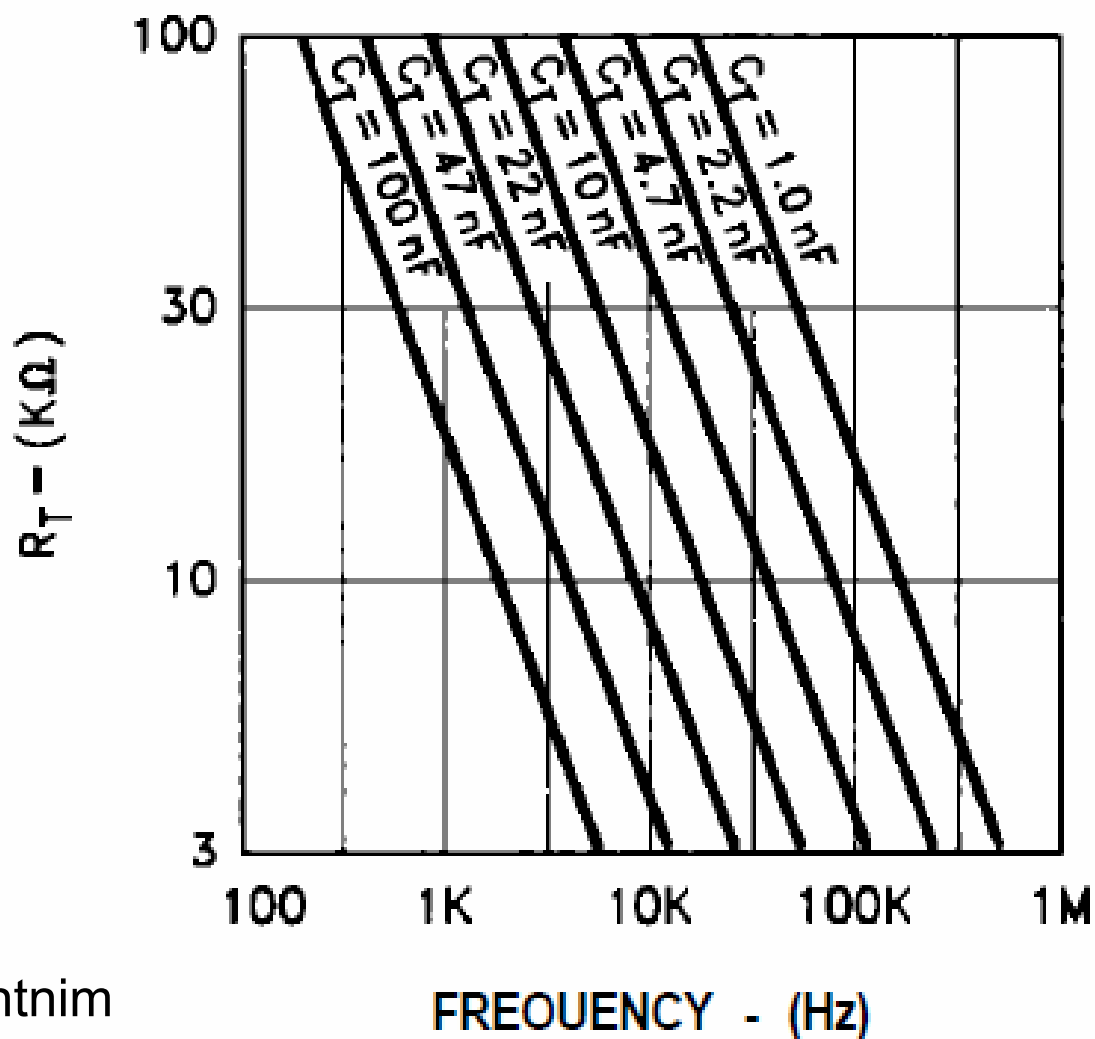
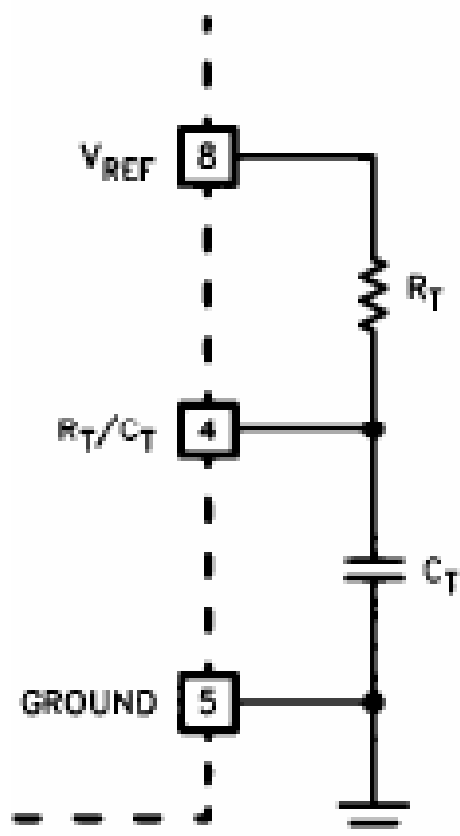
TIPIČNA PRIMENA UVLO (start-up napajanja)



Prilikom prvog starta (START-UP) kolo se napaj naponom 300VDC preko RC kola. Dioda D1 blokira uticaj ovog napajanja na pomoćni namotaj W_{aux} . Kada pretvarač “zaosciluje” na pomoćnom namotaju se indukuje napon, koji se ispravlja preko diode D1 i on preuzima napajanje kola UC3842

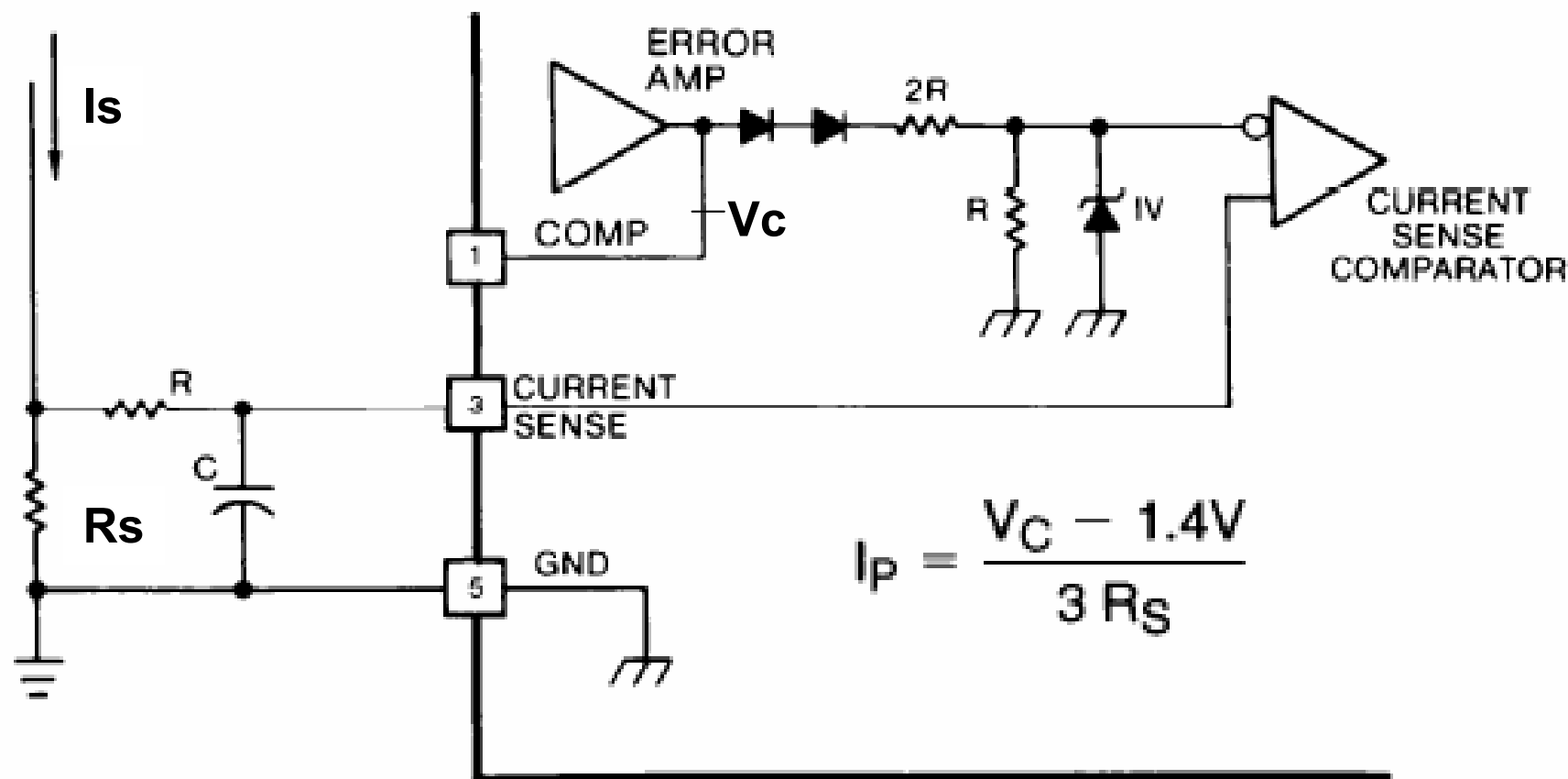
OSILATOR (davač takta)

$$F_{\text{OSC}} \text{ (kHz)} = 1.72 / (R_T \text{ (k)} \times C_T \text{ (}\mu\text{f)})$$



Napaja se stabilnim referentnim naponom $V_{\text{ref}} = +5\text{V}$
 R_T , C_T određuju učestanost F_{osc}

MERENJE STRUJE

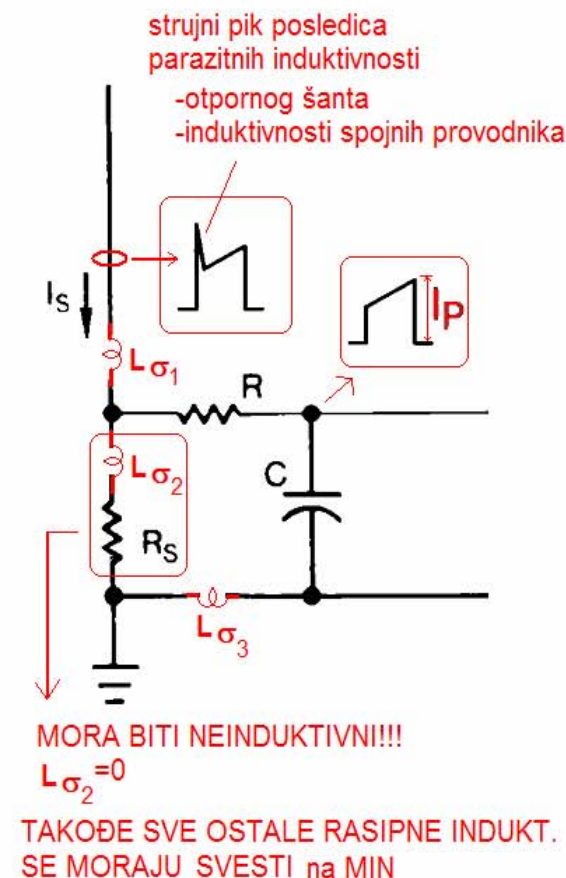
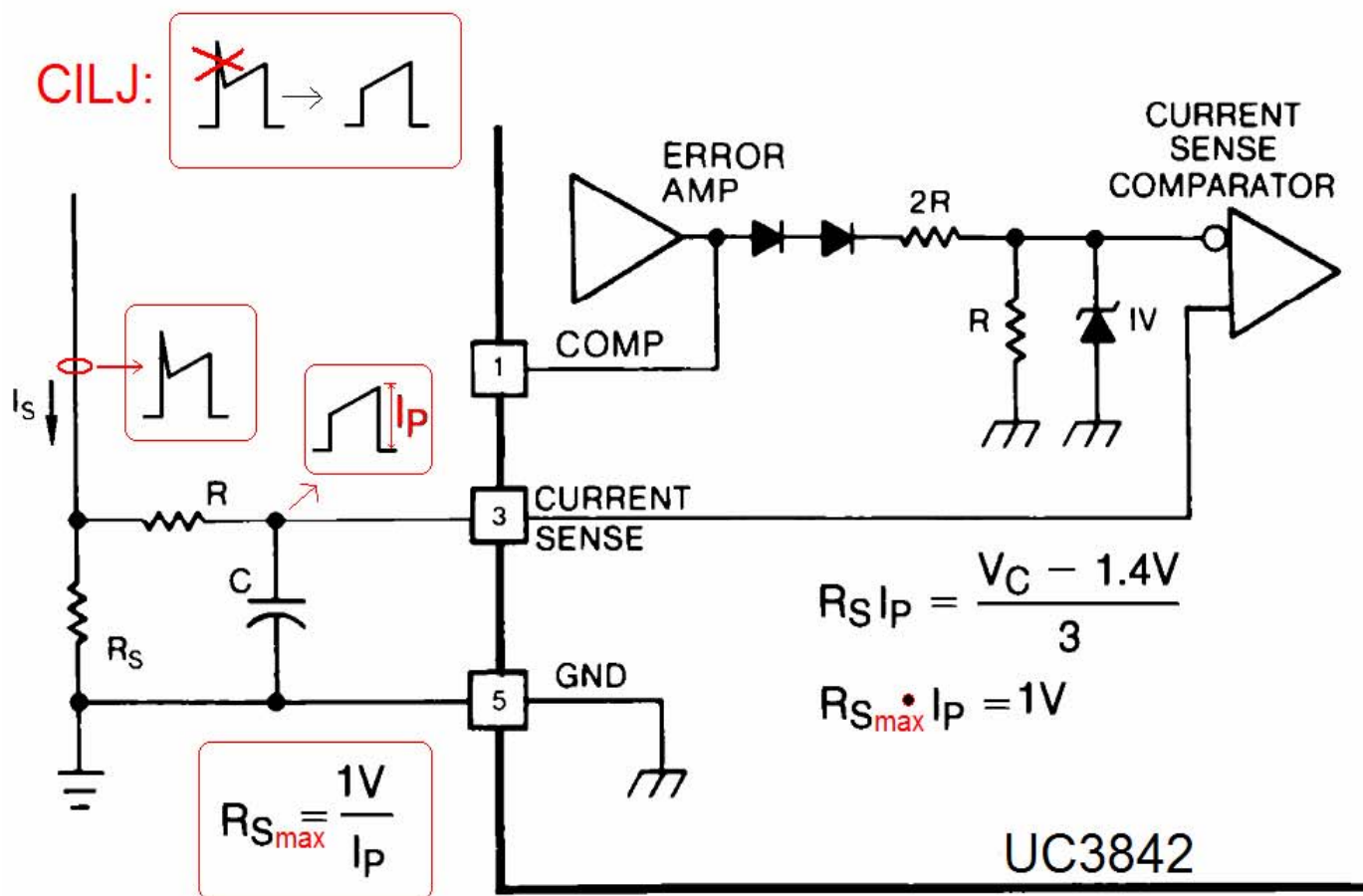


Vršna vrednost struje:
$$i_{(pk)} = N \left(\frac{V_{R_S(pk)}}{R_S} \right) = \frac{N}{3 R_S} (V_C - 1.4V)$$

N- kada se koristi transformator kao davač struje

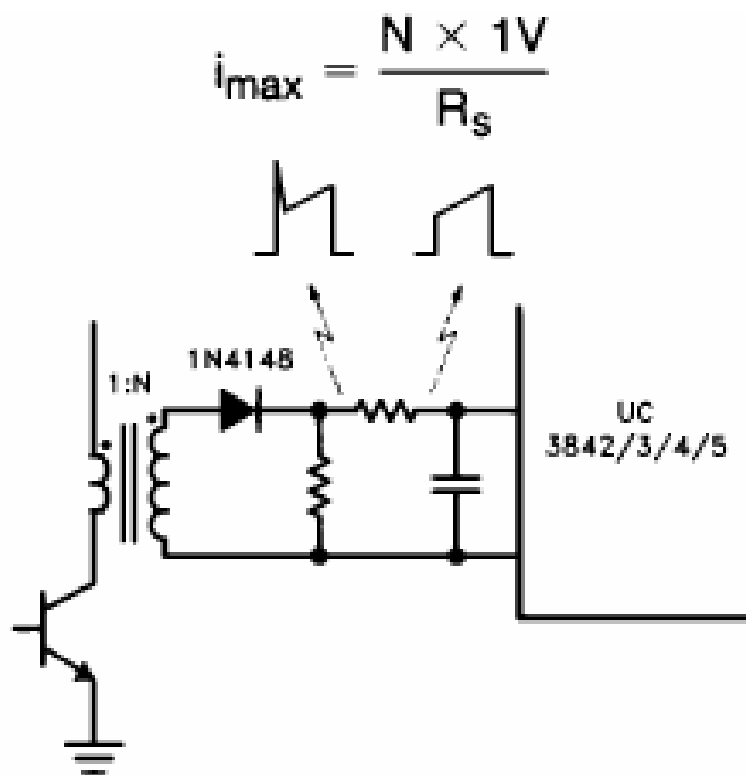
N=1, kada se struja meri direktno na šantu R_s

Problem kod merenja struje na šantu R_s koji ima parazitni induktivnost.



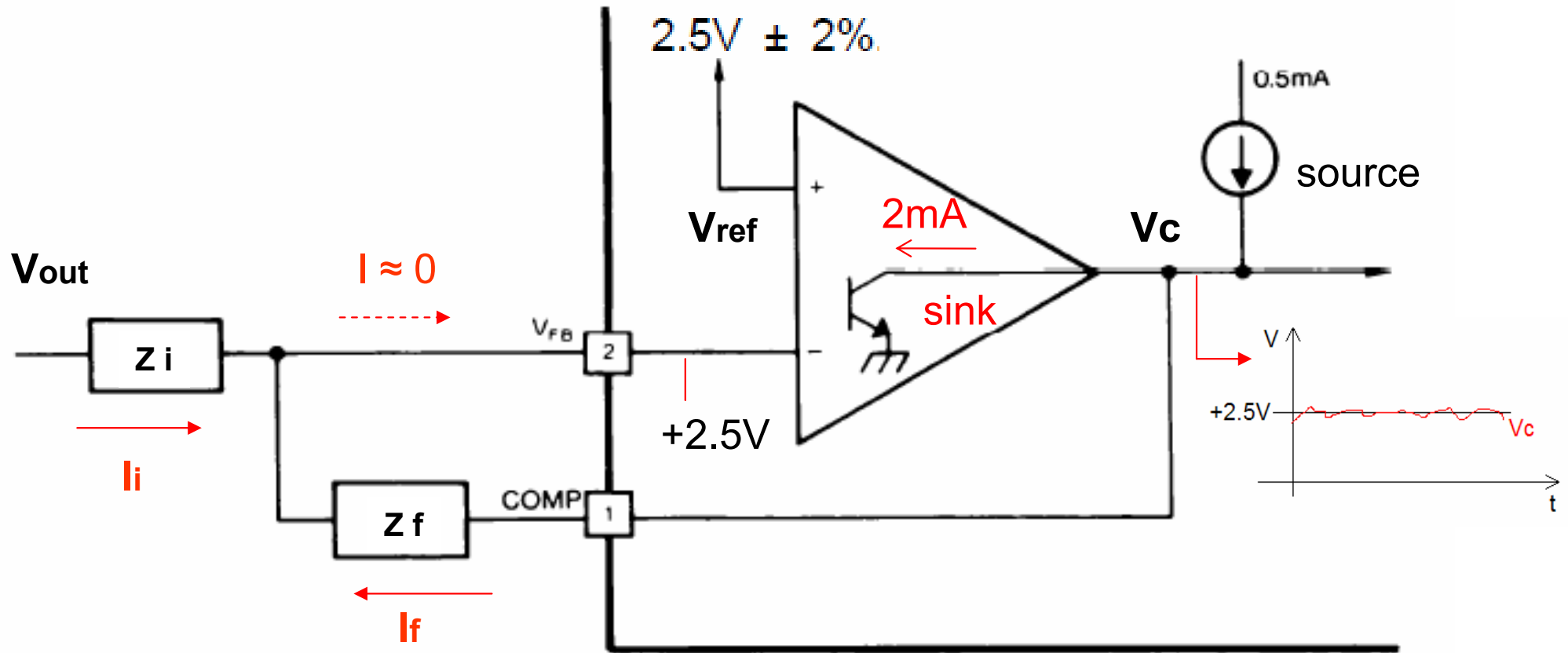
Mora se uvesti RC kolo (integrator) da “priguši” naponski pik na mernom otporu R_s . Ovo usporava odziv u povratnoj sprezi po struji. Mora se naći kompromis, kada se projektuje merno kolo. Tipično $R=1k$, $C=100-300pF$.

MERENJE STRUJE PREKO STRUJNOG TRANSFORMATORA



- Veoma bitan je prenosni odnos transformatora 1:N
- Dioda propušta samo pozitivne impulse
- “Blider” otpornik se stavlja između diode i RC filtra
- Redukcija struje I_{max}/N
- I u ovom slučaju se mora koristiti RC filter za prigušenje “naponskog pika”
- Maksimalna vrednost napona na ulazu kola UC3842 je 1V
- Relacija koja važi: $R_s \cdot I_{max} = N \times 1V$

POJAČAVAČ GREŠKE

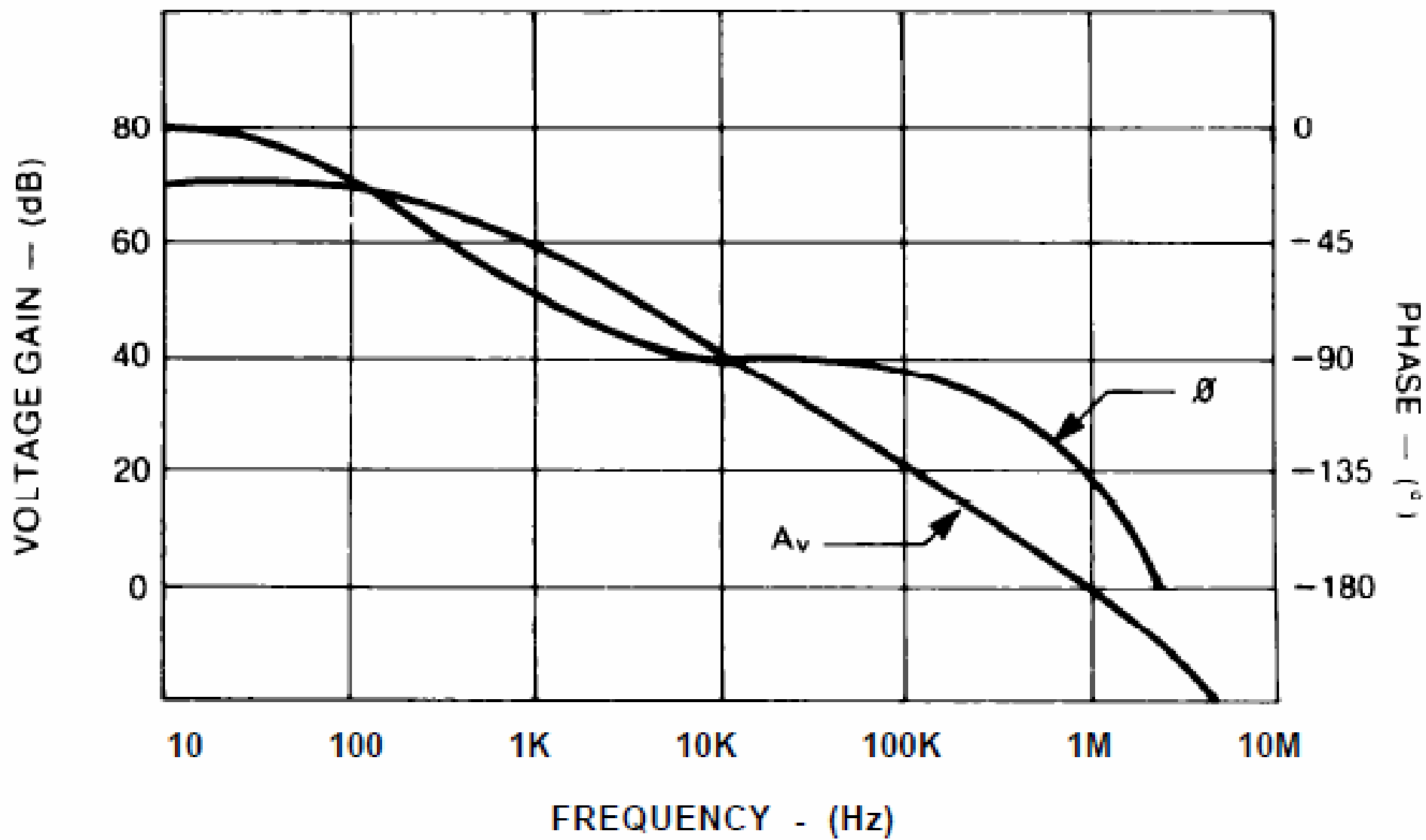


$$\frac{V_{OUT} - V_{REF}}{Z_i(s)} + \frac{V_C - V_{REF}}{Z_f(s)} \approx 0$$

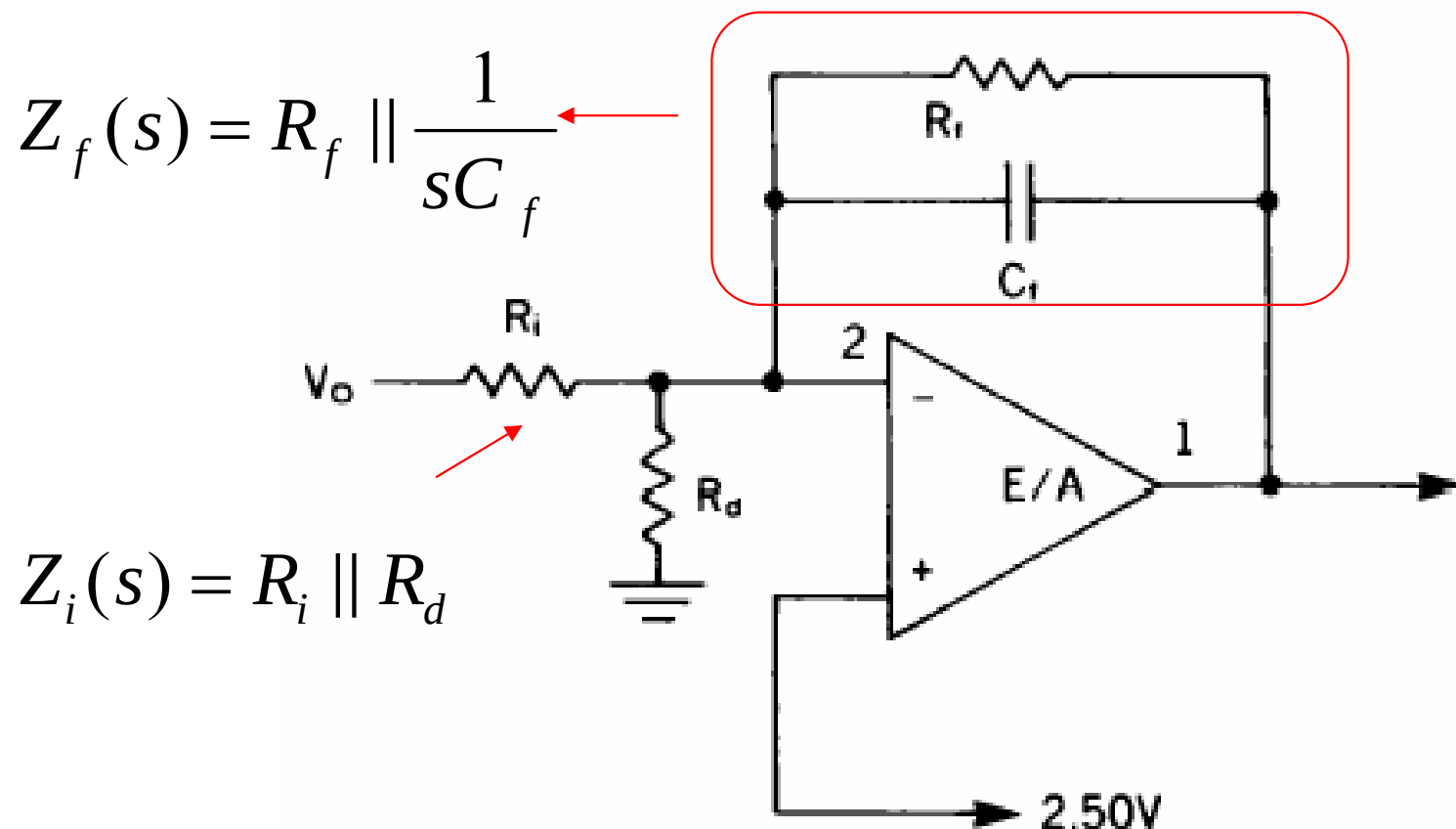
$$V_{REF} = +2.5V$$

$$V_C = V_{REF} + \frac{Z_f}{Z_i}(s) \cdot [V_{OUT} - V_{REF}]$$

UC3842-KARAKTERISTIKA POJAČAVAČA GREŠKE U OTVORENOJ SPREZI

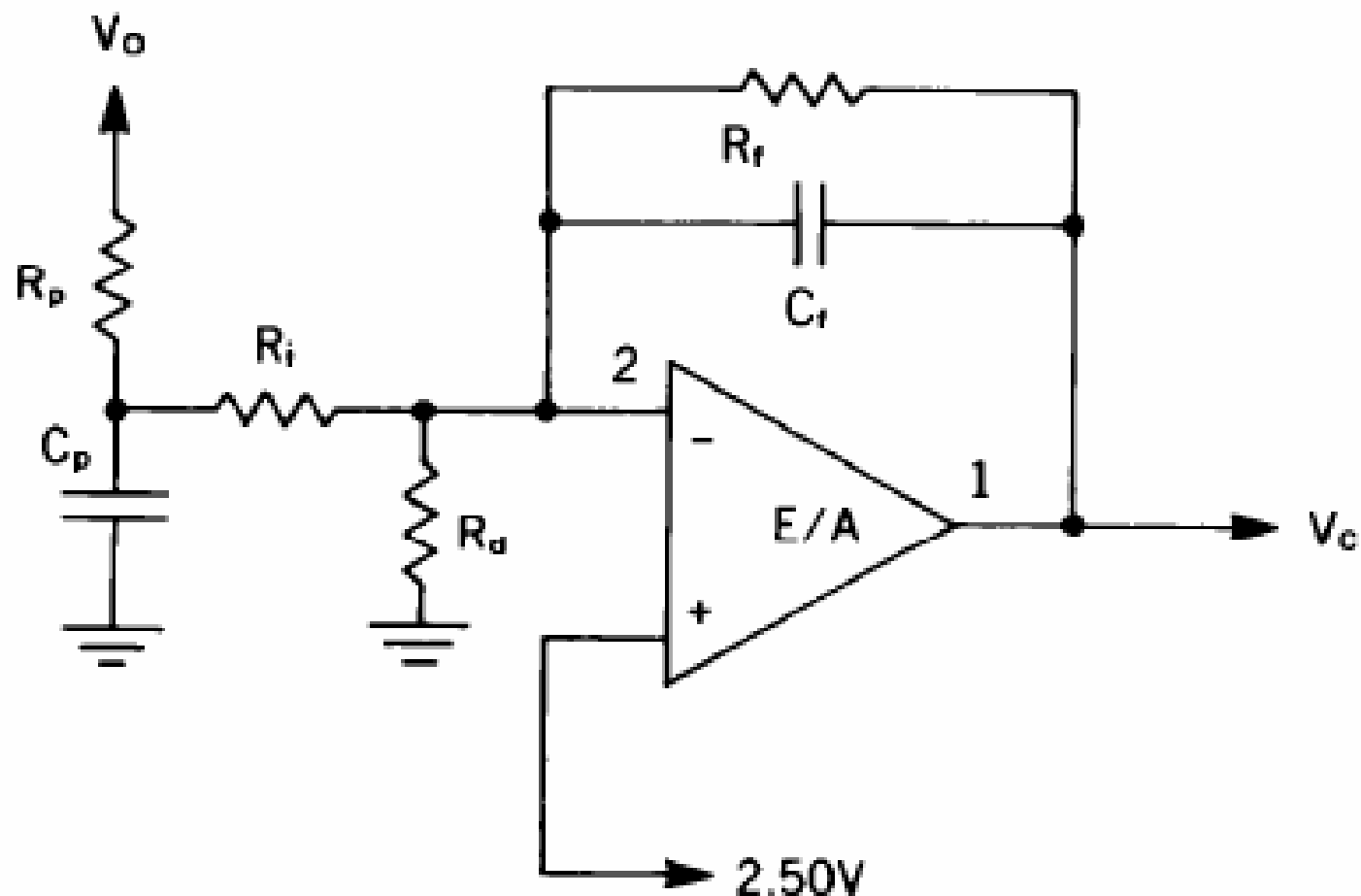


STANDARDNA KOMPENZACIJA

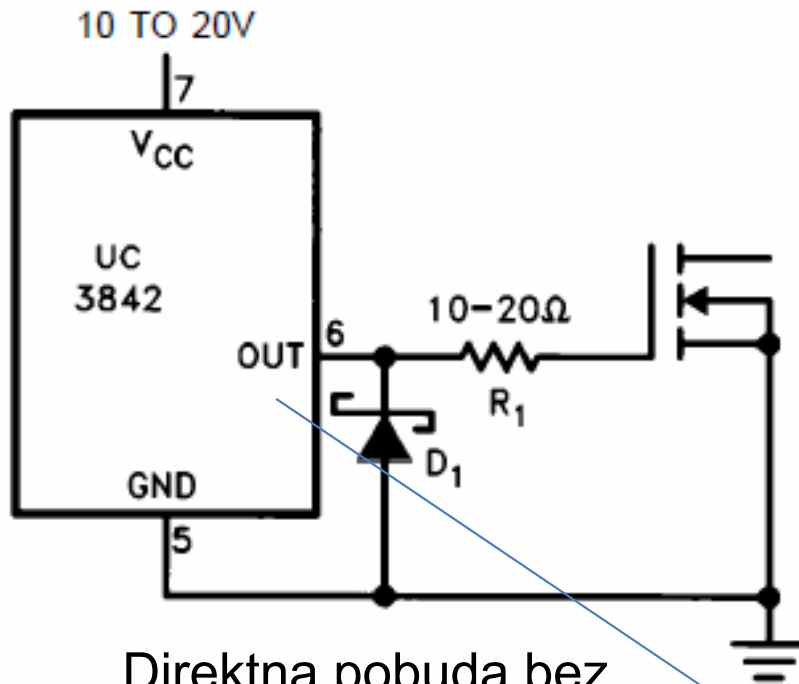


$$R_{F(MIN)} \approx \frac{V_{EA OUT (MAX)} - 2.5V}{0.5 \text{ mA}} = \frac{6V - 2.5V}{0.5 \text{ mA}} = 7 \text{ k}\Omega.$$

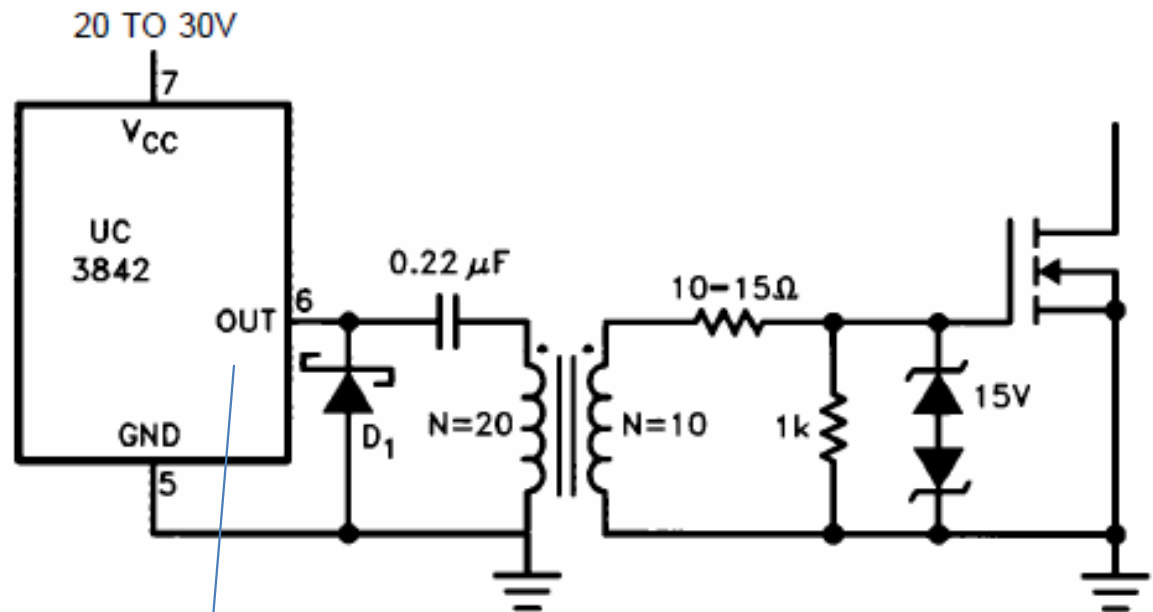
KOMPENZACIJA koja se koristi isključivo u slučaju “BOOST” topologije sa kontinualnom strujom i u slučaju “FLYBAK” topologije



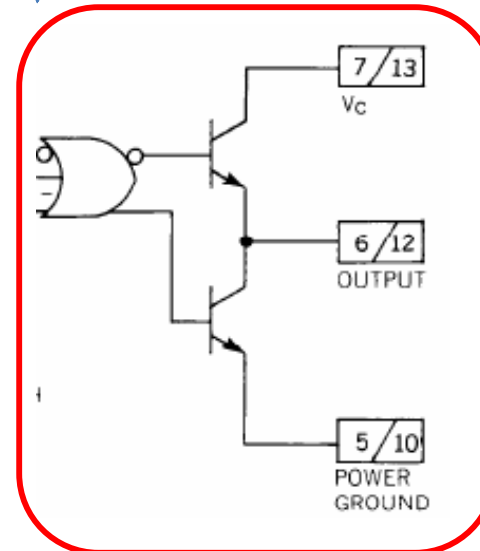
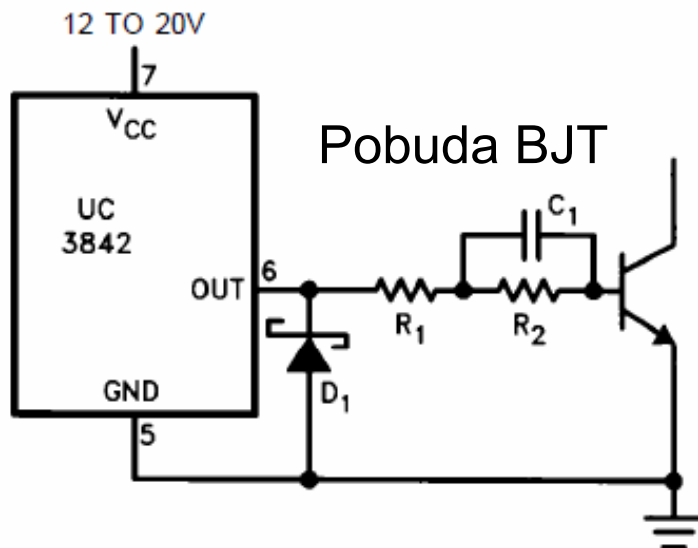
IZLAZNI POBUDNI STEPEN ENERGETSKOG PREKIDAČA (MOSFET ili BJT)



Direktna pobuda bez
galvanske izolacije

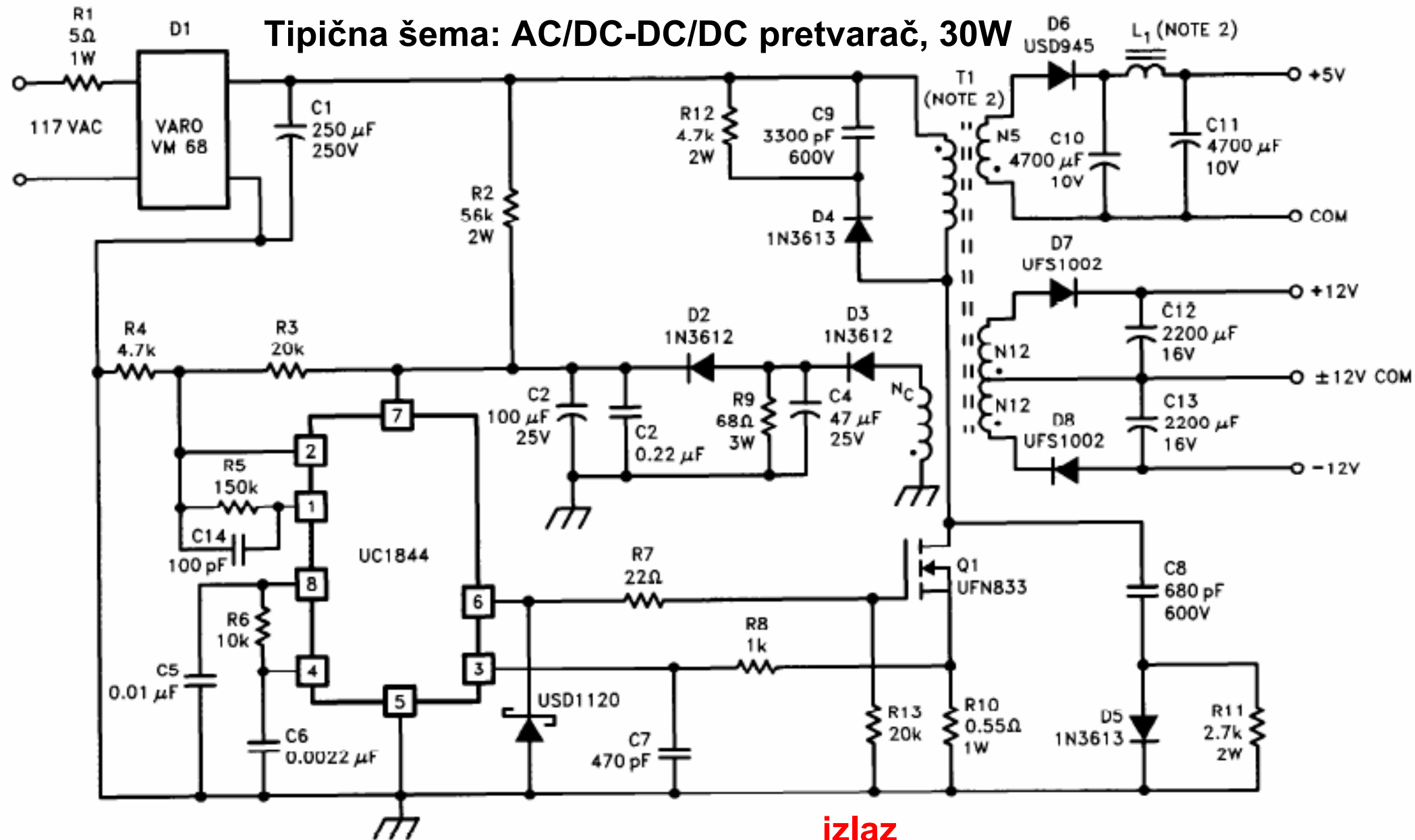


Pobuda preko impulsnog
transformatora



TOTEM POLE
OUTPUT

Tipična šema: AC/DC-DC/DC pretvarač, 30W



Ulazni napon: 95-135V, 50Hz
Prekidačka učestanost: 40KHz
Efikasnost: 80% pri punom opterećenju

+ 5V, $\pm 5\%$ 50 mV P-P Max.: 1A — 4A
+12V, $\pm 3\%$ 100 mV P-P Max.: 0.1A — 0.3A
-12V $\pm 3\%$, 100 mV P-P Max.: 0.1A — 0.3A